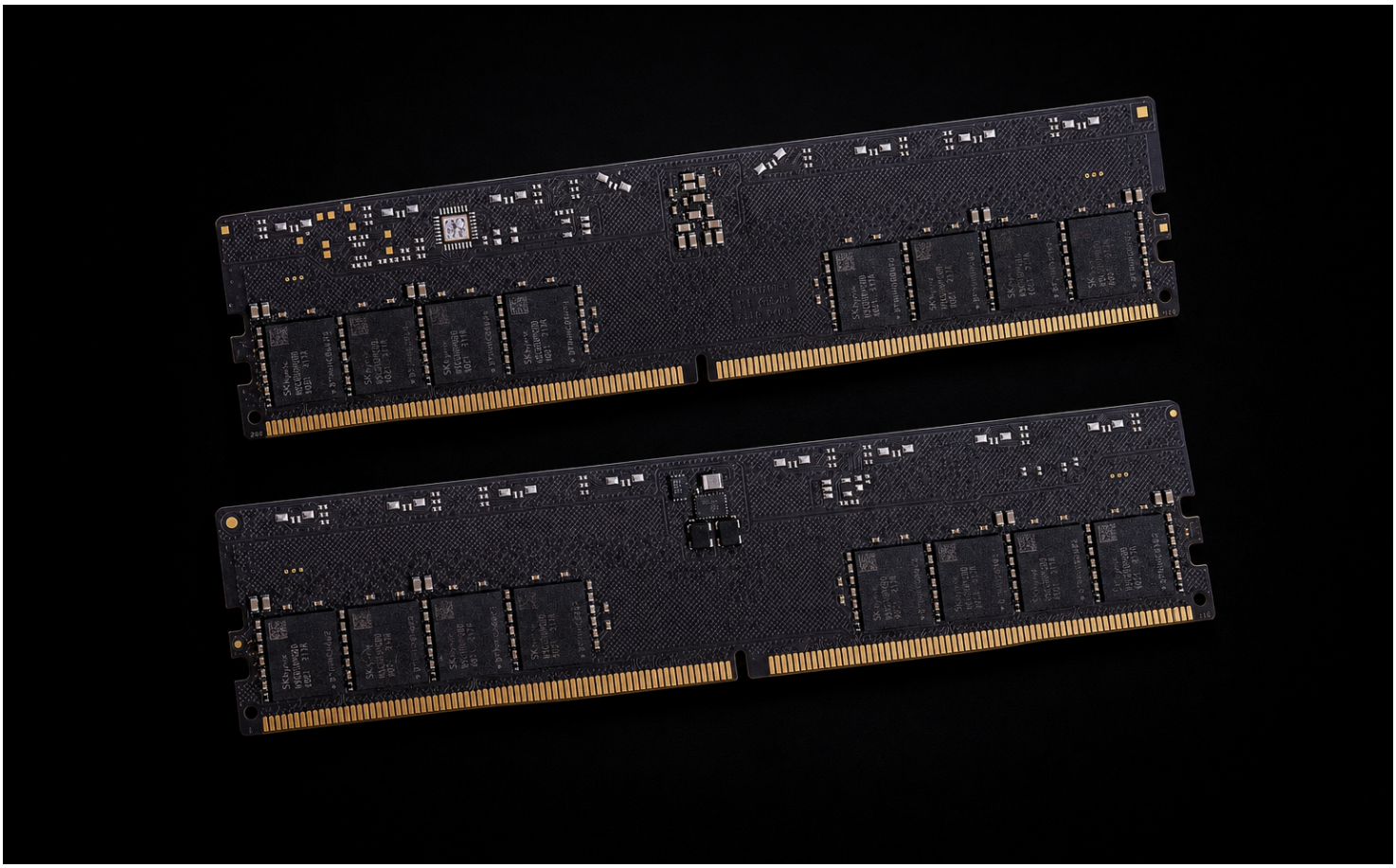
2026



НАСТРОЙКА И ОПТИМИЗАЦИЯ ОПЕРАТИВНОЙ ПАМЯТИ DDR5 НА ПЛАТФОРМАХ INTEL LGA1700 / LGA1851

МАТЧАСТЬ / ТАЙМИНГИ / НАПРЯЖЕНИЯ / ТРЕНИРОВКА / СТАБИЛЬНОСТЬ

Базовая конфигурация - ASUS Z790 Apex Encore (BIOS 2202) с параллельным разбором Z890

ВЕРСИЯ 4.04 (16.10.2026)

ПОЛНОЕ РУКОВОДСТВО ПО НАСТРОЙКЕ И ОПТИМИЗАЦИИ DDR5

ПАХТУНОВ М.Д. / T.ME/PXTNV | T.ME/PXTECH | OCN | REDDIT

© Максим Пахтунов, 2026 · Все права защищены · Настройка и оптимизация DDR5 на платформах Intel LGA1700 и LGA1851 · Версия 4.04 от 16.10.2026.

СПИСОК ИЗМЕНЕНИЙ В ВЕРСИЯХ ПРОЕКТА

3.01–4.00 (Архив)

- Эти изменения заархивированы. Вы можете ознакомиться с ними на сайте в разделе pakt.cc/ddr5/changelog.

4.01

11.10.2026

- **Стр. 13.** Добавлена глава о PMIC: питание DDR5, новые решения и возможности для разгона. В таблице — девять комплектов с проверенными маркировками, включая 2 × 24, 2 × 48 и 2 × 64 ГБ.
- **Стр. 16–17.** Добавлена схема 2R + DS: два ранга и чипы с обеих сторон модуля. Уточнено устройство модулей 32 и 48 ГБ.
- **Стр. 20.** Расширена таблица рабочих точек: добавлены комплекты 2 × 24, 2 × 48 и 2 × 64 ГБ. Уточнены ревизии чипов и практический ориентир 7200 MT/s для 2 × 32 и 2 × 48 ГБ.
- **Стр. 91–96.** Дополнен глоссарий: SKU, PMIC5120, питание модуля и режим High DRAM Voltage.
- По всему руководству сокращены повторные пояснения и оговорки. Сохранены условия расчётов, технические ограничения и предупреждения о реальных рисках.

4.02

12.10.2026

- **Стр. 73.** Уточнено, как сравнивать пропускную способность, задержку и результат в игре.
- **Стр. 74.** Добавлено пояснение Hardware Prefetcher и замечание о его влиянии на Read/Write/Copy.
- **Стр. 79, 81–82, 103–104.** Проверены версии программ и ссылки по всему руководству; обновлены сведения и адреса загрузки.

4.03

14.10.2026

- **Стр. 54–64.** Добавлена новая глава с продвинутым разбором настроек Training Algorithms (алгоритмы тренировки) в разделе памяти для плат ASUS.

4.04

16.10.2026

- **Стр. 21, 26.** Переработано объяснение SPC/DPC: новые схемы слотов, модулей и топологий. Добавлена таблица классификации материнских плат в новой подглаве 2.15
- **Стр. 18.** Переработан раздел о кристалле и корпусе DRAM: добавлены новые схемы SDP/DDP и уточнены пояснения к ним.
- **Стр. 25.** Актуализирован разбор плат MAXSUN: уточнены два слота DDR5 у Z890ITX WIFI и GKD5, а также результат VERTEX PRO.
- **Стр. 22–23.** Расширена таблица материнских плат в главе 2.12; проработаны описания конструкции, оснащения и практического выбора.

ВВЕДЕНИЕ. ПОДХОД И ГРАНИЦЫ ДОКАЗАТЕЛЬНОСТИ

Чтобы понять действие настройки BIOS, я сравниваю поведение системы, считанные параметры и техническую документацию. Если этих данных недостаточно, нужны разбор прошивки или измерения сигналов. Каждый метод отвечает на свою часть вопроса.

НА КАКОМ УРОВНЕ МЫ РАЗБИРАЕМСЯ

Разобраться в работе памяти можно на четырёх уровнях. Выбор зависит от вопроса: иногда достаточно повторяемого теста, иногда нужны документация, код BIOS или измерения сигнала.

1. Практика	Меняем настройки BIOS, повторяем POST и тесты. Проверяем стабильность, производительность и температуру.
2. Документация и считывание параметров	Сверяем спецификации, чужие результаты и считанные параметры системы. Отделяем смысл поля от догадок о его работе.
3. BIOS/MRC и регистры	Разбираем код, регистры и журналы конкретной прошивки. Устанавливаем, какой этап memory training (обучения памяти) выполнялся и что он изменил.
4. Физические измерения	Смотрим сигналы и временные интервалы осциллографом или анализатором. Измерения на интерфейсе не показывают все процессы внутри кристалла.

Считанные параметры показывают текущее состояние системы. Чтобы установить причину различий, нужны повторные проверки с контролем условий. При измерении сигналов учитывайте момент замера, погрешность и влияние подключения.

ГДЕ РАБОТАЮ Я И ЧТО МОГУ УТВЕРЖДАТЬ

Я работаю на первых двух уровнях: проверяю поведение системы и разбираю технические данные. Пользу отдельного переключателя оцениваю сравнением повторяемых результатов. Если разницы не видно, оставляю вопрос открытым.

Отделяю проверенный результат от объяснения его причины. Когда данных недостаточно, так и пишу. По мере появления новых измерений уточняю выводы и исправляю ошибки.

МОЙ ПРИМЕР: READ TIMING CENTERING 2D

В недавнем обсуждении я разбирал Read Timing Centering 2D из Training Algorithms. Это переключатель этапа тренировки, а не числовой тайминг вроде tCL. Руководство ASUS по BIOS [1] перечисляет Auto/Disabled/Enabled без объяснения алгоритма. В Intel FSP для Raptor Lake-S [2] для поля RDTC2D также доступны только включение и отключение. Это объясняет назначение поля, но не доказывает, как его применяет конкретный BIOS. Я предпочитаю оставлять его в Enabled, но это не является строгой рекомендацией. Каждое значение в последующих ревизиях мы подробно разберем в новой главе.

ОГЛАВЛЕНИЕ

		СТР.
	Введение. Подход и границы доказательности	3
01	**Введение**	8
1.1	Для кого это руководство и как с ним работать	8
02	**Матчасть DDR5 и выбор платформы**	9
2.1	Что именно мы разгоняем	9
2.2	IMC: контроллер памяти	10
2.3	JEDEC, MT/s и напряжения	11
2.4	SPD и Intel XMP 3.0	12
2.5	PMIC — контроллер питания на DDR5-модуле	13
2.6	Ранг, x8/x16 и плотность	14
2.7	Объем комплекта и нагрузка на IMC	15
2.8	От DDR3 к DDR5: поколения и устройство DIMM	16
2.8.1	Стороны PCB и ранг на DDR5: уточнения	17
2.8.2	Микросхема DRAM: кристалл и корпус	18
2.9	Производитель, плотность и ревизия	19
2.10	XMP: отбор микросхем и комплектов	20
2.11	DPC/SPC, модули и топология трассировки	21
2.12	Выбор платы LGA1700: Z690 и Z790	22–23
2.13	LGA1851, Z890 и CUDIMM	24
2.14	Разбор 1SPC плат MAXSUN Z690-Z890	25
2.15	Классификация материнских плат	26
2.16	Практический выбор платформы и комплекта	27
03	**Тайминги**	28
3.1	Как читать тайминги	28
3.2	Путь команды ACT - RD/WR - PRE	28
3.3	Первичные тайминги	29
3.4	Вторичные: активация и группы банков	30
3.4.1	tFAW: откуда берется минимум	31
3.5	Вторичные: чтение, запись и восстановление	32
3.6	Вторичные: обновление данных	33

ОГЛАВЛЕНИЕ

		СТР.
3.6.1	Вторичные: расчет tREFI/tRFC	34
3.7	Третичные: переходы между командами	35
3.8	Служебные и энергосберегающие тайминги	36
3.9	Корреляции по IC, рангу и объему	37
3.10	ASUS Z790 Apex Encore BIOS 2202	38
3.11	ASUS Z890 Apex: что изменилось	39
04	**Напряжения**	**40**
4.1	Карта питания DDR5	40
4.2	CPU System Agent Voltage	40
4.3	CPU VDDQ TX	41
4.4	Memory Controller Voltage / VDD2	41
4.5	DRAM VDD и DRAM VDDQ	42
4.6	VPP, PMIC и SPD Hub	42
4.7	Корреляция напряжений: нагрузка, температура, оптимальный диапазон и характер ошибки	43
4.8	ASUS Z790/Z890: точные названия	43
4.9	Диапазоны напряжений и влияние охлаждения	44
05	**Тренировка и общий процесс настройки**	**45**
5.1	Подготовка и чистая исходная точка	45
5.2	С чего начинать настройку	45
5.3	Что такое тренировка памяти	46
5.4	Виды запуска и сохраненные данные	46
5.5	Training Algorithms (алгоритмы тренировки) ASUS Z790	47
5.6	Training Algorithms (алгоритмы тренировки) ASUS Z890	48
5.7	Тренировка RTL/IOL	49
5.8	Что изменилось на Z890: CUDIMM, CKD и DIMM Fit	51
5.9	Сопротивления DDR5: ODT, RTT и RON	52
5.10	Профили BIOS и восстановление	53
06	**Продвинутый разбор Training Algorithms**	**54**
6.1	Настройка командно-адресного тракта	54

ОГЛАВЛЕНИЕ

		СТР.
6.2	Начальное чтение	55
6.3	Запись	55
6.4	Чтение	56
6.5	ODT, RON и сила передатчиков	57
6.6	Эквализация приёмника	58
6.7	Компенсация и калибровки PHY	58
6.8	Коррекция коэффициента заполнения — DCC	59
6.9	RTL и переходы между операциями	60
6.10	Сигнал DDR5	60
6.11	Запас сигнала, проверки и ремонт	61
6.12	Дополнительные алгоритмы Z890 Apex	62
07	**Инструменты тестирования**	**65**
7.1	Что именно требуется доказать	65
7.2	y-cruncher: компонентные нагрузки	66
7.3	Karhu RAM Test	67
7.4	TestMem5 / TM5	68
7.5	MemTest86 Free / Pro	69
7.6	RAM Test Pro	70
7.7	Дополнительные инструменты	71
7.8	Рекомендуемые связки и длительность	71
7.9	Диагностика ошибок и критерии готовности	72
08	**Тесты производительности и контроль показателей**	**73**
8.1	Что именно измеряет тест производительности	73
8.2	AIDA64 Extreme	74
8.3	CPU-Z: настройки и SPD	75
8.4	HWiNFO: контроль показателей	76
8.4.1	HWiNFO: окно Memory Timings	77
8.5	ASRock Timing Configurator	78
8.6	pyhwinfo — низкоуровневый просмотр параметров памяти и IMC	79
8.7	ASUS MemTweakIt	80
8.8	Актуальные альтернативные тесты производительности	81

ОГЛАВЛЕНИЕ

		СТР.
8.9	Единый протокол сравнения	81
09	**Программы: сайты, загрузки и руководства**	82
10	**Дополнительные важные аспекты**	83
10.1	Охлаждение DIMM и термостабильность	83
10.2	Процессорный разъём, прижим и разброс IMC	84
10.3	BIOS, MRC и воспроизводимость	85
10.4	Целостность данных и безопасная среда	85
10.5	Синтетика и реальная производительность	86
10.6	Повседневные, тестовые и демонстрационные профили	86
10.7	Четыре DIMM и большие объемы	87
10.8	Контрольные материалы для повторения	88
10.9	Источники и журнал редакции	88
11	**Формулы**	89
12	**Глоссарий**	90
12.1	Стандарты, платформа и контроллер	90
12.2	Модуль, организация и топология	91
12.2	Модуль, организация и топология (продолжение)	92
12.3	Команды, шины и сигнальные пути	93
12.4	Первичные, вторичные и третичные тайминги	94
12.5	Refresh и служебные интервалы	95
12.6	Напряжения и домены питания	96
12.7	Терминация и качество сигнала	97
12.8	Тренировка, запуск и восстановление	98
12.9	Профили, ошибки и стабильность	99
12.10	Инструменты, нагрузки и метрики	100
12.11	Продвинутые алгоритмы обучения	101
13	**Используемая документация**	102
13.1	TRAINING ALGORITHMS: источники	103
14	**Каталог комплектов и модулей DDR5**	104

01 1.1 ДЛЯ КОГО ЭТО РУКОВОДСТВО И КАК С НИМ РАБОТАТЬ

Это руководство можно читать последовательно, если вы только начинаете, или использовать как справочник, если база уже знакома. В обоих случаях цель одна: понимать, зачем меняется параметр, как он связан с остальными настройками и чем проверить результат.

ЕСЛИ ВЫ НАСТРАИВАЕТЕ DDR5 ВПЕРВЫЕ

Сначала отделите JEDEC от XMP и разберитесь, как объем, ранг и топология влияют на частоту. Затем создайте исправную базу. Не начинайте с полного набора чужих значений: при ошибке будет трудно найти причину. Короткий маршрут настройки - по ссылкам ниже.

5.1 Подготовка 5.10 Восстановление 4.9 Напряжения
7.8-7.9 Тесты и ошибки 8.9 Измерения 10.8-10.9 Паспорт профиля

ЕСЛИ ОПЫТ УЖЕ ЕСТЬ

Руководство можно использовать как справочник. Переходите к нужной группе таймингов, напряжений или параметров тренировки, но сверяйтесь с базовой главой, когда меняется платформа, объем памяти или тип модулей. Для LGA1851 и CUDIMM используйте соответствующие разделы: работа IMC, CKD и тренировки отличается от Z790.

КАК РАБОТАТЬ С НАСТРОЙКОЙ

1. ### СОХРАНИТЕ ИСХОДНУЮ ТОЧКУ

   Сначала проверьте JEDEC/Auto, затем отдельно XMP. Запишите версию BIOS, фактическую частоту, напряжения и обученные значения.

2. ### МЕНЯЙТЕ ПО ОДНОМУ

   За одну итерацию меняйте один параметр или заранее описанную связку. Даже связанные напряжения сначала корректируйте по одному; совместно меняйте их только тогда, когда уже понятна роль каждого.

3. ### ПОВТОРЯЙТЕ ТРЕНИРОВКУ

   После важных изменений проверяйте не только теплый перезапуск, но и полный холодный старт. Один удачный запуск еще не доказывает повторяемость.

4. ### ИСПОЛЬЗУЙТЕ НЕСКОЛЬКО ТЕСТОВ

   Один тест не закрывает все типы ошибок. Связка должна проверять сами модули, контроллер памяти и поведение системы в реальных задачах.

5. ### ОСТАВЛЯЙТЕ ЗАПАС

   Финальный ежедневный профиль должен быть немного консервативнее последней граничной точки и повторяться при другой температуре и после простоя.

ЧТО ЗАПИСЫВАТЬ ПОСЛЕ КАЖДОГО ШАГА

В журнале достаточно фиксировать измененный параметр, частоту, основные напряжения, температуру модулей, результат тестов и поведение при холодном старте. Короткая понятная запись полезнее большого набора снимков экрана без пояснений: по ней можно быстро увидеть последнюю удачную точку и понять, после какого изменения появилась ошибка.

КОГДА МОЖНО ОСТАНОВИТЬСЯ

Профиль можно считать готовым, когда он повторяется после нескольких холодных стартов, проходит связку разных тестов и не дает ошибок в обычных задачах при рабочей температуре. Бесконечный прогон одного теста даёт меньше уверенности, чем несколько нагрузок, которые проверяют разные части системы.

ВАЖНО ДО НАЧАЛА

XMP тоже является разгоном относительно базового режима JEDEC. Ошибки памяти могут быть как явными, так и незаметными, с повреждением данных. Поэтому храните резервную копию важных файлов на другом носителе или в облаке, а эксперименты проводите на системе, которую можно безопасно восстановить.

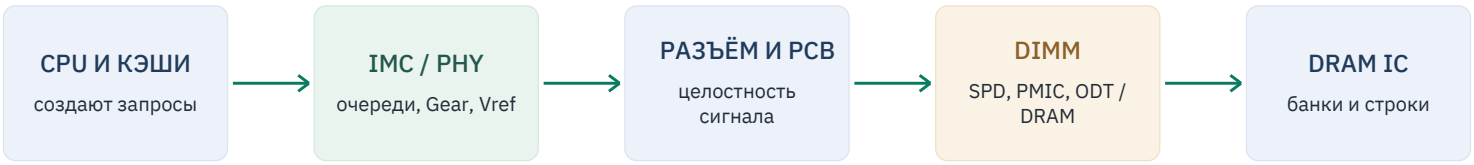
ПЕРЕД УГЛУБЛЁННОЙ НАСТРОЙКОЙ

В отдельном руководстве «DDR5: принципы работы памяти» я разбираю устройство DRAM, команды и взаимосвязи таймингов. Рекомендую прочитать его перед углублённой настройкой, чтобы понимать, какие ограничения задают параметры.

02 2.1 ЧТО ИМЕННО МЫ РАЗГОНЯЕМ

Разгон DDR5 - настройка всей цепочки от контроллера в процессоре до ячеек DRAM. При повышении Memory Frequency (частоты памяти) растут требования ко всему сигнальному тракту: процессорному разъёму, дорожкам платы и разъёму DIMM. Интерфейс должен правильно обучаться и повторять результат при каждом запуске.

ЦЕПОЧКА, КОТОРАЯ ДОЛЖНА РАБОТАТЬ ЦЕЛИКОМ



СКОРОСТЬ ПЕРЕДАЧИ И ТАКТОВАЯ ЧАСТОТА

DDR5-8000 означает 8000 миллионов передач в секунду на каждом контакте данных, то есть 8000 MT/s. Память передает данные по двум фронтам такта, поэтому реальная частота интерфейса fCK равна примерно 4000 MHz. В магазинах и утилитах часто пишут «8000 MHz», но в этом руководстве скорость памяти указывается в MT/s.

Теоретическая пропускная способность одного 64-битного канала, ГБ/с = MT/s × 8 / 1000. Для DDR5-6000 это 48 ГБ/с, для DDR5-8000 — 64 ГБ/с. Два канала дают 96 и 128 ГБ/с соответственно. На практике результат ниже из-за команд, регенерации, смены банков и простоев контроллера.

Режим	fCK	tCK	ПСП / 64 бит
DDR5-6000	3000 MHz	0,333 нс	48,0 ГБ/с
DDR5-8000	4000 MHz	0,250 нс	64,0 ГБ/с

ПОЧЕМУ ВЫСОКИЙ CL МОЖЕТ БЫТЬ БЫСТРЫМ

Тайминги записываются в тактах, а не в наносекундах. Чистая CAS-задержка считается как CL x 2000 / MT/s. Поэтому DDR5-6000 CL30 и DDR5-8000 CL40 дают одинаковые 10 нс: во втором случае тактов больше, но каждый такт короче. Это только часть общей задержки; к ней добавляются tRCD, tRP, очереди IMC, режим Gear, межсоединения процессора и работа кэшей.

КАНАЛ, СУБКАНАЛЫ И КОНТРОЛЛЕР

Обычный DDR5 UDIMM остается 64-битным, но делится на два независимых 32-битных субканала. Они повышают параллелизм внутри одного канала памяти, а не превращают один модуль в двухканальную систему. Два CPU-канала по 64 бита по-прежнему требуют как минимум двух правильно установленных модулей.

Gear показывает отношение частоты домена контроллера к физическому такту DRAM. Gear 1, то есть 1:1, существует в терминологии Intel и остался практически значимым прежде всего для DDR4. Для DDR5 на LGA1700 официальные рабочие точки Intel идут в Gear 2, а LGA1851 использует Gear 2 или Gear 4; как высокочастотный режим DDR5 Gear 1 неактуален. Более высокий Gear облегчает достижение больших MT/s, но добавляет задержку командного тракта.

КАКИЕ ГРУППЫ ПАРАМЕТРОВ МЕНЯЮТСЯ В BIOS

Группа	Примеры	Что меняется на практике
Частота и Gear	Memory Frequency, Gear 2/4	Потолок ПСП и задержка командного тракта.
Тайминги	tCL, tRCD, tRP, tRFC, tREFI	Паузы между операциями и эффективность доступа.
Напряжения	VDD/VDDQ, SA, TX VDDQ	Запас по сигналу, нагрев и поведение IMC.
Тренировка	Vref, ODT, задержки линий	Способность режима обучаться и повторяться после старта.

ПРАКТИЧЕСКИЙ ВЫВОД

MT/s задают потолок пропускной способности, тайминги определяют паузы, а IMC и физический тракт решают, сможет ли система повторять этот режим. Подбирайте частоту и тайминги с учётом возможностей IMC и платы.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: JEDEC JESD79-5D v1.41; Micron DDR5 SDRAM и характеристики клиентских модулей; Intel EDC 832586.

02 2.2 IMC: КОНТРОЛЛЕР ПАМЯТИ

IMC, или Integrated Memory Controller, - встроенный в процессор контроллер памяти. Он принимает запросы, распределяет их по каналам, рангам и банкам, формирует очередь DRAM-команд и обслуживает refresh. PHY отвечает за электрический обмен с линиями памяти. MRC внутри BIOS работает только на этапе старта: считывает SPD, конфигурирует IMC/PHY, запускает тренировку и оставляет рабочую конфигурацию. В рабочий путь запроса к памяти MRC не входит.

ПУТЬ ЗАПРОСА К ПАМЯТИ



Основные этапы прохождения запроса к DRAM.

ДВА КАНАЛА, НО ЧЕТЫРЕ СУБКАНАЛА DDR5

Raptor Lake-S остаётся двухканальной настольной платформой. В режиме DDR5 каждому из двух каналов памяти A и B соответствуют два независимых 32-битных субканала — суммарно 64 бита данных на канал. При задействовании обоих каналов доступны четыре 32-битных субканала. Такая организация не равнозначна четырёхканальной платформе с четырьмя 64-битными каналами.

Intel описывает два независимых блока MC - по одному на memory slice (сегмент подсистемы памяти). Практически важно симметрично заселять каналы и использовать рекомендованные слоты. Субканалы позволяют планировщику гибче чередовать запросы.

Узел	Как работает	Что это значит при разгоне
Gear	Отношение частоты MC к физическому такту DRAM: G1=1:1, G2=1:2, G4=1:4.	Штатные DDR5-точки Raptor Lake используют Gear 2. Он упрощает выход на высокие MT/s, но добавляет задержку командного тракта.
Тренировка	MRC считывает SPD, инициализирует IMC/PHY и обучает задержки, Vref и ODT.	Успешный POST подтверждает только запуск. Стабильность доказывается отдельными тестами и повторными стартами.
Нагрузка	Ранг, число DIMM, второй слот и трассировка меняют электрическую нагрузку.	Предел зависит от экземпляра CPU, платы, модулей и BIOS. Большее напряжение не всегда дает лучший результат.

КАК НАГРУЗКА СНИЖАЕТ ОФИЦИАЛЬНЫЙ ОРИЕНТИР

Конфигурация DDR5 на Raptor Lake-S	Intel, MT/s
1SPC / 1DPC, один одноранговый DIMM на канал	5600
1SPC / 1DPC, один двухранговый DIMM на канал	5200
2SPC / 1DPC, установлен один DIMM на канал	4400
2SPC / 2DPC, по два одноранговых DIMM на канал	4000
2SPC / 2DPC, по два двухранговых DIMM на канал	3600

Штатные режимы старших настольных Intel Core 13-го поколения. У отдельных моделей CPU предел ниже; работа выше спецификации считается разгоном.

ПРАКТИЧЕСКИЙ ВЫВОД

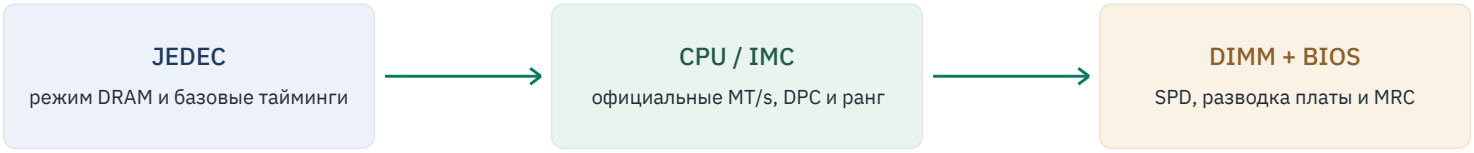
Ошибка теста памяти не доказывает дефект DRAM: ограничение может находиться в IMC, сигнале, training или напряжениях. Сначала ищем частоту и Gear на свободных таймингах, затем меняем по одному параметру и проверяем холодный старт вместе с горячей нагрузкой.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel Core 13-14: техописание, том 1; контроллер памяти, организация, частота, точки SAGV и Power Training (тренировка энергопотребления интерфейса DDR).

02 2.3 JEDEC, MT/S И НАПРЯЖЕНИЯ

У слова «стандарт» здесь три разных смысла. JEDEC описывает режимы самих DRAM-устройств, Intel задает штатный предел контроллера памяти конкретного процессора, а производитель модуля записывает поддерживаемые параметры в SPD. Штатным для всей системы становится только режим, который одновременно поддерживают все три уровня.

ТРИ УРОВНЯ СОВМЕСТИМОСТИ



СКОРОСТНЫЕ КЛАССЫ (SPEED BINS) JEDEC

В этой главе использован JEDEC JESD79-5D v1.41 от ноября 2025 года. Он определяет DDR5-3200, 3600, 4000, 4400, 4800, 5200, 5600, 6000, 6400, 6800, 7200, 7600, 8000, 8400, 8800 и 9200. Рабочая скорость системы также зависит от поддержки CPU, платы и модулей.

JEDEC bin	fCK	tCK	ПСП / 64 бит
DDR5-4800	2400 MHz	0,417 нс	38,4 ГБ/с
DDR5-6400	3200 MHz	0,313 нс	51,2 ГБ/с
DDR5-8000	4000 MHz	0,250 нс	64,0 ГБ/с
DDR5-9200	4600 MHz	0,217 нс	73,6 ГБ/с

ЧТО СЧИТАЕТСЯ ШТАТНЫМ НА НАШИХ ПЛАТФОРМАХ

Платформа	Официальный максимум	Что важно
LGA1700 / 12-е поколение	до DDR5-4800	Зависит от DPC и рангов; 2DPC снижает режим.
LGA1700 / 13-14-е поколения	до DDR5-5600	1SPC, 2R: 13-е поколение - 5200; 14-е - 5600*. Для 2SPC режимы ниже.
LGA1851 / Core Ultra 200S	1DPC: UDIMM 5600; CUDIMM 6400	CKD улучшает тактовый сигнал памяти; ОС зависит и от потенциала IMC.
LGA1851 / 200S Plus	1DPC CUDIMM до 7200	Официальный POR относится к указанной Intel конфигурации, не ко всем модулям.

* В техописании Intel Core 14-го поколения DDR5-5600 для 2R ожидает активации поддержки Intel; краткое описание продукта по-прежнему указывает DDR5-5200. Поэтому 5600 не считаем безусловно доступным POR.

НОМИНАЛЬНЫЕ НАПРЯЖЕНИЯ DDR5

Для стандартного DDR5 номиналы DRAM VDD и DRAM VDDQ равны 1,10 V, а VPP - 1,80 V. Однако ручной режим при 1,10 V не становится JEDEC автоматически: должны совпасть speed bin микросхем, данные SPD, поддержка CPU и конфигурация платы. XMP часто использует более высокие VDD/VDDQ и более жесткие тайминги.

Главное правило записи: DDR5-8000 или 8000 MT/s - верно; «8000 MHz» - распространенный сленг. Тактовая частота такого интерфейса равна примерно 4000 MHz.

ПОЧЕМУ JEDEC-8000 ВСЕ РАВНО МОЖЕТ БЫТЬ РАЗГОНОМ

Speed bin DDR5-8000 в JESD79-5D означает, что стандарт описывает такой режим для совместимых DRAM-устройств. Но XMP-комплект DDR5-8000 может использовать собственные тайминги и повышенные напряжения, а официальный предел CPU при этом оставаться 5600, 6400 или 7200 MT/s. Для такой системы 8000 MT/s будет разгоном независимо от наличия числа 8000 в стандарте JEDEC.

POR (Plan of Record) — официально поддерживаемый Intel режим для указанной конфигурации модулей и рангов. Работа выше POR считается разгоном.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: JEDEC JESD79-5D v1.41; Intel EDC 655258, 743844 и 832586; Micron DDR5 SDRAM.

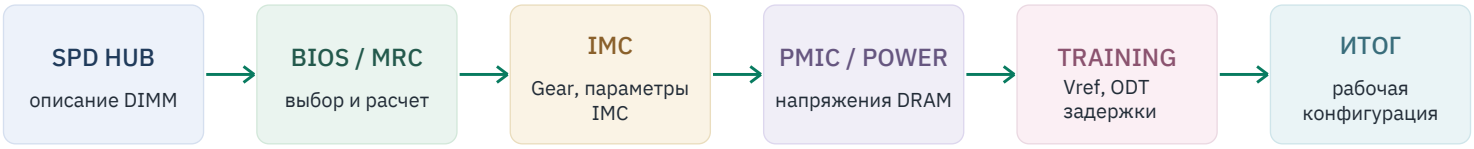
02 2.4 SPD И INTEL XMP 3.0

SPD, или Serial Presence Detect, - это набор данных в энергонезависимой памяти модуля. В DDR5 EEPROM входит в SPD Hub. BIOS читает эти данные до запуска операционной системы и использует их как исходное описание модуля, но итоговый режим все равно строит и обучает сама платформа.

ЧТО НАХОДИТСЯ В SPD

Группа	Что хранится	Как BIOS это использует
Организация	Тип DIMM, емкость, ранг, x8/x16, ширина шины	Понять физическую конфигурацию канала.
Тайминги JEDEC	Допустимые tCK, CL и минимальные интервалы	Собрать безопасный базовый режим.
Идентификация	Производитель, модель, серийный номер, дата, CRC	Проверить модуль и целостность данных SPD.
Расширения	XMP и области производителя/пользователя	Предложить дополнительные профили и функции.

КАК ПРОФИЛЬ ПРЕВРАЩАЕТСЯ В РАБОЧИЙ РЕЖИМ



XMP 3.0 - ЭТО РАЗГОН

Intel прямо называет XMP технологией разгона. Профиль содержит целевую скорость, набор заданных таймингов и напряжений, проверенный производителем комплекта. XMP 3.0 создан для DDR5 и допускает до пяти профилей: три заводских и два перезаписываемых пользователем.

Я не рекомендую использовать XMP как готовый повседневный профиль. Многие платы завышают напряжения, по-разному рассчитывают значения Auto и иногда неудачно тренируют один и тот же комплект. Надежнее начать со стабильной базы, настроить память вручную и затем проверить результат.

Перед включением XMP обязательно сверьте точный номер модели комплекта с QVL конкретной материнской платы, включая число модулей, объем и заявленную скорость. Наличие комплекта в QVL подтверждает проверку только в указанной конфигурации и не гарантирует тот же результат с любым экземпляром CPU, другой версией BIOS или при смешивании комплектов. При этом отсутствие конкретного комплекта в QVL само по себе не означает несовместимость: производитель платы физически не тестирует все существующие наборы памяти.

ПОЧЕМУ XMP НА ДВУХ ПЛАТАХ ВЫГЛЯДИТ ПО-РАЗНОМУ

SPD не хранит абсолютно все вторичные и третичные тайминги. Часть значений BIOS рассчитывает сам, часть получает во время тренировки. Поэтому один и тот же XMP может дать разные Auto-тайминги на разных платах или после обновления BIOS. XMP - это исходный рецепт, а не готовый снимок всех регистров системы.

ТРИ СЛОЯ ОДНОГО ПРОФИЛЯ

Слой	Что в нем находится	Почему он может отличаться
SPD / XMP	Базовые режимы, профиль MT/s, заданные тайминги и напряжения DIMM.	Записан производителем модуля и переносится вместе с комплектом.
BIOS / MRC	Auto-тайминги, правила платы, параметры IMC и PMIC.	Зависит от модели платы и версии прошивки.
Training	Обученные задержки, Vref/ODT и другие результаты текущего старта.	Зависит от CPU, модулей, температуры и условий запуска.

КОРОТКО

SPD описывает возможности модуля. BIOS выбирает режим. MRC рассчитывает и тренирует его. Только тестирование показывает, получился ли стабильный профиль на конкретной системе.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: JEDEC JESD400-5D.01; Intel XMP 3.0: ответы на вопросы и описание проверенной памяти; Micron SPD Hub.

02 2.5 PMIC — КОНТРОЛЛЕР ПИТАНИЯ НА DDR5-МОДУЛЕ

PMIC (Power Management Integrated Circuit) преобразует питание с материнской платы в напряжения для DRAM: VDD, VDDQ и VPP. Он задаёт их уровень, управляет включением и следит за перегрузкой и перегревом. PMIC — отдельная микросхема; весь узел питания включает также дроссели, конденсаторы и другие элементы на PCB модуля.

Для настольной DDR5 выпускаются Richtek RTQ5132/RTQ5136, Renesas P8911, ANPEC APW8502C и другие решения. На 11.10.2026 подтверждены более новые клиентские разработки: Renesas RRG5332 второго поколения, класса JEDEC PMIC5120, и Think Future SY5889 с поддержкой CUDIMM. Модель и класс JEDEC описывают продукт и его возможности; ревизию кристалла устанавливают отдельно. В таблице ниже приведены модели либо буквальные маркировки с фотографий разборки.

Для ОС важны доступные напряжения, конфигурация PMIC на конкретном модуле, поддержка BIOS и устойчивое питание под нагрузкой. Richtek RTQ5136 и Think Future SY5888 интересны расширенным диапазоном VDD/VDDQ до 2,2 В. У SY5888 заявлена поддержка Intel XMP 3.0 OC. Реальная доступность повышенного напряжения зависит от модуля и платы: один переключатель High DRAM Voltage в BIOS не снимает все ограничения. Производителя PMIC лучше проверять по маркировке: SPD и BIOS иногда определяют его неверно.

PMIC В ИССЛЕДОВАННЫХ КОМПЛЕКТАХ

Комплект, точный SKU	Номинал	PMIC: модель / маркировка	Пруф, год
Kingston Fury Beast KF560C40BBK2-64	2 × 32 ГБ 6000 CL40	Richtek 0P=AC UG1	Tom’s HW 2024
G.Skill Trident Z5 NeoX RGB F5-6000A3038F16GX2-TZ5NXRK	2 × 16 ГБ 6000 CL30	ANPEC APW8502C / VBA50	Tom’s HW 2026
Patriot Viper Venom RGB PVVR532G640C32K	2 × 16 ГБ 6400 CL32	Richtek 0P=AL	TweakTown 2026
Patriot Viper Venom PVV532G640C32K	2 × 16 ГБ 6400 CL32	Think Future SY5888	Igor’sLAB 2025
Patriot Viper Xtreme 5 Aurum VXA532G8038K	2 × 16 ГБ 8000 CL38	MPS MPSG 5431 CQ83	TweakTown 2025
Corsair Dominator Titanium First Edition CMP48GX5M2X7200C36FEW	2 × 24 ГБ 7200 CL36	Richtek 0P=AD 7G1	Tom’s HW 2023
G.Skill Trident Z5 RGB F5-6400J3239F48GX2-TZ5RW	2 × 48 ГБ 6400 CL32	Richtek 0P=AJ 7G1	Tom’s HW 2024
G.Skill Trident Z5 Neo RGB F5-6000J3444F64GX2-TZ5NR	2 × 64 ГБ 6000 CL34	Richtek 0P=CF MY2	Tom’s HW 2026
V-Color Manta XFinity RGB TMXFAL6464832KWK	2 × 64 ГБ 6400 CL32	Richtek 0P=BH 3YM	Tom’s HW 2026

Указана комплектация исследованных экземпляров; PMIC может отличаться между партиями одного SKU.

ЧТО ВАЖНО ПРИ ВЫБОРЕ

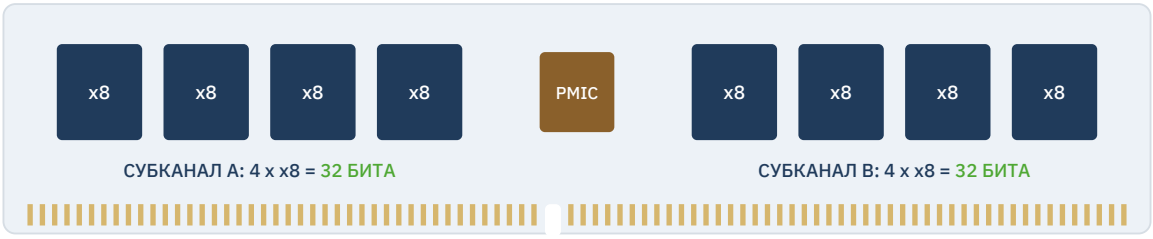
Более новый PMIC сам по себе не улучшает разгон. Смотрите, хватает ли его возможностей для нужного профиля. Поддержка 2,2 В — возможность контроллера питания, а не безопасное напряжение для DRAM. Итоговый разгон по-прежнему ограничивают микросхемы памяти и IMC.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Richtek RTQ5136; Renesas RRG5332; Think Future SY5888; SY5889; ANPEC

02 2.6 РАНГ, X8/X16 И ПЛОТНОСТЬ

Надпись «32 ГБ» сообщает только общую емкость. Она не показывает число рангов, ширину микросхем и плотность одного кристалла. Эти признаки независимы, а для разгона часто важнее самого объема.

КАК УСТРОЕН ОБЫЧНЫЙ DDR5 UDIMM 1RX8



два физических субканала образуют один 64-битный ранг

RANK - НЕ СТОРОНА ПЛАТЫ

Rank (ранг) - группа DRAM, выбираемая сигналом Chip Select (выбор микросхемы). В каждом 32-битном субканале DDR5 выбирается своя группа; вместе они образуют 64-битный ранг модуля. 1Rx8 - один ранг на устройствах x8, 2Rx8 - два. Число сторон PCB не доказывает ранговость: проверяйте SPD, маркировку и техническое описание.

X8 И X16 - ШИРИНА ОДНОГО DRAM-УСТРОЙСТВА

Для 64-битного non-ECC-ранга нужны восемь устройств x8 или четыре устройства x16. На одном 32-битном субканале это четыре x8 либо два x16. x16 уменьшает число корпусов, но обычно дает меньше внутренних групп банков и меньше параллелизма. В производительных настольных комплектах чаще используют x8.

У двухрангового DIMM по-прежнему два физических субканала, просто в каждом доступны два ранга. Иногда это называют «четырьмя субканалами», но речь лишь о четырех сочетаниях ранг × subchannel, а не о четырех отдельных проводных каналах.

ПЛОТНОСТЬ КРИСТАЛЛА ОПРЕДЕЛЯЕТ ЕМКОСТЬ РАНГА

Плотность кристалла x8	Один кристалл	1Rx8	2Rx8
16 Гбит	2 ГБ	16 ГБ	32 ГБ
24 Гбит	3 ГБ	24 ГБ	48 ГБ
32 Гбит	4 ГБ	32 ГБ	64 ГБ

ЧТО НАЗЫВАЮТ НЕБИНАРНОЙ DDR5

Небинарной называют DDR5 на 24-Гбит кристаллах с типичными объемами 24 и 48 ГБ. В обычном non-ECC DIMM на SDP x8 один корпус содержит один кристалл. Объем в ГБ = плотность одного кристалла в Гбит × число кристаллов в ранге × число рангов / 8.

КАК ПРОВЕРИТЬ ОРГАНИЗАЦИЮ СВОЕГО МОДУЛЯ

Источник	Что искать	Надежность
SPD	Организация модуля: ранги, x8/x16 и емкость	Быстрый способ проверить установленный модуль.
Маркировка / описание	Модель и спецификация производителя	Лучший источник для серийного изделия.
Осмотр PCB	Число корпусов и их маркировку	Дает подсказки, но сторона PCB сама по себе ранг не доказывает.

НЕ ПУТАТЬ С СИСТЕМНОЙ ECC

On-die ECC (внутрикристальная коррекция ошибок) исправляет часть ошибок внутри самого DRAM-кристалла. Обычный non-ECC UDIMM (небуферизованный модуль без системной коррекции ошибок) от этого не получает сквозную защиту данных между контроллером и модулем.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Micron: характеристики клиентских модулей DDR5; Kingston: обзор DDR5, глоссарий и руководство по DRAM 32 Гбит.

02 2.7 ОБЪЕМ КОМПЛЕКТА И НАГРУЗКА НА IMC

Нагрузку на контроллер памяти определяют число DIMM и рангов на канал, организация x8/x16, плотность кристаллов, разводка платы, частота и тайминги. Поэтому одинаковый общий объем может создавать совсем разную электрическую нагрузку.

ТИПИЧНЫЕ КОМПЛЕКТЫ 2024-2026 ГОДОВ

Комплект	Частая организация	Ранг / канал	Практический смысл
2 x 16 = 32 ГБ	16 ГБ 1Rx8, 16 Гбит	1	На H16A — второе место после небинаров H24M. Этот объём считаю морально устаревшим.
2 x 24 = 48 ГБ	24 ГБ 1Rx8, 24 Гбит	1	Лучший потенциал разгона, но только на H24M (Hynix M-die).
2 x 32 = 64 ГБ	2Rx8/16 Гбит или 1Rx8/32 Гбит	1 или 2	Небольшой потенциал разгона. Искать H16A (Hynix A-die) и новые ревизии.
4 x 16 = 64 ГБ	четыре 1Rx8	2 (2DPC)	Обычно тяжелее двух 32-ГБ DIMM из-за второй ветви.
2 x 48 = 96 ГБ	48 ГБ 2Rx8, 24 Гбит	2	Слабый разгонный запас, но здесь он и не нужен. Для высокой частоты 2 × 48 ГБ обычно лучше 4 × 24 ГБ.
4 x 24 = 96 ГБ	четыре 1Rx8	2 (2DPC)	Высокая нагрузка и меньший запас по сигналу.
2 x 64 = 128 ГБ	64 ГБ 2Rx8, 32 Гбит	2	Нужны подтвержденные BIOS, QVL и консервативный старт.

ОДИНАКОВЫЕ РАНГИ, РАЗНАЯ ЭЛЕКТРИЧЕСКАЯ ТОПОЛОГИЯ

64 ГБ: 2 x 32 ГБ 2R

1 DIMM на канал

два ранга на канале

меньше установленных нагрузок

64 ГБ: 4 x 16 ГБ 1R

2 DIMM на канал

два ранга + вторая ветвь

задействована вторая ветвь

ЧТО СИЛЬНЕЕ ВСЕГО СОКРАЩАЕТ ЧАСТОТНЫЙ ЗАПАС

Второй DIMM на канале обычно тяжелее второго ранга внутри одного модуля: задействуется вторая ветвь трассировки и добавляется электрическая нагрузка второго модуля. Поэтому четыре планки чаще требуют меньшей частоты, чем две, даже при одинаковом числе рангов. Настоящая 1SPC-плата с одним слотом на канал также отличается от четырехслотовой 2SPC-платы, где пустая вторая ветвь существует физически.

При одинаковых MT/s 2R может немного повысить производительность благодаря чередованию обращений к рангам: пока один ранг занят внутренней операцией, IMC обращается к другому. При экстремальном разгоне выигрыш часто перекрывается более низкой достижимой частотой.

ОФИЦИАЛЬНЫЕ РЕЖИМЫ INTEL ПОКАЗЫВАЮТ ВЛИЯНИЕ НАГРУЗКИ

Конфигурация	POR (режим Intel)	Как это читать
LGA1700, 13-e; true-1SPC / 1DPC	1R 5600; 2R 5200	Для 13-го поколения второй ранг снижает POR.
LGA1700, 14-e; true-1SPC / 1DPC	1R 5600; 2R 5600*	* Для 2R режим 5600 ожидает активации поддержки Intel; в кратком описании продукта указан 5200.
LGA1700, 13-14-e; 2SPC	1DPC 4400; 2DPC: 1R 4000, 2R 3600	Разводка и фактическая установка указаны раздельно.
LGA1851 Core Ultra 200S	1DPC: UDIMM 5600; CUDIMM 6400	При 2 DIMM/канал: 1R 4800, 2R 4400.

КАК ДЕЙСТВОВАТЬ С БОЛЬШИМ ОБЪЕМОМ

Начинайте с более консервативных MT/s, заново выполняйте тренировку и проверяйте ранг по SPD. Более высокая нагрузка сама по себе не означает, что нужно сразу повышать SA, TX VDDQ или другие напряжения: их избыток тоже может ухудшить стабильность.

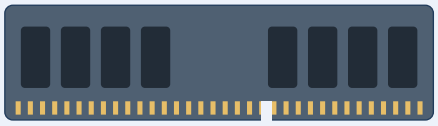
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel EDC 743844 и 832586; Kingston: руководства по DRAM 24/32 Гбит; Micron: характеристики модулей DDR5.

02 2.8 ОТ DDR3 К DDR5: ПОКОЛЕНИЯ И УСТРОЙСТВО DIMM

Поколение памяти меняет не только скорость. Вместе с ним меняются электрический интерфейс, рабочее напряжение, распиновка, положение ключа и внутренняя организация DIMM. Внешнее сходство не означает совместимость, а у DDR5 отдельно нужно различать физическую компоновку микросхем и логическую организацию по рангу.

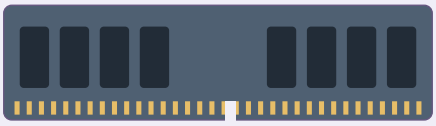
ТРИ ПОКОЛЕНИЯ - ТРИ НЕСОВМЕСТИМЫХ РАЗЪЕМА

DDR3



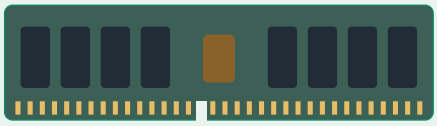
240 контактов
VDD/VDDQ 1,50 В
интерфейс 1 x 64 бит

DDR4



288 контактов
VDD/VDDQ 1,20 В
интерфейс 1 x 64 бит

DDR5

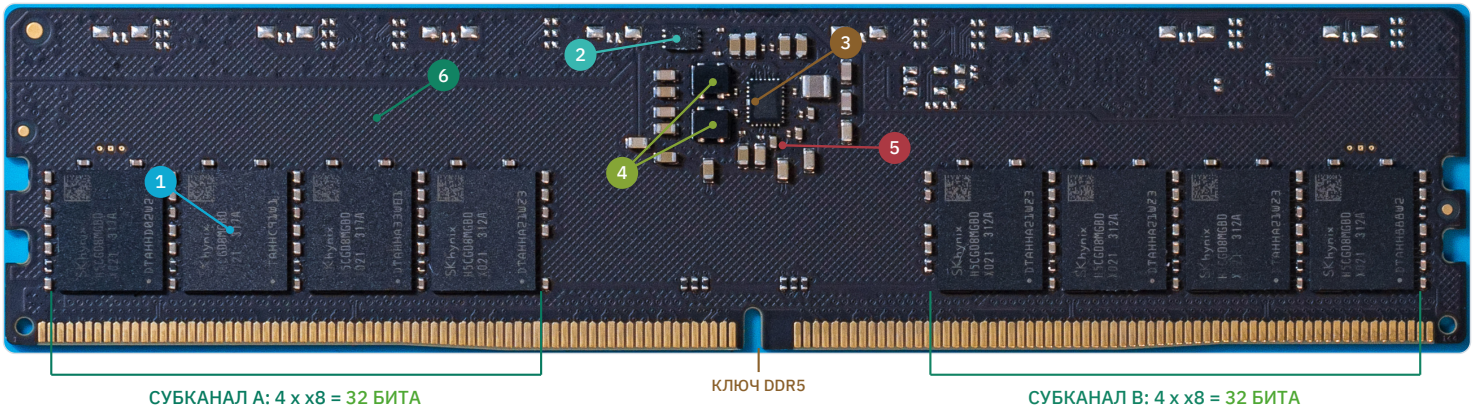


288 контактов
VDD/VDDQ 1,10 В
интерфейс 2 x 32 бита

DDR3L использует 1,35 В. DDR4 и DDR5 имеют 288 контактов, но различаются распиновкой и ключом.

ЧТО НАХОДИТСЯ НА ТИПИЧНОМ DDR5 UDIMM 1RX8

1 DRAM IC 2 SPD HUB 3 PMIC 4 ДРОССЕЛИ 5 R/C ОБВЯЗКА 6 PCB



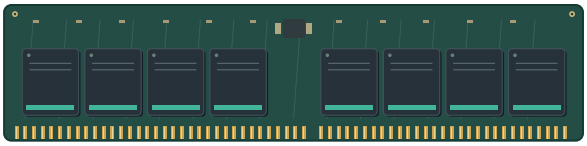
TeamGroup T-Force Xtreem DDR5-8200, 24 ГБ: 1Rx8, восемь микросхем SK hynix 24 Гбит x8.

СТОРОНЫ PCB И РАНГ НЕ СВЯЗАНЫ

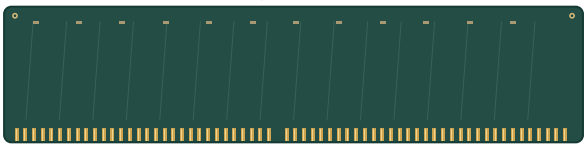
Ранговость и размещение IC по сторонам PCB - разные характеристики. **Один ранг (1R)** - один логический ранг, выбираемый одной группой сигналов Chip Select. **Double-sided (DS)** означает лишь то, что IC физически распаяны с обеих сторон PCB. На многих DDR3/DDR4 эти признаки совпадали, что и поддерживало путаницу.

1R + SS

Один ранг, одна сторона



ЛИЦО · 8 DRAM



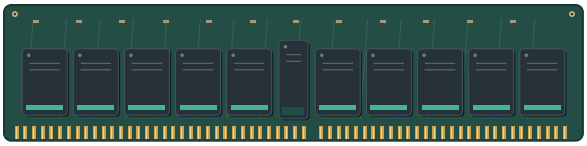
ОБОРОТ · 0 DRAM

CS0 / R0

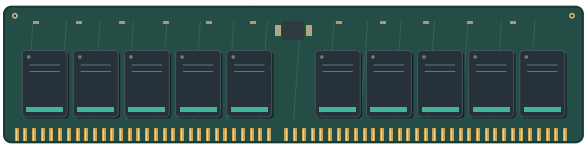
Типичный DDR5 UDIMM 1Rx8.
Восемь корпусов x8 образуют
2 × 32 бита. Обе группы - R0.

1R + DS

Один ранг, две стороны



ЛИЦО · 10 DRAM



ОБОРОТ · 10 DRAM

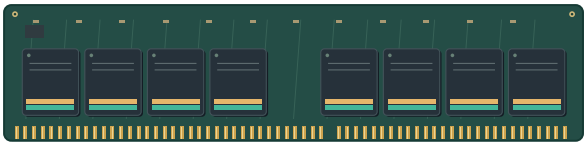
CS0 / R0

Kingston **KSM48R40BS4TMI-32MDI** [1].
DDR5, 32 ГБ, 1Rx4; ECC RDIMM.
20 × x4 = 2 × 40 бит.

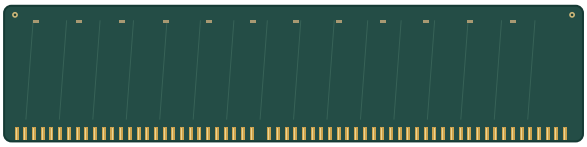
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: [1] Kingston: KSM48R40BS4TMI-32MDI, c. 1-2

2R + SS

Два ранга, одна сторона



ЛИЦО · 8 DDP



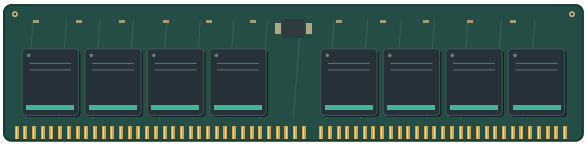
ОБОРОТ · 0 DRAM

CS0 / R0 CS1 / R1

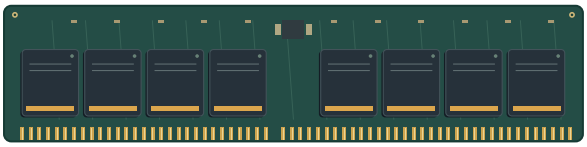
Пример из RAMGuide: ранние Corsair DDR4 8 ГБ, Hynix MMR. Точный SKU в источнике не указан.

2R + DS

Два ранга, две стороны



ЛИЦО · 8 DRAM · R0



ОБОРОТ · 8 DRAM · R1

CS0 / R0 CS1 / R1

DDR5 UDIMM 2Rx8: один модуль, 16 чипов x8. 16 Гбит → 32 ГБ; 24 Гбит → 48 ГБ. [1, 10] Примеры: комплекты 2 × 32 и 2 × 48 ГБ.

Цветные полосы показывают принадлежность к R0 и R1. Ранг проверяется по SPD и техническому описанию.

02 2.8.1 СТОРОНЫ PCB И РАНГ НА DDR5: УТОЧНЕНИЯ

Теоретически ранг не связан со стороной PCB: ранговость и расположение микросхем — разные характеристики. Но для реально выпускаемых стандартных DDR5 UDIMM/SO-DIMM я не нашёл ни одного подтверждённого 2R + SS модуля. Все проверенные 2Rx8 DDR5 используют 16 DRAM-корпусов и являются DS.

У массовых настольных DDR5 UDIMM 2R обычно набирается из 16 отдельных SDP x8 (Single-Die Package - корпус с одним кристаллом), поэтому получается 8 корпусов спереди + 8 сзади. Например, для современных 64-ГБ DDR5 UDIMM на 32-Гбит DRAM Kingston описывает именно 16 × x8 = 64 ГБ, 2 ранга.

ПРИМЕРЫ NON-ECC DDR5 UDIMM

Модуль	Организация	DRAM-корпуса и стороны PCB
Kingston KVR56U46BD8-32	32 ГБ DDR5-5600 2Rx8	16 FBGA; 8 + 8, DS. Техническое описание: с. 1-2. [1]
Samsung M323R4GA3BB0-CQKOL	32 ГБ DDR5-4800 2Rx8	DS — по QVL ASRock. Организация 2Rx8 — по AVL MSI. [6, 7]
SK hynix HMCG88AGBUA081N	32 ГБ DDR5-5600 2Rx8	16 SDP — семейство HMCG88AGBUA. DS для 081N — по QVL ASRock. [5, 6]
Micron MTC16C2085S1UC56BA1	32 ГБ DDR5-5600 2Rx8	16 DRAM; 8 + 8, DS. Техническое описание: с. 1-2. [4]
Innodisk M5UZ-BGM2KC0Q-D	32 ГБ DDR5-5600 2Rx8	16 IC; 2 ранга; 2 стороны. Лист характеристик. [8]

Для SO-DIMM пример — Kingston KVR56S46BD8-32: 16 FBGA, по 8 с каждой стороны. [9]

ТИПИЧНЫЙ NON-ECC DDR5 UDIMM X8 НА SDP

1Rx8 = 8 DRAM-корпусов → SS

2Rx8 = 16 DRAM-корпусов → DS

ПРАКТИЧЕСКАЯ КОМПОНОВКА

Эта схема описывает массовые non-ECC DDR5 UDIMM на SDP x8. PMIC, SPD Hub и другие служебные IC в число DRAM-корпусов не входят. Ранг проверяю по SPD и техническому описанию; SS/DS - по размещению корпусов.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: [1, 2, 3, 9, 10] Kingston; [4] Micron; [5] Netlist; [6] ASRock; [7] MSI; [8] Innodisk; RAMGuide

02 2.8.2 МИКРОСХЕМА DRAM: КРИСТАЛЛ И КОРПУС

DRAM (Dynamic Random Access Memory) — динамическая память с произвольным доступом. На модуле она установлена в виде микросхем **IC** (Integrated Circuit — интегральная схема). В одном корпусе может быть один или несколько кристаллов.

КРИСТАЛЛ · DIE

Кремний с ячейками памяти. Данные хранятся как заряд конденсаторов; **refresh** периодически восстанавливает его.

КОРПУС · PACKAGE

Защищает кристалл и соединяет его с платой. Внутри — кристалл, соединения и подложка с дорожками.

ПЛАТА МОДУЛЯ · PCB

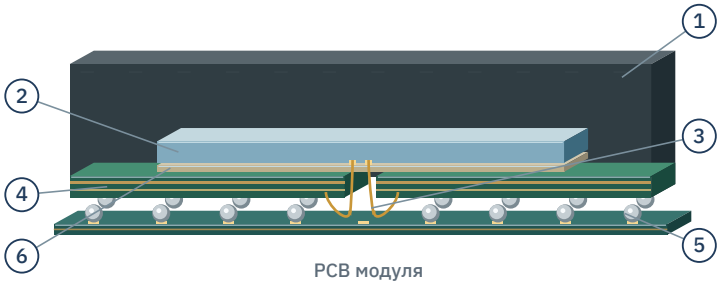
На ней размещены готовые микросхемы. У каждого корпуса есть собственная маленькая подложка.

ОДИН КОРПУС — РАЗНОЕ ЧИСЛО КРИСТАЛЛОВ

Примеры корпусов с проволочными соединениями

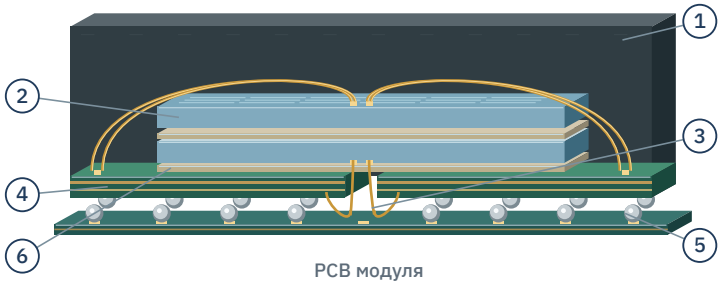
SDP · один кристалл

Single-Die Package



DDP · два кристалла

Dual-Die Package



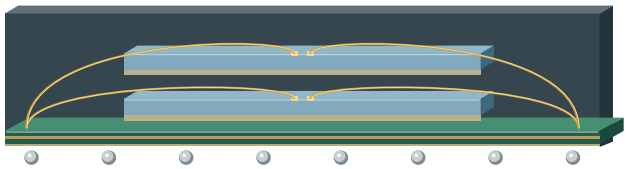
1 Защитная заливка
2 Кристалл кремния
3 Проволочные соединения
4 Подложка корпуса
5 Шарики припоя
6 Клеевая прослойка

FBGA (Fine-Pitch Ball Grid Array) — корпус с мелким шагом шариковых контактов. Шарики снизу припаиваются к плате модуля.

КАК СОБИРАЮТ ДВА КРИСТАЛЛА В ОДНОМ КОРПУСЕ

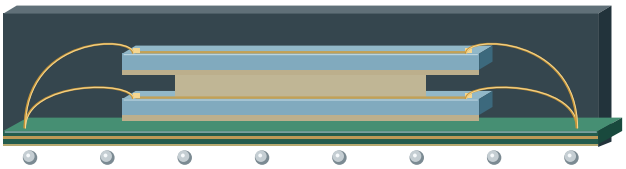
Варианты сборки DDP · Invensas

1. Контакты в центре



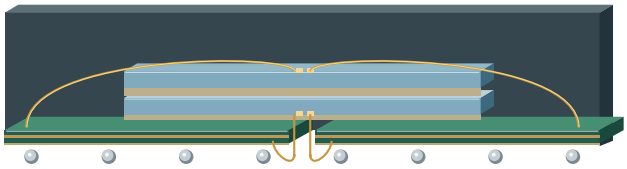
Оба кристалла контактами вверх. Проволока идёт от центра к подложке.

2. Контакты у краёв



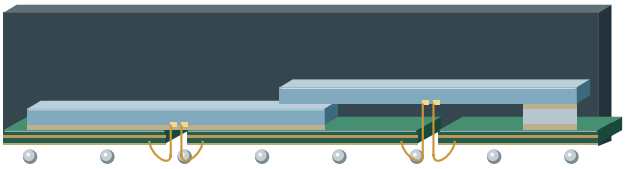
RDL выводит контакты к краям. Между кристаллами стоит проставка.

3. Спина к спине



Нижний кристалл подключён через окно подложки, верхний — сверху.

4. Оба контактами вниз



Кристаллы смещены. Проволочные соединения проходят через окна подложки.

RDL (Redistribution Layer) — слой переразводки, который переносит контакты по поверхности кристалла.

КАК ЭТО ЧИТАТЬ НА МОДУЛЕ

8 корпусов DDP содержат 16 кристаллов. Ранги зависят от их подключения и сигналов выбора. Ранги и разрядность я проверяю по **SPD и техническому описанию модуля**.

Intel: IC, die, package SIMMTECH: подложка Micron: DDR5 DDP Invensas: разрезы

02 2.9 ПРОИЗВОДИТЕЛЬ, ПЛОТНОСТЬ И РЕВИЗИЯ

Плотность DRAM-кристалла (DRAM Die Density, также DRAM IC Density) - объем данных одного кристалла. Она указывается в гигабитах: например, 16, 24 или 32 Гбит. Марка на радиаторе обозначает производителя комплекта, но сами DRAM-кристаллы могли выпустить, например, SK hynix, Samsung или Micron. Для точного описания нужны четыре поля: производитель, поколение DDR, плотность и ревизия.

ПРАВИЛЬНАЯ ЗАПИСЬ

SK HYNIX производитель + **DDR5** поколение + **24 ГБИТ** плотность кристалла + **M-DIE** ревизия

СОКРАЩЕНИЯ В СООБЩЕСТВЕ РАЗГОНА

Сокращение	Полная запись	Что важно
H16M	SK hynix DDR5 16 Гбит M-die	Ранний 16-Гбит кристалл; не равен H24M.
H16A	SK hynix DDR5 16 Гбит A-die	Другая ревизия 16-Гбит семейства; часто встречается в 2 x 16.
H24M	SK hynix DDR5 24 Гбит M-die	Основа типичных модулей 24/48 ГБ и комплектов 48/96 ГБ.
S16B	Samsung DDR5 16 Гбит B-die	Не путать со знаменитым Samsung DDR4 B-die.
Micron Rev.B/D	Micron DDR5 + плотность + :ревизия	У Micron одинаковая буква встречается у разных плотностей.

КАК ЧИТАТЬ МАРКИРОВКУ, А НЕ ГАДАТЬ ПО XMP

У SK hynix полный код вида H5CGD8M... можно читать по полям: H5C указывает DDR5, GD - плотность 24 Гбит, 8 - организацию x8, M - поколение кристалла; оставшийся суффикс кодирует другие параметры изделия. У Micron ревизия стоит после двоеточия: например, 16-Гбит :D и 24-Гбит :B - разные изделия. Samsung нужно привязывать к полному номеру вида K4R..., потому что буква B встречается и в DDR4, и в DDR5.

Надёжнее использовать техническое описание модуля или полную маркировку DRAM IC. SPD и утилиты помогают, но если точную ревизию определить нельзя, так и указывайте: это предположение. Частота XMP, напряжение и объём не доказывают тип кристалла: производитель может менять IC без изменения названия комплекта.

DIE REVISION (РЕВИЗИЯ КРИСТАЛЛА) И ТЕХПРОЦЕСС

A-die, B-die и M-die описывают ревизию или поколение конструкции внутри схемы обозначений производителя. 1anm, 1bnm, 1alpha и 1beta называют технологический узел. Буква не является официальным рейтингом качества и не обещает конкретные MT/s, tCL или допустимое напряжение.

КАК ПОДТВЕРЖДАТЬ ТИП IC

Шаг	Источник	Что можно утверждать
1	Техническое описание и номер модели модуля	Организацию и заявленную спецификацию конкретного изделия.
2	Маркировка DRAM IC + справочник производителя	Производителя, плотность, x8/x16 и ревизию кристалла.
3	SPD и диагностические утилиты	Полезную подсказку; кликабельное поле в Memory Timings HWiNFO не заменяет подтверждения по маркировке.
4	XMP bin и наблюдаемое поведение	Только косвенное предположение, которое нужно так и подписывать.

На одних и тех же IC производитель может выпускать комплекты с разными XMP-профилями, PCB, PMIC и напряжениями. Ревизия характеризует кристалл, а отбор определяет проверенную рабочую точку комплекта.

ГЛАВНАЯ ЗАЩИТА ОТ ПУТАНИЦЫ

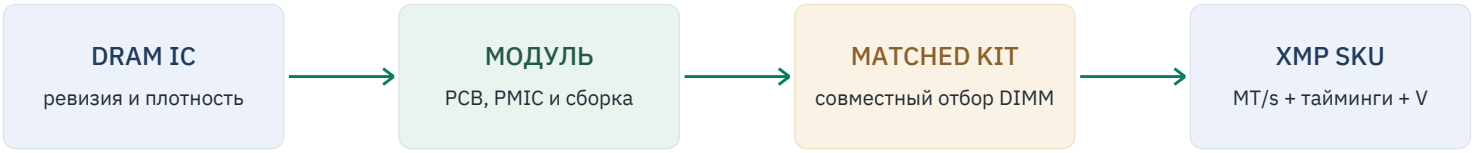
Всегда принимайте во внимание производителя + DDR5 + плотность + ревизию. H16M не равен H24M; Samsung DDR4 B-die не равен Samsung DDR5 B-die; Micron Rev.B не равен техпроцессу 1beta.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix: справочник маркировок DDR5 и анонс 24 Гбит; Micron: каталог DDR5 и справочник FBGA; Kingston: справочник маркировок.

02 2.10 XMP: ОТБОР МИКРОСХЕМ И КОМПЛЕКТОВ

Binning, или отбор (в разговоре — «бин»), — это сортировка микросхем и уже собранных модулей по способности работать в заданной точке: на определенных MT/s, таймингах и напряжении. Производитель проверяет результат и продает его как отдельный SKU с конкретным XMP.

КАК ПОЯВЛЯЕТСЯ XMP-КОМПЛЕКТ



КАК СРАВНИВАТЬ ОТБОР КОМПЛЕКТОВ

На одинаковых H16A или H24M выпускают комплекты с разными профилями. Один отбирают ради частоты, другой — ради низкого tCL, меньшего напряжения или большой ёмкости. Сравнивайте их для одной задачи и при одинаковой организации модулей.

ОДНА ЧАСТОТА — РАЗНЫЕ РАБОЧИЕ ТОЧКИ

Комплект	Профиль	VDD/VDDQ	CAS, нс	Как читать
2 × 16 ГБ	XMP 6000 36-36-36	1,35 В	12,00	Мягкий CL при том же MT/s.
2 × 16 ГБ	XMP 6000 30-36-36	1,35 В	10,00	Более жёсткий tCL без роста V.
2 × 16 ГБ	XMP 6000 28-36-36	1,40 В	9,33	Ещё ниже tCL, но уже выше V.
2 × 32 ГБ	XMP 6000 30-36-36	1,40 В	10,00	Ёмкость и ранг меняют условия, но главным ограничением ОС выступает объём.*
2 × 24 ГБ [1]	EXPO 6000 28-36-36	1,35 В	9,33	Ревизия H24M меняет условия и поднимает планку ОС.
2 × 48 ГБ [2]	XMP 6000 30-36-36	1,35 В	10,00	Ревизия H24M меняет условия и поднимает планку, но главным ограничением ОС выступает объём.*
2 × 64 ГБ [3]	EXPO 6000 32-44-44	1,40 В	10,67	S32M меняет условия и поднимает планку, но объём ещё сильнее ограничивает ОС.

* 7200 MT/s — установленный в сообществе практический стабильный ориентир для 2 × 32 и 2 × 48 ГБ.

[1] G.SKILL F5-6000J2836F24GX2-TZ5NRW
[2] G.SKILL F5-6000J3036F48GX2-TR5S
[3] G.SKILL F5-6000J3244G64GX2-TZ5NR

ЧТО ГОВОРИТ БОЛЕЕ НИЗКОЕ НАПРЯЖЕНИЕ

При одинаковых IC, плотности, ёмкости, ранге, PCB, частоте и таймингах меньшее VDD/VDDQ косвенно указывает, что комплекту легче держать эту точку. Производитель указывает проверенное напряжение; минимальное рабочее значение и запас разгона выясняют тестами. Итог также зависит от IMC, платы и охлаждения. Комплекты проверяют в заявленном составе, поэтому смешанные наборы требуют новой проверки.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel XMP 3.0; G.SKILL: характеристики DDR5-6000; Kingston и Corsair: материалы об отборе IC.

02 2.11 DPC/SPC, МОДУЛИ И ТОПОЛОГИЯ ТРАССИРОВКИ

У настольных LGA1700 и LGA1851 два канала памяти: **A и B**. Сначала считаем слоты на плате, затем — установленные в каждый канал модули.

SPC — слоты на канал

Slots Per Channel

1SPC: один слот в A и один в B. Всего **2 слота**.

2SPC: по два слота в A и B. Всего **4 слота**.

DPC — модули на канал

DIMMs Per Channel

1DPC: в каждом канале установлен **один DIMM**.

2DPC: в каждом канале установлено **два DIMM**.

2-DIMM / 4-DIMM плата — число её слотов. **2 × 24 ГБ** — два модуля по 24 ГБ.
1R / 2R — один или два ранга в DIMM. **1DPC 2R** — один двухранговый DIMM на канал.

КАК ЭТО ВЫГЛЯДИТ НА ПЛАТЕ

1SPC + 1DPC



2 слота, 2 модуля. По одному в A и B. Четыре DIMM установить некуда.

2SPC + 1DPC



4 слота, 2 модуля. Заняты A2 и B2; A1 и B1 пусты. Плата остаётся 2SPC.

2SPC + 2DPC



4 слота, 4 модуля. Заняты A1, A2, B1 и B2. По два DIMM на канал.

КАК СОЕДИНЕНЫ СЛОТЫ ОДНОГО КАНАЛА

Daisy Chain и T-topology допускают 1DPC и 2DPC. Заполнение не меняет разводку платы.

1SPC · один слот



Один разъём на тракте. Нет второго слота и его ответвлений.

2SPC · Daisy Chain



Линия последовательно проходит точки подключения A1 и A2.

2SPC · T-topology



От общей точки к слотам идут ветви близкой электрической длины.

ЧТО ВЫБИРАТЬ ДЛЯ РАЗГОНА

Для высокой частоты только **1SPC + 1DPC**: такой тракт самый эффективный. На 2SPC - только **2SPC + 1DPC** с двумя модулями. Забивать все 4 слота - моветон, если приоритет не уходит объему.
При **2DPC** растёт электрическая нагрузка, и частоту часто приходится снижать. T-topology выравнивает пути к слотам, но нагрузку четырёх DIMM сохраняет. Итог зависит также от IMC, рангов, комплекта и BIOS.

При трёх DIMM заполнение A и B различается. Здесь A/B — два канала платформы; 32-битные подканалы DDR5 эту классификацию не меняют.

02 2.12 ВЫБОР ПЛАТЫ LGA1700: Z690 И Z790

Сам по себе Z790 не делает плату быстрее Z690. Для памяти важнее физическая 1SPC-разводка, качество PCB, BIOS/MRC и средства восстановления. Ниже собраны 2-DIMM модели, обычные 4-DIMM Z790 и дорогие E-ATX флагманы. В целом 2-DIMM платы обеспечивают лучшую тренировку памяти по сравнению с остальными.

2-DIMM / TRUE-1SPC: ПЛАТЫ ДЛЯ МАКСИМАЛЬНОЙ ЧАСТОТЫ

Плата	Формат	DIMM / макс., ГБ	Офиц. MT/s	Практический вывод
ASUS Z690 Apex	ATX	2 / 96	6600	Пострелизная лотерея: часть плат 2021 года не держала даже XMP-6400; удачные поздние экземпляры брали около 7000. Вторичку - только после проверки обоих слотов DIMM и BIOS.
MSI Z690 Unify-X	ATX	2 / 96	6800+	Одна из лучших Z690: удобный BIOS, разгон и восстановление. Мои наработки - в следующей ревизии.
MSI Z690I Unify	Mini-ITX	2 / 96	6800+	Очень короткий тракт и сильная память; меньше POST-диагностики и инструментов для стендового разгона.
Gigabyte Z690 Tachyon	E-ATX	2 / 128	7000	Стендовая разводка и аппаратный OC Kit; BIOS рассчитан на опытного энтузиаста.
EVGA Z690 DARK K|NGP|N	E-ATX	2 / 64	6600+	Сильное железо, но направление не развивается; только осознанная вторичка.
ASUS Z790 Apex, белая	ATX	2 / 96	8000+	Первая белая ревизия остается топовой: зрелый BIOS и полноценный OC Toolkit.
ASUS Z790 Apex Encore	ATX	2 / 96	8400+	База руководства: понятный BIOS, диагностика, восстановление и потенциал для повседневной работы.
ASUS Z790-AYW OC WiFi	ATX	2 / 96	8200+	Упрощённая альтернатива Apex с хорошей разводкой 2-DIMM; питание, I/O и средства разгона скромнее.
MSI Z790MPOWER	mATX	2 / 128	8000+	Доступная специализированная 2-DIMM плата; проще и слабее оснащена, чем флагманские модели.
MSI Z790I Edge WiFi	Mini-ITX	2 / 128	8000+	Сильный компактный вариант на каждый день; не полноценная стендовая замена Apex/Tachyon.
ASRock Z790I Lightning WiFi	Mini-ITX	2 / 128	8600+	8 слоёв; XMP-8000/8200 в обзорах. К ASRock и BIOS есть оговорки; разгон и восстановление скромнее флагманов. Предел зависит от IMC и комплекта.
Gigabyte Z790 Tachyon	E-ATX	2 / 128	8333	Отличная разводка и аппаратные переключатели; BIOS требует понимания параметров.
EVGA Z790 DARK K|NGP|N	E-ATX	2 / 64*	8000+	Профиль 9400 не равен гарантии; в 2026 это скорее коллекционный OC-стенд.

EVGA: СИЛЬНЫЕ ПЛАТЫ, НО ПЛОХАЯ ПОКУПКА СЕГОДНЯ

После Z790 новых платформ EVGA нет; BIOS выходят редко, часть обновлений тестовая. Для основной системы DARK K|NGP|N в 2026 году не стоит покупать: это коллекционный или автономный стенд под конкретную прошивку.

* 64 ГБ по исходной спецификации EVGA; 96 ГБ подтверждены позднейшими комплектами 2 × 48 ГБ.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ:

ASUS, MSI, Gigabyte, EVGA: характеристики/QVL/BIOS; Igor'sLAB: сравнение партий Z690 Apex; ROG Forum; 01.09.2026.
ASRock: спецификация и руководство; собственные тесты Tom's Hardware / PC Gamer. Проверено 11.09.2026.

G.SKILL QVL: 2 × 48 ГБ · ASRock: спецификация · ASRock: руководство · Tom's Hardware: тест · PC Gamer: тест

© Максим Пахтунов · Руководство по DDR5, версия 4.04

02 2.12 ВЫБОР ПЛАТЫ LGA1700: Z690 И Z790

4-DIMM / 2SPC: АКТУАЛЬНЫЕ Z790 ДЛЯ ПОВСЕДНЕВНОЙ РАБОТЫ И ОБЪЕМА

Плата	DIMM / макс., ГБ	Офиц. MT/s	Практический смысл
ASUS ROG Strix Z790-E Gaming WiFi II	4 / 256*	8000+	Удобна для настройки памяти: Q-Code, задние FlashBack и Clear CMOS. SSD в M.2_1 переводит видеокарту в x8.
ASUS TUF Gaming Z790-Pro WiFi	4 / 256*	7800+	Для обычной сборки: четыре Gen4 M.2 без деления линий GPU. FlashBack нет; сброс CMOS — контакты на плате.
ASUS ProArt Z790-Creator WiFi	4 / 256*	7200	Имеет смысл ради 10GbE и двух Thunderbolt 4. FlashBack есть; SSD в M.2_4 отключает SATA 5–8.
MSI PRO Z790-A MAX WiFi	4 / 256	7800+	Для нескольких SSD: четыре Gen4 M.2 без деления линий GPU. Есть Flash BIOS; сброс CMOS — контакты JBAT1.
MSI MAG Z790 Tomahawk MAX WiFi	4 / 256	7800+	Для множества SATA/USB и настройки памяти: задние Flash BIOS и Clear CMOS. SSD в M2_1 переводит GPU в x8.
MSI MPG Z790 Edge Ti MAX WiFi	4 / 256	7800+	Ради пяти M.2 и задних Flash BIOS / Clear CMOS. Четыре Gen4 M.2 сохраняют GPU x16; пятый, M2_1, переводит его в x8.
GIGABYTE Z790 AORUS PRO X	4 / 256	8266	Выбор ради 5GbE и пяти M.2. SSD в Gen5 M2C_CPU переводит GPU в x8. Есть Q-Flash Plus; сброс CMOS — контакты.
GIGABYTE Z790 AORUS ELITE X WIFI7	4 / 256	8266	Для четырёх Gen4 SSD и Wi-Fi 7; есть Q-Flash Plus и кнопка Clear CMOS. NVMe в M2M_SB отключает SATA 2/3.
GIGABYTE Z790 GAMING X AX rev. 2.1	4 / 256	7600	Для обычной сборки с четырьмя Gen4 SSD; есть Q-Flash Plus. Сброс CMOS — контакты; NVMe в M2M_SB отключает SATA 2/3.

4-DIMM / 2SPC: E-ATX ФЛАГМАНЫ ДЛЯ ЕМКОСТИ И ОСНАЩЕНИЯ

Плата	DIMM / макс., ГБ	Офиц. ориентир	Что важно для памяти
ASUS Z690 Extreme	4 / 256*	6400+	Для ручной настройки: два BIOS, Safe Boot/ReTry и ProbeIt; есть 10GbE. SSD в M.2_1 переводит GPU в x8.
MSI Z690 Godlike	4 / 192	6666+ 1DPC1R	Ради 10GbE, двух Thunderbolt 4 и шести M.2; два BIOS и POST-коды. SSD в M2_3 переводит GPU в x8.
ASUS Z790 Extreme	4 / 256*	7800+	Для настройки и периферии: два BIOS, Safe Boot/ReTry, ProbeIt и 10GbE; SSD в M.2_1 переводит GPU в x8.
MSI Z790 Godlike	4 / 256	7800+ 1DPC1R	Для семи M.2, 10GbE и двух Thunderbolt 4; два BIOS и POST-коды. SSD в M2_4 переводит GPU в x8.
MSI Z790 Godlike MAX	4 / 256	7800+ 1DPC1R	Добавляет Wi-Fi 7; при 2DPC2R заявлено 6000+. Семь M.2, 10GbE, два BIOS; SSD в M2_4 переводит GPU в x8.

> Перечисленные флагманские 4-DIMM / 2SPC для разгона я не рекомендую: рациональнее 2-DIMM / 1SPC либо более доступные 4-DIMM.

Максимумы ОС и объёма указаны отдельно; режим зависит от CPU, BIOS и комплекта. 7600 у GAMING X AX — для Core i7/i9 13/14-го поколения. У трёх MSI в QVL для 14 Gen K есть Kingston KF556C40BWAK4-128: 4 × 32 ГБ на 5600. * У пяти ASUS 256 ГБ поддерживаются обновлённым BIOS; карточки ещё указывают 192 ГБ.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ:

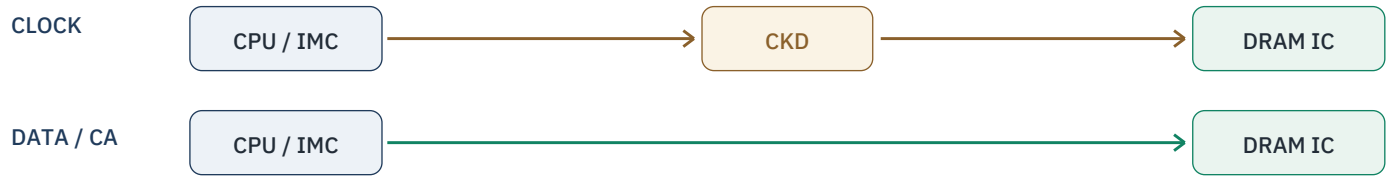
Платы Z690/Z790: спецификации, руководства, QVL и BIOS точных моделей. ASUS Extreme: 256 ГБ с BIOS 3302 (Z690) / 1904 (Z790). Первичные обзоры: 3DNews, Hardwareluxx, Igor'sLAB, Tom's Hardware; условия тестов — в исследовательском отчёте.

Strix E II: BIOS · TUF Pro: BIOS · ProArt: BIOS · MSI: QVL · Z690 Extreme: BIOS · Z790 Extreme: BIOS

02 2.13 LGA1851, Z890 И CUDIMM

Главное изменение LGA1851 для памяти - штатная поддержка CUDIMM. Clocked Unbuffered DIMM остается обычным небуферизованным модулем для данных и команд, но получает отдельный Clock Driver, или CKD. Он принимает тактовый сигнал, очищает и повторно формирует его перед подачей к DRAM IC.

ЧТО ИМЕННО ДЕЛАЕТ CKD



Данные и команды не буферизуются: путь остается прямым

UDIMM И CUDIMM НА CORE ULTRA 200S

Сценарий	UDIMM POR	CUDIMM POR	Что это означает
true-1SPC / 1DPC, Core Ultra 200S	DDR5-5600	DDR5-6400	CKD дает более высокий штатный режим.
true-1SPC / 1DPC, 200S Plus	DDR5-5600	DDR5-7200	Обновленный IMC поднимает CUDIMM POR.
2SPC-плата, 1DPC: только A2/B2	DDR5-5600	DDR5-5600	Даже пустая вторая ветвь меняет официальный режим.

ПРАКТИЧЕСКИЙ ВЫБОР Z890: OC, ОБЫЧНЫЕ 4-DIMM И ФЛАГМАНЫ

Плата	DIMM / макс., ГБ	Офиц. MT/s	Практический смысл
ASUS Z890 Apex	2 / 128	9600+	Разгон с DIMM Fit Pro и обдувом памяти; Safe Boot/ReTry и Dual BIOS упрощают восстановление неудачного профиля.
MSI Z890 Unify-X	2 / 128	9600+ / 7200+ 2R	Выносной Tuning Controller с Safe Boot/Retry; Memory Force в BIOS и переключаемый Dual BIOS удобны при настройке.
Gigabyte Z890 Tachyon ICE	2 / 128	10400 OC	Для стенда и LN2: 10-слойная PCB, аппаратный OC Kit, LIMP Mode и DualBIOS для восстановления после сбоев разгона.
ASUS TUF Z890-Plus WiFi	4 / 256	9066+	ATX для повседневной системы: DIMM Fit, BIOS FlashBack и Q-LED; сброс CMOS — через контакты на плате.
MSI MAG Z890 Tomahawk WiFi	4 / 256	9200+ 1DPC1R	ATX для настройки: POST-коды, задние Clear CMOS и Flash BIOS, сеть 5GbE и два порта Thunderbolt 4.
Gigabyte Z890 Aorus Elite WiFi7	4 / 256	9200 OC	ATX с POST-кодами, Multi-key Safe Mode и Q-Flash Plus; четыре M.2 не отнимают линии у видеокарты.
ASUS Z890 Extreme	4 / 256	9200+	E-ATX с NitroPath, Safe Boot/ReTry и двумя BIOS; 10GbE, TB5, шесть M.2 с разделением линий GPU.
MSI Z890 Godlike	4 / 256	9200+ 1DPC1R	E-ATX: два BIOS, LCD-диагностика, 10GbE + 5GbE; шесть M.2 и ещё два на карте с разделением линий GPU.

ПОЧЕМУ НЕЛЬЗЯ СРАВНИВАТЬ ТОЛЬКО МАКСИМАЛЬНЫЙ MT/S

10400 у Tachyon ICE, 9600+ у Apex/Unify-X и 9200+ у 4-DIMM плат получены при разных CPU, модулях, BIOS и заполнении. Максимальный объем также не обещает максимальный MT/s: это независимые паспортные ориентиры.

CKD BYPASS И INTEL 200S BOOST

На Z890 работают и UDIMM, и CUDIMM. На части LGA1700 CUDIMM возможен только через поддерживаемый BIOS режим CKD bypass: драйвер такта обходится, преимущества CUDIMM исчезают, а частота ограничивается старой платформой. Покупать CUDIMM для LGA1700 ради ускорения бессмысленно. Intel 200S Boost - отдельный официальный OC-профиль, а 200S Plus - обновленные модели CPU. Для Boost заявлены память до DDR5-8000, NGU/D2D до 3,2 ГГц, VccSA/VDD2 до 1,20/1,40 В и DRAM VDD/VDDQ до 1,40 В при одном установленном DIMM на канал.

ГЛАВНЫЙ ВЫВОД ПО LGA1851

CKD расширяет практический диапазон DDR5, но рекордная заявленная частота еще не означает стабильность в повседневной работе. Если цель - максимальная частота, в первую очередь стоит смотреть на Apex, Unify-X или Tachyon ICE; если важен большой объем - все остальное. Если ваши вкусы специфичны и есть пара лишних сотен баксов — то Extreme или Godlike.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel EDC 832586 и 200S Boost; платы Z890: характеристики, руководства, BIOS и первичные тесты; проверено 15.10.2026.

02 2.14 РАЗБОР 1SPC ПЛАТ MAXSUN Z690-Z890

Maxsun интересны энтузиастам как сравнительно бюджетные платы для разгона: два слота памяти и неплохое оснащение за свои деньги. Но BIOS местами оставляет желать лучшего, особенно при ручной настройке таймингов.
Это видно по обзорам ниже.

Модель Maxsun (MS-)	Платформа / формат	Слои PCB	VRM (питание CPU)	Память: заявлено / проверено
iCraft Z690ITX WIFI	1700 / Mini-ITX 2×DDR5	10	8+1; ISL99390, 90 A; контроллер*	7200 / 7400+ OC
Challenger Z690M	1700 / microATX 2×DDR4	н/д	8+1+1; SiC654, 50 A	DDR4: для DDR5 не подходит
iCraft Z790ITX WIFI	1700 / Mini-ITX 2×DDR5	н/д	9 основных сборок ISL99390, 90 A**	7400+ OC / 8200+ в блоге; XMP-7200 проверен
iCraft Z890 VERTEX	1851 / ATX 2×DDR5	8***	20+1+1; маркировки и ток сборок н/д	9200 OC; высокий потенциал подтверждён на холоде
Challenger Z890M	1851 / microATX 2×DDR5	н/д	10+1+1; 60 A SPS	7200 OC; независимый предел не установлен
Challenger Z890M WIFI	1851 / microATX 2×DDR5	н/д	10+1+1; 60 A SPS	7200 OC; независимый предел не установлен
Challenger Z890M WIFI ICE	1851 / microATX 2×DDR5	н/д	10+1+1; 60 A SPS	7200 OC; независимый предел не установлен

PCB - печатная плата; н/д - нет подтверждения; OC - разгон, скорости в MT/s. Схемы VRM - данные производителя/разборок. SPS - силовая сборка; её номинал не задаёт допустимый ток всей платы.

* Z690ITX: RAA229131 в карточке, RAA229132 в разборке. ** Не все 9 сборок относятся к Vcore (питанию ядер). *** Low-loss (материал с малыми потерями) и back-drilling (удаление лишней металлизации переходных отверстий).

Z790ITX WIFI: бюджетный вариант для LGA1700

Tom's Hardware (2023): i9-13900K, BIOS H5.3G, TeamGroup XMP-7200 - без проблем. У i2HARD (2023) на i9-13900KF, H4.2G и 2×16 ГБ Patriot 5600 удалось 7200, но CL вырос до 58: ручные тайминги применялись неверно. В H7.4G оптимизировали тайминги. По раннему обзору нельзя судить о работе новых прошивок. Я бы рассматривал её под разумные 7200, а не покупал ради обещанных 8200.

Z890 VERTEX: главный кандидат для высокой частоты

В сессии Overclocking.com (2025): Ultra 7 265K и 2×24 ГБ G.Skill на Hynix M. 8800 CL36 - память без холода, CPU с экстремальным охлаждением; 9400 CL36 при памяти около -70 °C - y-cruncher 2.5B; 9494 CL36 - 7-Zip. 11200 - отдельный бенч. Потенциал есть, но повседневный предел не установлен; обозревателю не хватало Safe Boot/Retry (быстрого восстановления запуска).

НОВЫЕ ПОКАЗАННЫЕ ПЛАТЫ: ПОКА ОТДЕЛЬНЫЙ СТАТУС

iCraft Z890 VERTEX PRO	Computex 2026: 2×DDR5, 20+1+1; microATX по репортажу. В 3DMark зафиксирован бенч с 2×24 ГБ на 9066 MT/s.
iCraft Z890ITX WIFI	По выставочной карточке MAXSUN: Mini-ITX, 2×DDR5, двухканальный режим (1SPC), питание 8+1+1.
Terminator Z890M WIFI GKD5	На презентации MAXSUN показана плата microATX с двумя слотами DDR5. Характеристики серийной версии не подтверждены.

Выбирайте по результатам тестов и работе BIOS. Два слота и качественная разводка помогают разгону; достигнутая частота зависит также от IMC и комплекта и требует проверки стабильности.

i2HARD: Z790ITX
VERTEX: условия и результаты
Tom's Hardware: XMP-7200
VERTEX: ограничения
Maxsun: BIOS Z790ITX
PRO: 3DMark

02 2.15 КЛАССИФИКАЦИЯ МАТЕРИНСКИХ ПЛАТ

SPC — слоты на канал. «Заполнение» показывает возможные варианты DPC, а не установленный комплект.
Каналы A/B считаются по руководству платы; подканалы DDR5 отдельно здесь не учитываются.
Названия плат открывают характеристики, названия подтверждённых топологий — их источники.

T-Topology применяется в разводке памяти материнских плат и имеет подтверждённые реализации на предыдущих поколениях DDR. Для рассмотренных серийных DDR5-плат надёжно подтверждённые реализации T-Topology не установлены.

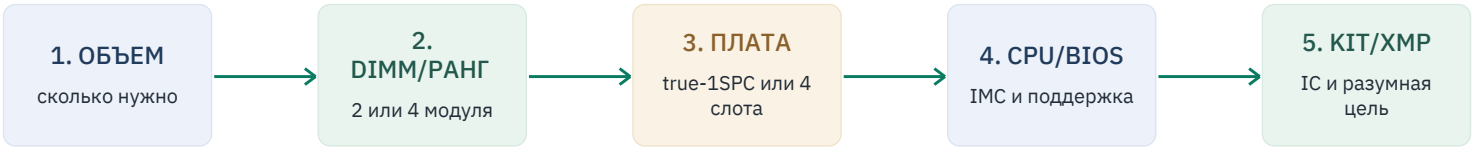
Модель	Слоты	SPC	Заполнение	Топология
ASUS ProArt Z890-Creator WiFi	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS ROG Maximus Z690 Apex	2	1SPC	1DPC	Point-to-point
ASUS ROG Maximus Z690 Extreme	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS ROG Maximus Z790 Apex	2	1SPC	1DPC	Point-to-point
ASUS ROG Maximus Z790 Apex Encore	2	1SPC	1DPC	Point-to-point
ASUS ROG Maximus Z790 Extreme	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS ROG Maximus Z890 Apex	2	1SPC	1DPC	Point-to-point
ASUS ROG Maximus Z890 Extreme	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS ROG Strix Z790-E Gaming WiFi II	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS ROG Strix Z890-I Gaming WiFi	2	1SPC	1DPC	Point-to-point
ASUS TUF Gaming Z890-Plus WiFi	4	2SPC	1DPC / 2DPC	Не подтверждена
ASUS Z790-AYW OC WiFi	2	1SPC	1DPC	Point-to-point
MSI MAG B860 Tomahawk WiFi	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MAG Z790 Tomahawk MAX WiFi	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MAG Z890 Tomahawk WiFi	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MEG Z690 Godlike	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MEG Z690 Unify-X	2	1SPC	1DPC	Point-to-point
MSI MEG Z690I Unify	2	1SPC	1DPC	Point-to-point
MSI MEG Z790 Godlike	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MEG Z790 Godlike MAX	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MEG Z890 Godlike	4	2SPC	1DPC / 2DPC	Не подтверждена
MSI MEG Z890 Unify-X	2	1SPC	1DPC	Point-to-point
MSI MPG Z790I Edge WiFi	2	1SPC	1DPC	Point-to-point
MSI Z790MPOWER	2	1SPC	1DPC	Point-to-point
GIGABYTE Z690 AORUS TACHYON	2	1SPC	1DPC	Point-to-point*
GIGABYTE Z790 AORUS MASTER X	4	2SPC	1DPC / 2DPC	Daisy Chain
GIGABYTE Z790 AORUS PRO X	4	2SPC	1DPC / 2DPC	Daisy Chain
GIGABYTE Z790 AORUS TACHYON	2	1SPC	1DPC	Point-to-point*
GIGABYTE Z890 AORUS ELITE WIFI7	4	2SPC	1DPC / 2DPC	Daisy Chain
GIGABYTE Z890 AORUS MASTER	4	2SPC	1DPC / 2DPC	Daisy Chain
GIGABYTE Z890 AORUS TACHYON ICE	2	1SPC	1DPC	Point-to-point
ASRock Z790 Taichi Lite	4	2SPC	1DPC / 2DPC	Не подтверждена
ASRock Z790I Lightning WiFi	2	1SPC	1DPC	Point-to-point
ASRock Z890 Taichi OCF	2	1SPC	1DPC	Point-to-point
ASRock Z890I Nova WiFi	2	1SPC	1DPC	Point-to-point
EVGA Z690 DARK K|NGP|N	2	1SPC	1DPC	Point-to-point
EVGA Z790 DARK K|NGP|N	2	1SPC	1DPC	Point-to-point
Maxsun Challenger Z690M · DDR4	2	1SPC	1DPC	Point-to-point
Maxsun Challenger Z890M	2	1SPC	1DPC	Point-to-point
Maxsun Challenger Z890M WIFI	2	1SPC	1DPC	Point-to-point
Maxsun Challenger Z890M WIFI ICE	2	1SPC	1DPC	Point-to-point
Maxsun iCraft Z690ITX WIFI	2	1SPC	1DPC	Point-to-point
Maxsun iCraft Z790ITX WIFI	2	1SPC	1DPC	Point-to-point
Maxsun iCraft Z890 VERTEX	2	1SPC	1DPC	Point-to-point
Maxsun iCraft Z890 VERTEX PRO (анонс)	2	н/д	н/д	Не подтверждена
Maxsun iCraft Z890ITX WIFI (анонс)	2	1SPC	1DPC	Point-to-point
Maxsun Terminator Z890-A WIFI	4	2SPC	1DPC / 2DPC	Daisy Chain
Maxsun Terminator Z890M WIFI GKD5 (анонс)	2	н/д	н/д	Не подтверждена

Point-to-point — контроллер соединён с единственным слотом канала; это структурная классификация по документации платы.
* GIGABYTE называет разводку Z690/Z790 Tachyon «2-DIMM daisy chain»; здесь они отнесены к Point-to-point по числу слотов в каждом канале.

02 2.16 ПРАКТИЧЕСКИЙ ВЫБОР ПЛАТФОРМЫ И КОМПЛЕКТА

Правильный выбор начинается не с самого высокого XMP, а с требуемой емкости. Она определяет число модулей и ранг, затем - подходящую топологию платы. Только после этого имеет смысл выбирать CPU, конкретный IC и реалистичную частотную цель.

ПОРЯДОК РЕШЕНИЯ



ТИПОВЫЕ СЦЕНАРИИ

Задача	Комплект	Плата	Реалистичная логика
Максимум частоты	2×16 / 2×24	2-DIMM true-1SPC	Лучший шанс на высокие MT/s; объем фиксируется заранее.
Сбалансированный профиль	2×16 / 2×24 / 2×32	Качественная 2- или 4-DIMM	На 4-DIMM ставить A2/B2 и не гнаться за рекордом.
96-128 ГБ	2×48 / 2×64	QVL + свежий BIOS	Плотность, ранг и тренировка важнее красивого XMP-профиля.
Четыре модуля	единый комплект из 4 DIMM	4-DIMM-плата	Сразу ожидать более низких MT/s; два K2 не равны одному K4.
Будущий апгрейд	финальная емкость сейчас	по приоритету задачи	Покупка второго комплекта позже не гарантирует, что оба заработают вместе без дополнительной настройки.

ПРОЦЕССОР

Для полного ручного контроля выбирайте разблокированный K/KF и Z-серию. Конкретный экземпляр IMC все равно остается лотереей: более дорогая модель CPU не обещает более сильный контроллер. На LGA1851 Intel 200S Boost также требует подходящего K/KF, платы и BIOS.

МАТЕРИНСКАЯ ПЛАТА

Для максимальной частоты при двух модулях выбирайте true-1SPC ОС-плату. Для большой емкости и гибкости - четыре слота, принимая меньший потолок при полном заполнении. Z790 Apex Encore официально ограничена 96 ГБ. При этом BIOS 0904 от 16.02.2024 обещает «Enhanced compatibility with 256GB memory» — улучшенную совместимость с 256 ГБ. Мне кажется, разработчики на этом моменте накурились: эта запись не отменяет предел в спецификации. Поэтому для 128-192 ГБ на LGA1700 нужна другая плата. Проверяйте не общий слоган, а точный QVL, текущий BIOS, поддержку нужной плотности и CUDIMM, средства восстановления и обдув DIMM.

КОМПЛЕКТ ПАМЯТИ

Покупайте один согласованный комплект нужной конечной емкости. Сверяйте номер модели, число DIMM, ранг, плотность кристалла, XMP-напряжение и наличие температурного датчика. Для LGA1700 объем свыше 192 ГБ официально Intel не заявлен, даже если отдельная плата указывает поддержку 256 ГБ; на LGA1851 актуальный ARK Core Ultra 200S уже указывает до 256 ГБ. На практике итоговый предел определяется сочетанием CPU, платы, версии BIOS и конкретного комплекта памяти.

ФОРМУЛА РАЗУМНОЙ ПОКУПКИ

Емкость -> число DIMM и ранг -> топология платы -> CPU и BIOS -> IC и XMP. Если изменить порядок, легко купить красивый профиль, который не соответствует реальной нагрузке или возможностям платформы.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel ARK и таблицы поддержки памяти; ASUS/MSI: характеристики и QVL; Kingston: рекомендации по заводским комплектам.

03 3.1 КАК ЧИТАТЬ ТАЙМИНГИ / 3.2 ПУТЬ КОМАНДЫ

Тайминг задаёт длительность или интервал между событиями в памяти. Обычно это минимум; tREFI ограничивает средний интервал между обновлениями. Значения BIOS обычно указаны в тактах DDR5, поэтому время зависит от MT/s. В BIOS и сообществе тайминги принято делить на первичные, вторичные и третичные.

СНАЧАЛА ПЕРЕВОДИМ ТАКТЫ В НАНОСЕКУНДЫ

Скорость	1 tCK	tCL 36	Формула и вывод
DDR5-6000	0,333 нс	12,00 нс	tCK = 2000 / 6000; 36 × 0,333
DDR5-8000	0,250 нс	9,00 нс	время = тайминг × 2000 / MT/s
DDR5-8200	0,244 нс	8,78 нс	36 тактов уже быстрее, чем при 8000
DDR5-9000	0,222 нс	8,00 нс	профили корректнее сравнивать в нс

3.2 ПУТЬ КОМАНДЫ: ГДЕ ПОЯВЛЯЕТСЯ ЗАДЕРЖКА

Чтение: ACT -> tRCDRD -> READ -> tCL -> первые данные
Закрытие после READ: READ -> tRTP -> PRE; также выдерживаем tRAS
Запись: WRITE -> tCWL -> пакет данных -> конец пакета
От конца записи: tWR -> PRE или tWTR_S/L -> READ (подробнее в 3.5)

Запись	Расшифровка	Как читать в этом руководстве
ACT / PRE	Activate / Precharge (активация / предзаряд)	Сначала банк открывает нужную строку, затем готовится к следующей.
RD / WR	Read / Write (чтение / запись)	Порядок букв показывает текущую и следующую команды.
S / L	Short / Long (короткий / длинный путь)	Обычно другая / та же группа банков соответственно.
sg / dg	Same Bank Group / Different Bank Group (та же / другая группа банков)	Обозначения планировщика Intel для переходов между командами.
dr / dd	Другой ранг / другой DIMM	Для 1R путь dr не используется. На 1DPC-платах, включая ASUS Apex, dd-тайминги не используются независимо от установленных модулей. Для 1R/1DPC не используются оба пути.
Auto / Trained	Auto / Trained Value (автоматически / обученное значение)	После обучения памяти проверяем реально примененное значение.

ЧЕТЫРЕ ТИПОВЫХ ПУТИ ДОСТУПА

Ситуация	Цепочка	Минимальная сумма	Что важно
Строка открыта	READ -> tCL -> данные	tCL	Самый короткий путь; ACT уже выполнен.
Строка закрыта	ACT -> tRCDRD -> READ -> tCL	tRCDRD + tCL	CAS нельзя оценивать без открытия строки.
Открыта другая	PRE -> tRP -> ACT -> tRCDRD -> READ -> tCL	tRP + tRCDRD + tCL	Здесь одновременно видны три первичных тайминга.
Запись	ACT -> tRCDWR -> WRITE -> tCWL	tRCDWR + tCWL	Путь записи имеет собственную задержку.

ГЛАВНОЕ ПРАВИЛО

Смотрим на полный путь команд. После ранней команды READ вслед за ACT закрытие строки может ограничить сумма tRCDRD + tRTP, а не один tRAS. Gear 2 или Gear 4 не требуют умножать DRAM-тайминги на 2 или 4.

Пересчет при смене скорости: Nнов = Nстар × MT/снов / MT/сстар. Для минимальных интервалов округляем вверх; для максимального интервала tREFI - вниз.

Пример: tRFC 688 при DDR5-8200 -> 688 × 8400 / 8200 = 704,78 -> 705 тактов при DDR5-8400. Nстар - исходное значение; дробный результат tREFI округляем вниз.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: JEDEC JESD79-5; SK hynix: технические описания микросхем DDR5; Intel: регистры таймингов памяти.

03 3.3 ПЕРВИЧНЫЕ ТАЙМИНГИ

Первичные тайминги описывают открытие строки, доступ к данным и подготовку банка к следующей строке. Они образуют одну цепочку, но не вычисляются друг из друга простым правилом: tCL, tRCD и tRP ограничены разными внутренними операциями микросхемы.

Тайминг	Что задает	Связь или формула	Как настраивать
tCL	READ -> первые данные	tCL(нс) = tCL × 2000 / MT/s	Снижать по 2 такта: ASUS DDR5 округляет нечетное значение вверх.
tRCDRD	ACT -> READ	Закрытая строка: tRCDRD + tCL	Искать отдельно после tCL; на высокой частоте часто упирается раньше.
tRCDWR*	ACT -> WRITE	Путь записи: tRCDWR + tCWL	Начинать с tRCDRD; возможная связь значений зависит от BIOS/MRC.
tRP	PRE -> новый ACT	Конфликт строк: tRP + tRCDRD + tCL	Снижать отдельно; ошибки проявляются при частой смене строк.
tRAS	ACT -> допустимый PRE	Практический ориентир: tRCDRD + tRTP	Ниже ограничивающей суммы ускорения уже нет.
tRC	ACT -> ACT того же банка	tRC = tRAS + tRP	Расчёт для этой платформы: 61 + 49 = 110; фактический интервал может быть больше.
CR	темп командной шины	1N теоретически быстрее; 2N дает рабочий запас	1N для DDR5 практически неактуален, особенно на используемых высоких частотах. Рабочая база - 2N.

ПОЧЕМУ ПЕРВИЧНЫЙ РЯД DDR5 ВЫГЛЯДИТ ИНАЧЕ

Пример	Первичный ряд	Разница с tCL	Что это означает
DDR4 B-die	14-14-14-34	0 / 0	Славилась равенством tCL=tRCD=tRP; tRAS оставалась отдельной.
DDR5-5600 JEDEC	46-45-45	-1 / -1	У DDR5 нет обязательного правила tRCD=tCL+X.
DDR5-8000 XMP	38-48-48	+10 / +10	Типичный высокочастотный профиль на отобранных IC.
DDR5-8400 XMP	40-52-52	+12 / +12	Разрыв растет из-за разных пределов CAS и открытия строки.
База 8200	36-49-49-61	+13 / +13	tCL хорошо снижается, а tRCD/tRP уже близки к своему пределу.

КАК ПОНИМАТЬ ЗАВИСИМОСТЬ, НЕ ПРИДУМЫВАЯ ФОРМУЛУ

Снижение tCL уменьшает задержку после уже выданной команды READ, но не ускоряет открытие строки. Поэтому хороший tCL не заставляет tRCD или tRP снижаться вслед за ним. На Hynix DDR5 tCL нередко продолжает реагировать на VDD, когда tRCD/tRP уже достигли собственного предела.

tRAS, напротив, проверяется через реальную цепочку закрытия строки. Для ранней READ после ACT минимальный цикл равен большему из tRAS и суммы tRCDRD+tRTP, плюс tRP. Если сумма длиннее tRAS, снижение одного tRAS не ускоряет цикл.

> **СВЯЗЬ TCL С ОСТАЛЬНЫМИ ПЕРВИЧНЫМИ**
>
> У высокочастотной DDR5 разница между tRCD/tRP и tCL часто составляет примерно 8-13 тактов, но это наблюдение по XMP и разгону, а не формула. tRAS выбирается по пути закрытия строки, а tRC - уже расчётная сумма tRAS+tRP для этой платформы.

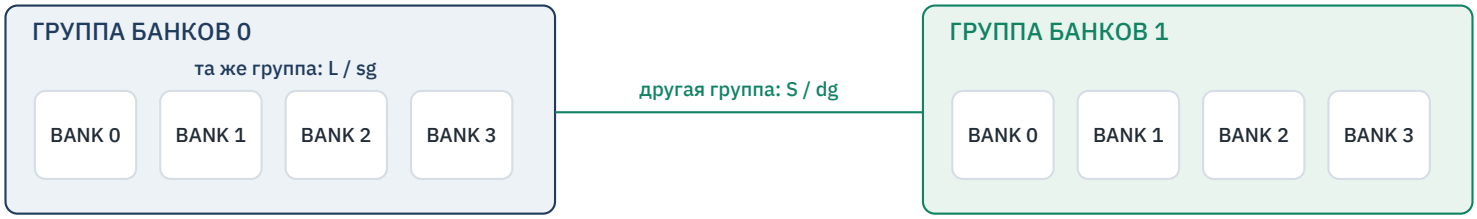
Для базового профиля при ранней READ после ACT: чтение из закрытой строки = 49 + 36 = 85 CK; конфликт строк = 49 + 49 + 36 = 134 CK; tRAS = 49 + tRTP12 = 61; tRC = 61 + 49 = 110.

* Возможно, конкретная версия BIOS/MRC фактически связывает или нормализует tRCDRD и tRCDWR в определенном режиме, однако универсальное требование об их равенстве публичной документацией не подтверждается.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Samsung DDR4 8Gb B-die: техописание; Intel: регистры ACT/PRE; Kingston, G.SKILL, TeamGroup: характеристики XMP.

03 3.4 ВТОРИЧНЫЕ: АКТИВАЦИЯ И ГРУППЫ БАНКОВ

DDR5 делит банки на группы. Две команды к разным группам обычно можно подать плотнее, чем внутри одной группы: внутренние ресурсы меньше конфликтуют. Поэтому S означает короткий путь, L - длинный; в третичных таймингах Intel той же логике соответствуют dg и sg.



Тайминг	Что задает	Связь или формула	Как настраивать
tRRD_S	ACT -> ACT, другая группа	Для x8 / страницы 1 КБ: минимум 8 CK	Для всех комплектов руководства - 8.
tRRD_L	ACT -> ACT, та же группа	Не менее 8 CK и предела в нс	Снижать после S; обычно L не меньше S.
tFAW*	Минимальный интервал от первой до пятой ACT	Для x8: большее из 32 CK и предела своего класса в нс	В моем профиле используется 32 как удобная рабочая ОС-настройка.
tCCD_S	CAS -> CAS, другая группа	BL16 / 2 = 8 CK	Естественная основа для tRDRD_dg и tWRWR_dg.
tCCD_L	CAS -> CAS, та же группа	Не менее 8 CK и 5 нс	Связан с tRDRD_sg; на Z890 виден отдельно.
tCCD_L_WR	WR -> WR, та же группа; второй WRITE требует RMW	Не менее 32 CK и 20 нс	На Z890 виден отдельным полем.
tCCD_L_WR2	WR -> WR, та же группа; второй WRITE без RMW	Не менее 16 CK и 10 нс	Отдельный норматив; BIOS может не показывать его отдельной строкой.

* Подробности в 3.4.1

ГДЕ ПОЯВЛЯЕТСЯ ВЫИГРЫШ

tRRD и tFAW сильнее проявляются в нагрузках, где одновременно открываются строки разных банков. В коротком последовательном чтении уже открытой строки их влияние почти не видно. tCCD, напротив, определяет плотность соседних столбцовых команд и заметнее в длительном потоке данных.

При tRRD_S=8 последовательные ACT могут располагаться на 0, 8, 16 и 24 CK, а пятая - не ранее 32 CK. Так совместно работают tRRD_S=8 и tFAW=32. Значение выше 32 дополнительно ограничивает поток активаций.

Для рассмотренных x16-устройств со страницей 2 КБ тактовая часть tFAW составляет 40 CK; временной предел также зависит от технического описания и скоростного класса. Серверная 3DS-память имеет дополнительные ограничения. Для tRRD_L берут большее из 8 CK и временного минимума своего скоростного класса.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Samsung, SK hynix, Micron DDR5 x8/x16: таблицы таймингов; Intel: регистры ACT; ASUS ROG Z890: руководство по BIOS.

03 3.4.1 TFAW: ОТКУДА БЕРЁТСЯ МИНИМУМ

tFAW задаёт минимальное время от первой до пятой команды ACT одного ранга. Проверка повторяется для каждой новой команды: ACT5 сравнивают с ACT1, ACT6 - с ACT2 и так далее. Дополнительно выдерживают tRRD между соседними ACT.

ПОЧЕМУ 8 НС - НЕ УНИВЕРСАЛЬНЫЙ ПРЕДЕЛ

Минимум tFAW задаётся одновременно в тактах CK и в наносекундах. Обе границы берут из таблицы для нужной организации DRAM и скоростного класса (speed bin). Один предел для всех DDR5 подставлять нельзя: временная часть меняется между классами, а тактовая зависит в том числе от организации устройства.

Таблица содержит выбранные классы SK hynix 32 Гбит M-die, x8, со страницей 1 КБ. Минимумы взяты из технического описания. Зелёная строка 8200 - мой профиль разгона: настройка 32 CK и её время на указанной частоте.

Скорость, MT/s	tFAW, CK	Время, нс
5600	32 - минимум	11,428 - минимум
6000	32 - минимум	10,666 - минимум
6400	32 - минимум	10 - минимум
8000	32 - минимум	8 - минимум
8200 (мой ОС)	32 - настройка	≈ 7,805 - расчёт
8400	32 - минимум	7,619 - минимум
8800	32 - минимум	7,272 - минимум

ПОЧЕМУ ДЛЯ x8 ПРАКТИЧЕСКИЙ МИНИМУМ — 32 CK

tFAW (Four Activate Window) допускает не более четырёх ACTIVATE-команд одного ранга в своём окне. tRRD_S задаёт интервал между соседними ACT в разные группы банков. Для обычных DDR5 x8 со страницей **1 KB** рассматриваемая минимальная граница **tRRD_S** = 8 CK.



Между ACT1 и ACT5 — четыре интервала: 4 × tRRD_S = 4 × 8 = 32 CK. Раньше выдать ACT5 не позволяет tRRD_S; показан самый плотный ряд ACT при соблюдении остальных ограничений.

tFAW_effective(min) ≈ 4 × tRRD_S; при tRRD_S = 8 CK:
tFAW_effective(min) = 32 CK

Оценка плотности ACT-команд при заданном tRRD_S.

PAGE SIZE: ПОЧЕМУ ДЛЯ x16 ГРАНИЦА — 40 CK

DDR5 x4/x8 — страница **1 KB**; x16 — **2 KB**. Для x16 тактовый минимум tFAW — **40 CK**, хотя tRRD_S также может быть **8 CK**: 4 × 8 = 32 CK. Число 40 не выводится из 4 × tRRD_S: более крупная активируемая страница требует более строгого окна серии ACT и ограничения пиковой нагрузки. Здесь ограничивает уже tFAW: ACT5 — не раньше **40 CK**, а не 32 CK.

JEDEC: УЧИТЫВАЮТСЯ И CK, И НАНОСЕКУНДЫ

tFAW: для 1 КБ берём большее из 32 CK и предела в нс; для 2 КБ - из 40 CK и предела в нс.

Здесь nCK — длительность указанного числа тактов: сравниваются времена. **32/40 CK** — тактовые границы; минимум в нс берут для конкретного IC и speed bin, поэтому итог не всегда равен 32/40 CK.

ПРАКТИЧЕСКИЙ ВЫВОД

Для обычной DDR5 x8 при tRRD_S = 8 CK значение tFAW = 32 CK — эффективный нижний предел. Это следствие совместного действия tFAW и tRRD_S: снижение одного tFAW ниже 32 CK не увеличивает плотность ACT-команд.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix DDR5 SDRAM 32Gb M-die, ред. 1.2 (07.2025), таблицы таймингов; Micron DDR5 SDRAM Core, ред. E (11.2024), таблицы таймингов.

SK hynix 32Gb M-die · Rev. 1.2 · июль 2025, Micron · DDR5 SDRAM Core

© Максим Пахтунов · Руководство по DDR5, версия 4.04

03 3.5 ВТОРИЧНЫЕ: ЧТЕНИЕ, ЗАПИСЬ И ВОССТАНОВЛЕНИЕ

tRTP, tWR и tWTR отсчитываются от разных событий. Чтобы получить полный путь от команды до команды, нужно прибавить предшествующие задержки. Ниже - учебный расчёт для 8200 MT/s и CL36 по SK hynix 32 Гбит класса 8000. Все суммы в тактах CK.

ЧТЕНИЕ И ЗАПИСЬ: КОГДА МОЖНО ЗАКРЫТЬ СТРОКУ

Чтение. tCL - от команды READ до первых данных; tRTP - от той же READ до допустимого закрытия строки (PRE). Поэтому CL и RTP для этого не складываются. Для 7,5 нс: 7,5 × 8200 / 2000 = 30,75 → 31; по таблице MR6 выбираем **tRTP32**. В моём разгонном профиле: tRTP12; на высокой частоте — 14. Ниже 12 не снижаю.

Запись. Сначала проходит tCWL до первых данных, затем пакет BL16 занимает 16 / 2 = 8 тактов, затем tWR - восстановление после конца данных. На уровне DRAM **tCWL = tCL − 2 = 34**. Для tWR30 нс: 123 такта → допустимое MR6 **126. В разгонном профиле руководства принимаем tWR = 48 и дальше не снижаем.**

От WRITE до PRE: tCWL + 8 + tWR = 34 + 8 + 126 = 168. Если после WRITE следует READ с автозакрытием того же банка, **tCCD_WTRA ≥ 168 − tRTP32 = 136**. Вычитаем RTP, потому что закрытие наступит только после этого интервала от READ.

TWTR: СКОЛЬКО ЖДАТЬ ПОСЛЕ КОНЦА ДАННЫХ ЗАПИСИ

tWTR_S относится к другой группе банков: в выбранном классе сравниваем 4 такта и 2 нс → 8,2 → **9**. **tWTR_L** покрывает долгий путь внутри той же группы: 16 тактов или 10 нс → **41**. Числа взяты из конкретного класса микросхемы, не из CL.

От WRITE до READ микросхемы: tCWL + 8 + tWTR. Для разных групп **34 + 8 + 9 = 51**; для долгого пути внутри группы **34 + 8 + 41 = 83**. Отдельный путь к другому банку той же группы (M) в паспорте может быть короче; его нельзя автоматически подставить вместо L.

В разгонном профиле WTR, WR и RTP сокращают относительно паспортных интервалов и проверяют нагрузкой.

ПОЧЕМУ TWRRD INTEL НЕ РАВЕН ПОЛНОЙ СУММЕ DRAM

tWRRD = запись → чтение; tRDWR = чтение → запись. Для WTR нужна первая группа. **S соответствует dg**, то есть разным группам банков; **L соответствует sg**, той же группе. Intel хранит интервалы планировщика; утилита восстанавливает из них WTR.

В основном расчёте pyhwinfo для Raptor Lake DDR5 ≥ 5200: **WTR_S = WRRD_dg − C − 10 − П; WTR_L = WRRD_sg − C − 10 − П**. C - считанное поле CWL контроллера. П - бит MR8[7]: 0 для короткого, 1 для длинного окончания сигнала записи. Его нельзя заменять длительностью окончания сигнала записи 0,5 или 1,5 такта.

Пример: C34, П1, WRRD_dg54, WRRD_sg86. Получаем **S = 54 − 34 − 10 − 1 = 9**, **L = 86 − 34 − 10 − 1 = 41**. Число 10 = пакет 8 + поправка декодера 2. Это формула отображения конкретной утилиты; исходные C и П следует прочитать, а не угадать по CL.

КАК МЕНЯЕТСЯ СВЯЗАННАЯ ПАРА

При фиксированных C и П **WRRD_dg54 → 55 даёт WTR_S9 → 10**; sg меняет только длинную пару. Для сохранения WTR при увеличении C на 2 нужно увеличить WRRD тоже на 2. После обучения проверяем фактически применённые значения.

Отдельная ветвь с DEC/ADD и обратный расчёт разобраны в **3.7**; краткие формулы - **глава 11, с. 89**.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix DDR5: таблицы таймингов микросхем; Intel: регистры WRRD/PRE; ASUS Z790 Apex Encore BIOS 2202.

03 3.6 ВТОРИЧНЫЕ: ОБНОВЛЕНИЕ ДАННЫХ

Ячейки DRAM постепенно теряют заряд, поэтому память приходится регулярно обновлять. tRFC задает длительность одного такого цикла, а tREFI - средний интервал между циклами. Контроллер может немного сдвигать отдельные команды обновления. Меньший tRFC и больший tREFI уменьшают простой, но одновременно сокращают температурный запас.

Тайминг	Что задает	Связь или формула	Как настраивать
tRFC1	REFab, Normal Refresh (обновление всех банков в обычном режиме)	tRFC1 нс / tCK; вверх	Норматив для соответствующего режима; не обязательно отдельное поле BIOS.
tRFC2	REFab, 2x Fine Granularity Refresh (двукратное мелкогранулярное обновление всех банков)	Отдельный тайминг, не доля tRFC1	Норматив режима 2x FGR; название поля BIOS еще не доказывает его активацию.
tRFCsb	REFsb, Same-Bank Refresh (обновление одноименного банка в каждой группе)	tRFCsb нс / tCK; вверх	Отдельный норматив same-bank refresh; отображение зависит от платформы.
tREFI	Maximum Average Refresh Interval (максимальный средний интервал между командами обновления)	tREFI нс / tCK; вниз. Предел поля Intel 262143	Выше примерно 30000 в этом руководстве тестируется только с обдувом и контролем показателей.

СПРАВОЧНЫЕ НОРМАТИВЫ REFRESH ПО РЕЖИМУ И ПЛОТНОСТИ КРИСТАЛЛА

Плотность кристалла	tRFC1, normal	tRFC2, 2x FGR	tRFCsb, REFsb	Что это показывает
8 Гбит	195 нс	130 нс	115 нс	Меньше ячеек - короче исходный цикл.
16 Гбит	295 нс	160 нс	130 нс	Типичная база старых 16-ГБ модулей.
24 / 32 Гбит	410 нс	220 нс	190 нс	Большая плотность требует более долгого обновления.

ОБЫЧНЫЙ РЕЖИМ ОБНОВЛЕНИЯ: ТЕМПЕРАТУРА И ИНТЕРВАЛ

Режим / пример	Время	@ DDR5-8200	Практический смысл
REFab: TCASE ≤ 85 °C	3,9 мкс	≈ 15990	Обычный режим: 3,9 мкс. В FGR при той же температуре — 1,95 мкс.
REFab: 85 < TCASE ≤ 95 °C	1,95 мкс	≈ 7995	Обычный режим: 1,95 мкс; FGR: 0,975 мкс. 85 °C — не цель разгона.
Правило: >≈30000	> 7,32 мкс	>≈30000	При тестировании обязателен направленный обдув и контроль HWiNFO.
Мой TeamGroup Xtreem	31,97 мкс	131071	На 2×24 ГБ ошибки начинаются примерно с 47 °C по датчику модуля.
Предел платформы Intel	63,94 мкс	262143	18-битный максимум; ASUS Z790 дает весь диапазон. Это не цель стабильности.

ПОЧЕМУ TRFC И TREFI МЕНЯЮТ ПО ОТДЕЛЬНОСТИ

Оба параметра уменьшают запас обновления, но разными способами: tRFC сокращает длительность цикла, tREFI делает циклы реже. Одновременное изменение скрывает причину ошибки. tREFIx9 - контроллерный предел максимального интервала между refresh одного ранга; Intel хранит его в единицах 1024 DCLK и задает как 8 x tREFI / 1024. При высоких OC-значениях tREFI прямой расчёт может выйти за диапазон tREFIx9. Фактически запрограммированное значение зависит от ограничений поля и реализации контроллера/MRC. Поле оставляем Auto.

НОРМАТИВНАЯ И РЕАЛЬНАЯ ТЕМПЕРАТУРА - НЕ ОДНО ЧИСЛО

Порог 85 °C относится к TCASE - температуре корпуса самой DRAM-микросхемы. HWiNFO на потребительском DDR5 обычно показывает локальный датчик SPD Hub/PCB: это удобная контрольная точка, но не температура самого горячего IC и не TCASE из спецификации.

При tREFI выше примерно 30000 направленный обдув считается обязательным условием тестирования по методике этого руководства, но вентилятор не заменяет контроль показателей. Если профиль стабилен только при направленном обдуве, тот же обдув должен использоваться и в повседневной работе. Пример 47 °C / 131071 выше - характеристика моего конкретного комплекта, напряжений и теста, а не предел всей DDR5.

Дополнительные ранги и IC обычно повышают требования к охлаждению.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix/Micron DDR5: таблицы температур и регенерации; Intel TC_RFTP; ASUS ROG Z790: BIOS; SPD Hub: документация датчика.

03 3.6.1 ВТОРИЧНЫЕ: РАСЧЕТ TREFI/TRFC

Числа tREFI и tRFC в BIOS заданы в тактах памяти, поэтому одинаковое значение на двух скоростях означает разное время. tREFI ограничивает максимальный средний интервал между обновлениями, а tRFC - минимальную длительность refresh-цикла. Отсюда разное направление округления.

ОДНА БАЗОВАЯ ФОРМУЛА - ДВА НАПРАВЛЕНИЯ

tCK, нс = 2000 / MT/s; время, нс = N × 2000 / MT/s. Обратно: N = время в нс × MT/s / 2000. tREFI округляем вниз, чтобы не превысить интервал; tRFC - вверх, чтобы не сократить цикл. При смене скорости: Nнов = Nстар × MT/sнов / MT/sстар, с тем же направлением округления.

TREFI: УСЛОВНАЯ ЛЕСТНИЦА ОТ МЕНЬШЕГО К БОЛЬШЕМУ

Значение BIOS	@ 8200	@ 8400	Как читать
15 990 / 16 380	3,900 мкс	3,900 мкс	До 85 °C: 3,9 мкс обычно / 1,95 мкс FGR; выше 85 °C - вдвое чаще.
16 383	3,996 мкс	3,901 мкс	16K: первый бинарный ориентир, почти 3,9 мкс @ 8400.
32 767	7,992 мкс	7,802 мкс	Первая удобная условная ступень.
65 535	15,984 мкс	15,604 мкс	Примерно четверть 18-битного диапазона.
131 071	31,969 мкс	31,207 мкс	Половина диапазона; популярная OC-точка.
262 143	63,937 мкс	62,415 мкс	Максимум 18-битного поля Intel, не цель стабильности.

ПОЧЕМУ ИМЕННО 16K, 32K, 65K, 131K И 262K

Это не номиналы JEDEC и не особые электрические режимы, а удобные двоичные границы вида 2^n - 1. На старых Intel 65535 был максимумом 16-битного поля; начиная как минимум с Alder Lake поле имеет 18 бит и заканчивается на 262143. Внутри диапазона допустимы промежуточные целые числа. Пример переноса времени: 131071 @ 8200 -> 131071 × 8400 / 8200 = 134267,85; округляем вниз: 134267 при 8400.

ПРАКТИЧЕСКАЯ НАСТРОЙКА TRFC И TRFCSB/TRFCPB

Параметр	Что означает здесь	Отправная точка	Пример @8200	Приоритет
tRFC*	Фактически запрограммированная длительность общего refresh-цикла	Auto/MRC runtime	688 = 167,80 нс	Настраиваем первым, уменьшая только один параметр.
tRFCsb / tRFCpb**	Same-Bank / Per-Bank refresh; название зависит от уровня документации и платформы	Auto/MRC runtime	565 = 137,80 нс	Второстепенный; снижать только после отдельно проверенного tRFC.

ШАГИ 16 ИЛИ 32: АКТУАЛЬНЫЙ ВЫВОД

Это удобный шаг поиска, а не обязательная дискретность. На Raptor Lake TC_RFTP содержит tRFC и tREFI; tREFIx9 находится в отдельном TC_RFP. В Core Ultra 200S TC_RFTP дополнительно содержит tRFCpb и tREFIx9. Поля tRFC заданы в 1 tCK, а ASUS принимает целые значения без требования кратности. Далеко от границы уменьшаем на 32, ближе - на 16. Перенос: 688 при 8200 → 688 × 8400 / 8200 = 704,78 → 705 при 8400; с запасом - 720 с шагом 16 или 736 с шагом 32.

Для Hynix в FGR ориентир tRFCpb ≈ tRFC2 – 30 нс: при 8200 это RFC2 – 123 такта (688 → 565). Поле tRFC должно означать tRFC2; это эмпирическая оценка, не формула от tRFC1. Сначала настраиваем tRFC, затем отдельно проверяем tRFCpb и лишь после возврата запаса повышаем tREFI.

* JEDEC различает tRFC1 и tRFC2 по refresh-режимам; раздельная настройка есть не везде. Здесь tRFC - runtime-значение контроллера. Равные числа BIOS не доказывают равенство нормативов JEDEC.

** JEDEC tRFCsb/REFsb и Intel tRFCpb/REFpb относятся к разным уровням документации. Их практическое сопоставление зависит от контроллера и BIOS; это не универсальные синонимы и не tRFC2.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Micron DDR5: регенерация и тайминги; Intel Core 13: TC_RFTP/TC_RFP; Core Ultra 200S: TC_RFTP; ASUS ROG Z790: BIOS (диапазоны целочисленных значений).

MICRON: DDR5 REFRESH, INTEL LGA1700: TC_RFTP, INTEL 200S: TC_RFTP

03 3.7 ТРЕТИЧНЫЕ: ПЕРЕХОДЫ МЕЖДУ КОМАНДАМИ

Третичные тайминги Intel описывают переход между командами. Все интервалы ниже - в тактах памяти. Для формул сначала определяем направление, затем путь между банками и способ расчёта утилиты.

НАПРАВЛЕНИЕ И ПУТЬ МЕЖДУ БАНКАМИ

RDRD - чтение → чтение; WRWR - запись → запись; RDWR - чтение → запись; WRRD - запись → чтение. Для WTR нужна группа WRRD. **S ↔ dg** - разные группы банков; **L ↔ sg** - та же группа. Путь к другому банку внутри группы может быть короче общего длинного пути L.

dr — другой ранг того же модуля: используется при 2R. dd — другой DIMM в канале: используется при 2DPC. При 1R/1DPC оба пути не задействованы. Начинаем с Auto; из CL они не выводятся.

Для BL16: **RDRD_dg =** WRWR_dg = 8. У sg физические ориентиры раздельны: RDRD опирается на tCCD_L, WRWR - на tCCD_L_WR2 или tCCD_L_WR, в зависимости от пути записи.

ПОЧЕМУ DDR4-ФОРМУЛА ПОКАЗЫВАЕТ НА ЧЕТЫРЕ БОЛЬШЕ

В DDR4 пакет BL8 занимает **4 такта**, в DDR5 пакет BL16 - **8**. Поэтому базовый обратный расчёт меняется: **WTR_L =** WRRD_sg – CWL – 10; **WTR_S =** WRRD_dg – CWL – 10; **WR =** WRPRE – CWL – 8. Число 10 включает пакет 8 и поправку декодера 2.

Если программа сохранила вычитание **6 для WTR или 4 для WR**, она при тех же исходных полях покажет **на 4 больше**. Без дополнительных поправок: CWL34, WRRD_sg64/dg52, WRPRE90 → **L20/S8/WR48**; старые формулы дадут **24/12/52**.

В разборе **anta777 от 31.10.2022** WTR с вычитанием 6 описан у ASRock Timing Configurator, WR с вычитанием 4 - у ASUS MemTweakIt; MSI Dragon Ball использует базовые DDR5-связи. ASRock там правильно считает WR. Это наблюдение о тех версиях, а не правило «весь ASRock всегда +4». Версию программы и платформу проверяем отдельно.

ПОПРАВКИ К БАЗОВОМУ РАСЧЁТУ

В основном расчёте pyhwinfo на Raptor Lake DDR5 от 5200: **WTR =** WRRD – C – 10 – П. C - считанное поле CWL контроллера, не автоматически CL–2. П - бит MR8[7]: **0** для короткого, **1** для длинного окончания сигнала записи. Это бит настройки, а не его длительность 0,5/1,5 такта.

При **C34, П1**: **dg54 → S9; sg86 → L41**. Обратно: **WRRD =** C + 10 + П + WTR. Если C и П постоянны, WRRD +1 даёт WTR +1; если C растёт на 2, для того же WTR нужен WRRD +2.

Для **WR** код начинает с WRPRE – C – 8, а при **2N прибавляет 1**. Другой расчёт: **WR =** WRPDEN – C – 9. Поэтому WRPDEN=WRPRE+1 верно лишь без этой поправки; с ней разница равна 2.

Отдельная ветвь с DEC/ADD: **C′ =** C – DEC_tCWL + ADD_tCWL; **WTR_альт =** WRRD – C′ – 10. Она не вычитает П. При C34/DEC2/ADD0, dg54 получаем **12**. Эти ветви нельзя объединять в одну сумму поправок.

ЧТЕНИЕ → ЗАПИСЬ И ПРАКТИЧЕСКАЯ ПРОВЕРКА

Интервал DRAM READ→WRITE = CL – CWL + 8 + 2 – O + (P – 0,5) + W. O - сдвиг сигнала чтения; P - длительность его окончания; W - подготовки сигнала записи. При CL36/CWL34, O0/P1,5/W4 получаем **17**. BIOS tRDWR дополнительно учитывает контроллер и обучение.

Сравниваем применённые поля и метод расчёта программы, затем проверяем нагрузкой и холодными стартами. Для WTR основной разбор - **3.5**, краткие формулы - **глава 11, с. 89**.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel: регистры RDRD/RDWR/WRRD/WRWR; SK hynix: формулы для микросхем DDR5; ASUS Apex Encore BIOS 2202.

03 3.8 СЛУЖЕБНЫЕ И ЭНЕРГОСБЕРЕГАЮЩИЕ ТАЙМИНГИ

Эти параметры управляют выходом из простоя, самообновлением, калибровкой сигнала и служебными командами. Их настройка сама по себе редко даёт заметный прирост производительности, зато слишком жесткое значение способно сломать холодный старт, сон, пробуждение или повторяемость обучения.

Тайминг	Что задает	Связь или формула	Как настраивать
tCKE	Служебный интервал перехода Power Down; отдельной линии CKE у DDR5 нет	tPD/tXP: ≥8 CK и ≥7,5 нс tCPDED: ≥8 CK и ≥5 нс	Auto. При отключенном Power Down не влияет; 8 - нейтральная практика, не ускорение.
tXP	Выход из Power Down	Минимум микросхемы: большее из 8 CK и 7,5 нс	Меньше может ломать выход из простоя.
tXS	Выход из Self Refresh	tXS(min) = tRFC1 (monolithic DDR5)	Auto; для команд с DLL: tXS_DLL = tDLLK.
tRDPDEN	READ -> Power Down	≈ tCL + 8 + 1	Поле планировщика; связано с CAS и длиной пакета.
tWRPDEN	WRITE -> Power Down	≈ tCWL + 8 + tWR + 1	Растет вместе с tCWL/tWR; не занижать отдельно.
tMRD / tMOD	Команды регистрам режима	Служебные минимумы микросхемы	Не являются обычными таймингами производительности.
tZQCSPeriod	Период ZQ-калибровки	Компенсация сопротивлений и температуры	Оставить Auto; не отключать ради одного теста.
tOSCO / tMRR	Осциллятор / чтение режима	Служебные операции DDR5	На Z890 могут быть видимы; ручной разгон не требуется.

monolithic DDR5 (микросхемы DDR5 с одним кристаллом DRAM в корпусе).

tCKE = 8, tXP И PD = 0

tCKE=8 - нейтральное значение при PD=0 (Power Down Disabled). Если этот режим действительно выключен, значения tCKE/tXP и задержек входа в PD не влияют на данный путь: можно оставить Auto. При PD=1 оставляем Auto; для tXP нужны и 8 CK, и 7,5 нс (при 8200 не менее 31 такта). Сон и самообновление независимы от PD; tXS/tDLLK также оставляем Auto.

ПОЛИТИКИ ПИТАНИЯ - ЭТО НЕ ОДИН ТАЙМИНГ

Группа	Что меняет	Практический подход
Power Down	Вход в простой при бездействии	При Disabled tCKE не участвует. При Enabled оставить Auto и проверять простой/выход.
Self Refresh	Память обновляет себя без обычных команд	Отдельный механизм с tXS/tCKSRX; не приравнивать к tCKE или tREFI.
ZQ-калибровка	Подстраивает сопротивления вывода	Температурно зависима; агрессивное урезание ухудшает запас сигнала.
Обучение	Выбирает реальные служебные интервалы	Auto не означает ноль. Сравнивать примененные числа после холодного старта.

OREF_RI: ОБНОВЛЕНИЕ ПРИ СВОБОДНОМ РАНГЕ

OREF_RI задаёт длительность простоя ранга, после которой появляется удобная возможность обновления. Основной выбор - Auto; 0 снимает этот порог, но не отключает обновление и не равен PD=0. Универсального выигрыша у 0 не подтверждено: сравниваем с Auto на своей системе.

ЧТО ПРОВЕРЯТЬ ПОМИМО ТЕСТА ПАМЯТИ

Повседневный профиль должен выдерживать не только непрерывную нагрузку, но и переходы: холодный запуск после полного снятия питания, несколько перезагрузок, длительный простой, сон и пробуждение. Именно здесь используются tXP, tXS и интервалы входа в режимы питания.

Если ошибка появляется только после сна, сначала верните служебные интервалы и политики питания в Auto, затем повторите тот же сценарий. Такой A/B быстрее отделяет проблему состояния питания от нестабильности ячеек.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix/Micron DDR5: интервалы Power Down; Intel TC_PWRDN, Raptor/Arrow Lake; ASUS ROG Z790/Z890: BIOS; CKD: техописание.

03 3.9 КОРРЕЛЯЦИИ: IC, РАНГ, ПЛОТНОСТЬ И ОБЪЕМ

Одинаковый объем не означает одинаковое поведение. На предел влияют плотность и ревизия микросхем, число рангов, количество модулей на канал и качество отбора. Сначала определяем физическую организацию комплекта, только потом переносим логику таймингов.

Признак	Что меняет	Какие тайминги затрагивает	Что проверить
Ревизия IC	Внутренние диапазоны и реакцию на напряжение	tCL, tRCD, tRP, tRFC, tCWL	Маркировку/номер модели; XMP не гарантирует ревизию.
Плотность кристалла	Число ячеек на кристалле	Нормативы tRFC1/2/sb и практический tRFC	Сравнить время в нс с данными той же плотности.
1R / 2R	Нагрузку и смену ранга	Активирует третичные dr, меняет ODT	При 2R вернуть dr и обучение на Auto.
1DPC / 2DPC	Число модулей и длину тракта	Активирует dd, чаще требует мягче CR	Заново найти частоту, затем тайминги.
XMP-отбор	Стартовую частоту, CL и напряжение	Не задает универсальный минимум	Сопоставить весь профиль, а не только MT/s.

КАК МЕНЯЕТСЯ НАСТРОЙКА ПРИ РАЗНОМ ОБЪЁМЕ

Комплект	Частая организация	Характерная особенность	Логика настройки
2 × 16 ГБ	16-Гбит x8, 1R	Старые Hynix A-die часто хорошо снижают tCL	Сначала частота/tRCD, затем tCL и реакция VDD.
2 × 24 ГБ	24-Гбит x8, 1R	Небинарная Hynix M-die	На 8000+ снижение ниже CL36 часто требует много VDD при малом выигрыше.
2 × 32 ГБ	Зависит от конкретного SKU	Может быть 2R 16-Гбит или 1R плотнее	Не делать вывод по объему: сначала SPD, ранг и плотность.
2 × 48 ГБ	Часто 24-Гбит x8, 2R	Активны переходы между рангами	Частоту, dr и обновление данных искать заново.

TCL И VDD: СЧИТАТЬ РЕАЛЬНЫЙ ВЫИГРЫШ

При DDR5-8200 снижение tCL с 38 до 36 сокращает чистый CAS примерно на 0,49 нс. Если ради этого VDD растет на 50-100 мВ, память сильнее греется, а tRCD/tRP остаются прежними, повседневный профиль CL38 может оказаться рациональнее.

ОБЪЕМ ВЛИЯЕТ ЧЕРЕЗ ОРГАНИЗАЦИЮ

Модуль 24 ГБ на 24-Гбит IC остается одноранговым, тогда как 48 ГБ на тех же IC обычно требует двух рангов. Во втором случае контроллер получает больше параллелизма, но одновременно должен переключать ранг и обучать дополнительные пути dr.

При переходе с 48 на 96 ГБ заново проверьте частоту, третичные тайминги и обновление данных, даже если ревизия IC осталась прежней. CUDIMM улучшает тактовый тракт благодаря CKD, но не меняет смысл tCL, tRCD, tRFC или третичных переходов. При переносе профиля сохраняем зависимости и время в нс, а не абсолютные числа.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix: техописания микросхем/модулей; Intel: поддержка памяти; TeamGroup: комплекты DDR5-8200/6800; метод сравнения вариантов.

03 3.10 ASUS Z790 APEX ENCORE BIOS 2202

В этой главе я ориентируюсь на ASUS ROG Maximus Z790 Apex Encore с BIOS 2202. Общую структуру подтверждает официальное руководство, но набор отдельных строк зависит от прошивки, процессора и модулей. Названия параметров приведены в формулировках ASUS.

AUTO НА APEX - КОРРЕКТНАЯ ОТПРАВНАЯ ТОЧКА

На проверенных мной BIOS плат Apex вторичные и третичные тайминги корректно обучаются в Auto. После холодного старта сохраняем фактически примененные значения, включая Runtime, и уже от этой базы начинаем аккуратное снижение.

КАРТА РАЗДЕЛА DRAM TIMING CONTROL

Группа ASUS	Что находится внутри	Как пользоваться
Primary Timings	tCL, tRCD Read/Write, tRP, tRAS, Command Rate	Основной ряд; Read и Write показаны отдельными полями.
Secondary Timings	tRRD, tFAW, tRFC, tREFI, tWR, tRTP, tWTR, tCWL	Активация, восстановление и обновление данных.
Third Timings	tRDRD, tWRWR, tRDWR, tWRRD с sg/dg/dr/dd	Переходы контроллера; ориентир - обученные значения.
Misc. Timings	Power Down, Self Refresh, ZQ и служебные интервалы	Оставить Auto, если нет отдельной диагностической задачи.
Memory Training Algorithms	Алгоритмы обучения и согласования интерфейса	Подробно разбираются в главе 05; не путать с таймингом.

ТОЧНЫЕ СТРОКИ, КОТОРЫЕ ЧАЩЕ ВСЕГО ЗАДАЮТСЯ ВРУЧНУЮ

Название ASUS	Кратко	Связь	Нюанс BIOS 2202
DRAM CAS# Latency	tCL	READ -> data	Для DDR5 нечетное значение округляется вверх.
RAS# to CAS# Delay Read / Write	tRCDRD/WR	ACT -> RD/WR	Два поля; равные значения можно использовать как стартовую точку, но это не универсальное требование.
DRAM RAS# PRE Time	tRP	PRE -> ACT	Проверяется на смене строк.
DRAM RAS# ACT Time	tRAS	ACT -> PRE	Сверять с tRCDRD+tRTP.
DRAM REF Cycle Time 2	tRFC	Обновление	В руководстве поле обозначается нейтрально как tRFC; название ASUS само по себе не доказывает активный 2x FGR.
REF Cycle Time Same Bank	tRFCsb	По одному банку в каждой группе	Остальные банки остаются доступны во время цикла.
WRITE to READ Delay L / S	tWTR_L/S	Конец данных WR -> RD	Связаны с tWRRD_sg/dg.
DRAM Write Latency	tCWL	WRITE -> data	Для базы CL36 используется CWL34.
tRDRD_sg/dg Training / Runtime	RDRD	RD -> RD	Runtime - фактический рабочий интервал; его и фиксируем.

TRAINING И RUNTIME

Training относится к поиску рабочего диапазона во время обучения памяти, Runtime - к интервалу, который реально использует планировщик после запуска. Auto не является пустым значением: перед ручной настройкой сохраняем фактические числа после холодного старта.

ЧТО ФИКСИРОВАТЬ ПЕРЕД РУЧНЫМ ВВОДОМ

После полного обучения сохраняются частота, Gear, Command Rate, все первичные и вторичные тайминги, группы tRDRD/tWRWR/tRDWR/tWRRD, температура модулей и версия BIOS. Для строк с Training/Runtime записывается именно Runtime.

Введённое значение после запуска может измениться: MRC округляет его к допустимому коду или применяет внутреннее ограничение. Ориентироваться нужно на фактическое значение после старта.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790: руководство по BIOS; ROG Maximus Z790 Apex Encore: меню BIOS 2202; Intel: регистры таймингов.

03 3.11 ASUS Z890 APEX: ЧТО ИЗМЕНИЛОСЬ

На Z890 смысл основных DDR5-таймингов не изменился, но ASUS перестроила меню под Core Ultra 200S, CUDIMM и новый MRC. Переносить с Z790 нужно логику и связи, а не каждую цифру или название строки. Таблица опирается на публичное руководство ROG Z890; конкретный набор пунктов зависит от BIOS, CPU и DIMM.

Область	Z790 Apex Encore 2202	Z890 Apex	Практический вывод
Профили	Maximus Tweak	Memory Presets; DIMM Fit / Fit Store	DIMM Fit - новый инструмент обучения, а не переименование Tweak.
Command Rate	1N, 2N, 3N, N:1	В публичном меню 1N / 2N	Для высокочастотной DDR5 базой остается 2N.
tCCD	Отдельные поля не показаны	Добавлены tCCD_L и tCCD_L_WR	Стало проще видеть длинные пути чтения и записи.
Обновление*	tRFC1, tRFC2, tRFCsb, tREFI и расширенные поля	Публично tRFC, tRFCsb, tREFI; добавлен tRFM	RFM - механизм управления refresh при частых активациях; tRFM - длительность RFM-цикла. Ни один из них не заменяет tRFC.
tRDRD	Training и Runtime раздельно	Один итоговый пункт в публичном меню	Само обучение осталось; исчезло ручное разделение строк.
Питание	Разрозненные Power Down поля	Явные режимы, пороги, счетчики по субканалам	Настройка стала подробнее, но для разгона таймингов оставляем Auto.
Divide DRAM timings	Отдельного пункта в публичном руководстве нет	Единый пункт Divide DRAM timings	Это кодирование диапазона полей, не Gear 4 и не способ снизить задержку.
Обучение	Базовые алгоритмы и Round Trip	Training Consistency; Rank-to-Rank; больше PHY-настроек	Проверять повторяемость после холодного запуска.

НОВЫЕ И СКРЫТЫЕ СТРОКИ

Группа	Что видно на Z890	Как трактовать
Добавилось	tCKCKEH, tCA2CS, tOSCO, tMRR, tRPab, tccdByteCasDelta, tRFM, tSR, tZQCSPeriod, tMRD	Часть служебных параметров и механизмов стала видимой; это не обязательный список для ручного разгона.
Не показано	tRFC2, tREFIX9, Ref Interval, tXPDLL, tMOD, tZQOPER; refresh debt (отложенные REF)/PBR	Отсутствие строки в публичном меню не доказывает, что механизм исчез из MRC.
Не переименовано	tRPab ext ≠ tRPab; tMOD ≠ tMRD; tZQOPER ≠ tZQCSPeriod	Похожие названия нельзя переносить как прямые соответствия.

CUDIMM И CKD

CKD восстанавливает тактовый сигнал на модуле, но не меняет смысл tCL, tRCD или tRFC. При CUDIMM появляются дополнительные настройки CKD: CKD Skew Control, PLL Bypass и режимы PLL. Dual PLL добавлен в BIOS 1203. PLL Bypass отключает главное преимущество CKD; применяется для совместимости и диагностики.

ЧТО ПЕРЕНОСИТЬ С Z790, А ЧТО ИСКАТЬ ЗАНОВО

С Z790 можно переносить смысл параметров, формулу tRC=tRAS+tRP, связи tRRD/tFAW и tWTR/tWRRD, а также сам подход к пересчету тактов в наносекунды. Частоту, напряжения, результат обучения и значения, зависящие от PHY, все равно ищем заново.

Пункты, отсутствующие в публичном руководстве Z890, не следует искать под похожим названием и заполнять числом от Z790. Сначала Auto и фактическое значение, затем подтверждение назначения по конкретной версии BIOS.

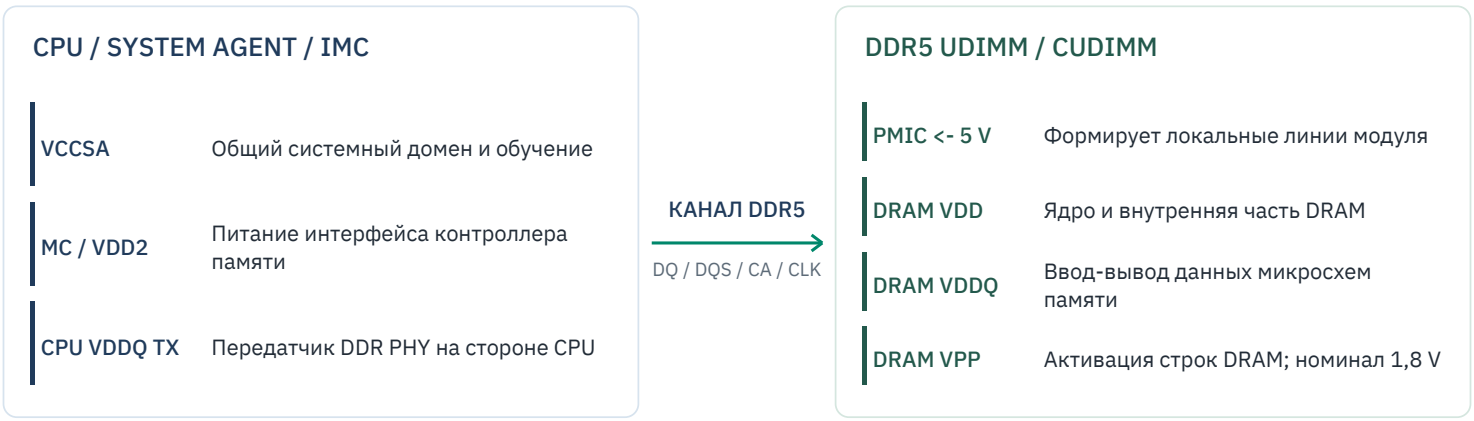
Divide DRAM timings оставляем Auto, пока не возникло ограничение диапазона поля. У него нет универсального порога 9600 MT/s: решение принимает BIOS/MRC по частоте и кодированию конкретного тайминга.

* Для Raptor Lake-S публичная документация Intel указывает, что DDR5 RFM не включен. Наличие похожей строки BIOS само по себе не доказывает активность механизма на конкретной платформе.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790/Z890: BIOS; ASUS: CKD/CUDIMM/Memory Gear; Z890 Apex: история BIOS; Intel Core Ultra 200S: регистры.

04 4.1 КАРТА ПИТАНИЯ / 4.2 CPU SYSTEM AGENT

Разгон DDR5 опирается не на один вольтаж, а на цепочку из нескольких независимых доменов. Часть находится внутри процессора, часть относится к электрическому интерфейсу канала, а VDD, VDDQ и VPP формирует PMIC на самом модуле. Сначала разделяем эти зоны физически - только потом ищем связь с ошибкой.



VDDQ ВСТРЕЧАЕТСЯ НЕСКОЛЬКО РАЗ - ЭТО НЕ ОДНА ШИНА

DRAM VDDQ питает ввод-вывод данных микросхем на DIMM. На Z790 IVR Transmitter VDDQ относится к передатчику CPU. На Z890 Vddq Voltage Override находится в блоке Advanced Memory Voltages на стороне CPU. Обозначение VDDQ в обоих случаях указывает на напряжение I/O-домена тракта данных DQ/DQS, но на разных сторонах интерфейса CPU–DIMM; это функционально родственные, однако электрически независимые линии питания.

КАК ЧИТАТЬ ЧИСЛО, КОТОРОЕ ПОКАЗЫВАЕТ BIOS

Тип значения	Пример	Что оно означает
Уставка	SA, TX, MC, DRAM VDD/VDDQ	Запрошенное число. Оно не обязано совпасть с напряжением в точке измерения.
Auto / training	MRC подбирает Vref, ODT и задержки	Auto - результат алгоритма, а не ноль. После изменения одного напряжения нужна полная перетренировка.
Расчетная база	MC/VDD Calculation Voltage Base	Опора прошивки для вычислений; это не еще одна физическая линия.
Телеметрия	IVR VCCSA, VDDQ TX, IMC VDD, PMIC	Сравниваем показания одного и того же датчика при одинаковой нагрузке.

4.2 CPU SYSTEM AGENT VOLTAGE: ШИРОКИЙ СИСТЕМНЫЙ ДОМЕН

VCCSA питает System Agent - более широкий домен, чем один контроллер памяти. Поэтому SA влияет на общую рабочую точку памяти и uncore, а также на повторяемость MRC, но не является ни напряжением DRAM, ни заменой отдельного VDD2. На Z890 SA остается частью общей рабочей точки uncore/NGU, однако не является прямым питанием D2D: у D2D есть отдельные домены и коэффициенты.

Недостаток SA может проявляться циклами POST, плохим холодным стартом или плавающим результатом обучения. Перебор способен дать те же симптомы: меняются шум, опорные уровни и найденный диапазон PHY. Ищем воспроизводимый диапазон небольшими шагами, а не максимально высокое число.

ПРЕДЕЛ ИНТЕРФЕЙСА BIOS НЕ ЯВЛЯЕТСЯ РЕКОМЕНДАЦИЕЙ ДЛЯ ПОСТОЯННОГО ПРОФИЛЯ

ASUS разрешает вводить гораздо более широкий диапазон, чем требуется обычному разгону DDR5. Даже VCCSA <= 1,20 V из Intel 200S Boost относится к конкретному профилю Core Ultra 200S, Z890 и 1DPC, а не объявляет универсальный безопасный предел для всех платформ.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel Raptor Lake/Core Ultra 200S: спецификации питания; ASUS ROG Z790/Z890: BIOS; Micron: архитектура клиентских модулей DDR5.

04 4.3 CPU VDDQ TX / 4.4 MEMORY CONTROLLER VDD2

На ASUS Z790 строка IVR Transmitter VDDQ Voltage буквально задает внутреннее напряжение передатчика контроллера памяти. Это часть канала на стороне CPU: она участвует в формировании фронтов DQ/DQS, обучении записи, Vref/ODT и электрическом запасе на высокой скорости.

Состояние TX	Что обычно наблюдаем	Как трактовать
Недостаток	Нестабильное обучение записи, ранние ошибки тракта данных, зависимость от MT/s	Первый подозреваемый, но не готовый диагноз: рядом работают MC, DRAM VDDQ, ODT и PHY.
Рабочий диапазон	Холодные старты повторяются, Vref и обученные интервалы не плавают	Фиксируем не один удачный запуск, а центр проходящего диапазона.
Перебор	Повышение больше не помогает либо сразу ухудшает обучение	Диапазон устойчивой работы может сузиться из-за выброса фронтов, перекрестных наводок и неверного баланса с другой стороной канала.

TX VDDQ И DRAM VDDQ РАБОТАЮТ НА РАЗНЫХ СТОРОНАХ КАНАЛА

Делать их равными не обязательно, универсальной «правильной» дельты между ними нет. Зафиксируйте вторую сторону на заведомо стабильном значении, а затем небольшими шагами меняйте только одно напряжение с полной перетренировкой.

На Z890 отдельное имя IVR Transmitter VDDQ исчезло. В Advanced Memory Voltages появились VccDdqControl Bypass и Vddq Voltage Override, а рядом - поля VccIog и VccClk. Публичное руководство ASUS подтверждает наличие этих низкоуровневых настроек на стороне CPU/PHY, но не раскрывает их точную электрическую привязку. Vddq Override функционально близок прежнему домену TX, однако считать его переименованием 1:1 и копировать число с Z790 нельзя.

4.4 MEMORY CONTROLLER VOLTAGE / VDD2: ПИТАНИЕ ИНТЕРФЕЙСА IMC

ASUS на Z790 и Z890 называет эту линию Memory Controller Voltage. В документации Intel ее аппаратное имя - VDD2: питание интерфейса контроллера памяти и процессорного DDR I/O. В HWiNFO она обычно видна как IMC VDD. Это не модульный VDD и не TX VDDQ.

Фактор	Почему меняет нагрузку	Практический вывод
MT/s и Gear	У контроллера и PHY меньше времени на обработку данных	MC часто участвует в частотном пределе, но повышение не заменяет реалистичную частоту.
2R	Больше рангов, приемников и переключений внутри DIMM/канала	Сначала заново определить частоту, ODT и обучение; не повышать MC автоматически.
2DPC	Второй DIMM добавляет электрическую нагрузку и ответвления линии	Учитывать топологию платы и заново проверять частоту, ODT и обучение.
Плотность кристалла	Меняет внутреннюю организацию и обновление DRAM	Влияет на MC косвенно; сильнее связана с VDD, tRFC, tREFI и температурой.
Избыток MC	Растут потребление, нагрев и шум внутри CPU	Если более высокое значение не расширяет диапазон, это не запас, а лишняя нагрузка.

ЧТО ОСТАВИТЬ AUTO

MC/VDD Calculation Voltage Base - расчетные опоры прошивки. Memory Controller Boot Voltage - временная уставка на этапе запуска, а Eventual Memory Controller Voltage - конечная рабочая уставка. Это не дополнительные физические линии. Названия Boot/Eventual относятся к конкретным BIOS Z790 и могут отсутствовать в публичном меню Z890; если нет подтвержденной проблемы именно при переходе от запуска к рабочему режиму, оставляем эти поля Auto.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790/Z890: руководства по BIOS; Intel Raptor Lake/Core Ultra 200S: спецификации VDD2 и контроллера памяти.

04 4.5 DRAM VDD/VDDQ / 4.6 VPP, PMIC И SPD HUB

DRAM VDD и DRAM VDDQ находятся на самом модуле и формируются его PMIC. VDD питает внутреннюю часть DRAM, VDDQ - ввод-вывод данных микросхем. Номинальная отправная точка DDR5 равна 1,10/1,10 V; XMP почти всегда поднимает обе линии, потому что одновременно разгоняет частоту и тайминги.

Линия	Физическая роль	Чаще связана	Что ограничивает
DRAM VDD	Ядро, массив и внутренняя периферия DRAM	tCL, часть внутренних таймингов и индивидуальный минимум tRFC	Ревизия и отбор IC, температура и быстрое плато tRCD/tRP.
DRAM VDDQ	Передатчики/приемники данных на DIMM	Запас сигнала при записи/передаче данных, VrefDQ и развороты вместе с CPU TX и MC	Качество канала, ODT и обучение; дальнейшее повышение может ухудшить результат.

СВЯЗЬ НАПРЯЖЕНИЙ С ЧАСТОТОЙ И ТАЙМИНГАМИ

Что меняем	Как обычно реагирует	Почему нельзя повышать вслепую
MT/s	Затрагивает VDD/VDDQ, но также TX, MC, SA и обучение	Частотный предел редко лечится одним напряжением модуля.
tCL	На Hynix часто заметнее реагирует на VDD	На 24-Гбит M-die попытка уйти ниже CL36 может потребовать много VDD без полезного выигрыша.
tRCD / tRP	Часто раньше упираются в архитектуру IC	После плато лишний VDD только добавляет тепло.
tRFC / tREFI	Зависят от плотности, ревизии и температуры	Рост VDD может нагреть DIMM и ухудшить стабильность обновления после прогрева.

РАВНЫЕ VDD/VDDQ - УДОБНАЯ БАЗА, НО НЕ ЗАКОН

Начинать с одинаковых XMP-значений удобно. Разделять линии имеет смысл только после стабильной базы: одну оставляем неизменной, вторую проверяем небольшими шагами. Любое разделение остается дополнительным разгоном.

4.6 СЛУЖЕБНЫЕ ЛИНИИ МОДУЛЯ И УПРАВЛЕНИЕ PMIC

Строка ASUS	Что делает	Практика этого руководства
High DRAM Voltage Mode	Открывает диапазон выше обычных 1,435 V при наличии соответствующего модуля	Сам ничего не повышает. Верх BIOS до 2,070 V не является безопасной рекомендацией.
DRAM VPP Voltage	Питание активации строк; номинал 1,8 В	Не трогать.
SPD HUB VLDO / VDDIO	SPD Hub: логика 1,8 В; служебный интерфейс 1,0 В	Auto; проблемы здесь ближе к SPD, датчику и управлению PMIC.
Sync All / By per PMIC	Одинаковая либо раздельная запись модулей	Для модулей одного комплекта удобна синхронная настройка; раздельная - только при подтвержденном различии. Даже комплект не гарантирует равную температуру и телеметрию.
Switching Frequency / Current	Режим преобразователей и токовый предел PMIC	Auto до измеряемой просадки или ошибки PMIC; это не еще одна линия питания.

CUDIMM И CKD НЕ МЕНЯЮТ СМЫСЛ ОСНОВНЫХ ЛИНИЙ ПИТАНИЯ

CKD восстанавливает тактовый сигнал и может работать в Single PLL, Dual PLL или Bypass. Отдельного CKD Voltage в публичном ASUS Z890 BIOS нет: VDD/VDDQ/VPP - линии DRAM/PMIC, а PLL и Gear 2/4 - разные настройки.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Micron: DDR5 SDRAM и клиентские модули; ASUS ROG Z790/Z890: меню PMIC; Renesas: технические описания PMIC и CKD DDR5.

04 4.7 НАПРЯЖЕНИЯ: ОПТИМАЛЬНЫЙ ДИАПАЗОН / 4.8 ASUS

У каждого напряжения есть рабочий диапазон. Ниже него не хватает электрического запаса, а выше меняются скорость фронтов, Vref, ODT, шум и нагрев; после полной перетренировки рабочий диапазон способен снова сузиться. Динамическая составляющая мощности грубо растет как Pdyn ~ C x V^2 x f, поэтому маленький рост V на высокой частоте заметно влияет на тепло.

Характер проблемы	Первый круг подозреваемых	Что проверить до повышения	Подходящий тест
Нет POST / цикл тренировки	MC/VDD2, CPU VDDQ, SA, частота	Gear, 1DPC/2DPC, ODT, несколько холодных стартов	POST-коды и повторная тренировка
Ранние ошибки записи/данных	DRAM VDDQ, CPU TX, MC	tWR/tWTR/turnaround и обученные Vref	Karhu/TM5 с упором на запись
VT3 срывается	MC, TX, SA и связь с CPU/ring	Разделить ошибку памяти и тяжелой нагрузки CPU	y-cruncher VT3
Ошибки только после прогрева	VDD, tREFI/tRFC, охлаждение	Температуру DIMM и откат tREFI	Karhu после прогрева/TM5 с контролем показателей
Только холодный старт / сон	Обучение, стартовые уставки, состояние питания	Fast Boot, сохраненные данные и служебные поля Auto	Холодные старты, сон/пробуждение

РАБОЧАЯ ТОЧКА ПОСТОЯННОГО ПРОФИЛЯ - ЦЕНТР ДИАПАЗОНА, А НЕ КРАЙ

Фиксируем частоту, Gear, тайминги, обученные значения и температуру; меняем одно напряжение; выполняем полную перетренировку и несколько холодных стартов. Нижнюю границу ищем небольшими шагами, а вверх идем только внутри заранее заданного разумного коридора и останавливаемся, если улучшения нет или растет температура. Намеренно повышать напряжение до появления ошибок не нужно. Финальное значение оставляем внутри повторяемого диапазона с небольшим запасом; ни один код ошибки не указывает на конкретную линию однозначно.

В моём профиле Z790 Apex Encore / BIOS 2202 / 2 x 24 ГБ / DDR5-8200 заданы SA 1,22; TX 1,35; MC 1,40; VDD 1,49; VDDQ 1,44 V. Телеметрия показывает близкие, но не равные числа. Это иллюстрация различия уставки и показаний датчиков, а не готовый профиль или безопасный диапазон.

4.8 ТОЧНЫЕ НАЗВАНИЯ ASUS: ОДИНАКОВЫЙ СМЫСЛ НЕ ВСЕГДА ОЗНАЧАЕТ ОДИНАКОВОЕ ИМЯ

Функция	Z790 Apex Encore 2202	Z890 Apex	Как переносить
System Agent	CPU System Agent Voltage	CPU System agent Voltage	Имя сохранено; цифры не копировать из-за новой архитектуры NGU/D2D.
VDDQ на стороне CPU	IVR Transmitter VDDQ Voltage	VccDdqControl Bypass + Vddq Voltage Override	Функционально близко, но это не подтвержденное переименование 1:1.
IMC / VDD2	Memory Controller Voltage	Memory Controller Voltage	Основная линия памяти на стороне CPU; HWiNFO часто показывает IMC VDD.
Ядро/данные DRAM	DRAM VDD Voltage / DRAM VDDQ Voltage	Те же точные имена	Модульные линии PMIC; не путать DRAM VDDQ с CPU Vddq Override.
PMIC / SPD / VPP	PMIC Voltages; SPD HUB; DRAM VPP	Те же группы; PMIC0-1 на Apex	Служебные настройки в Auto, если нет доказанной асимметрии.
Вспомогательные поля Z890	Отдельных публичных строк нет	VccIogControl Bypass; VccIog Voltage Override; VccClkControl Bypass; VccClk Voltage Override	Низкоуровневые поля CPU/PHY; точная электрическая роль публично не раскрыта. Auto без отдельной диагностики.
D2D / постоянно активный домен	Нет	VNNAON 0.77v Voltage; NGU Ratio; CPU D2D Ratio	Не напряжение DRAM: для обычной настройки памяти оставить Auto/штатные значения.

INTEL 200S BOOST - ОРИЕНТИР КОНКРЕТНОГО ПРОФИЛЯ, А НЕ УНИВЕРСАЛЬНЫЙ ПРЕДЕЛ

Для совместимых Core Ultra 200S K/KF/Plus, Z890, 1DPC и подходящего XMP Intel указывает до DDR5-8000 при VDD2 <= 1,40 V, VCCSA <= 1,20 V и модульных VDD/VDDQ <= 1,40 V. Это официальный OC-профиль с условиями; ручной 9200+ находится за его рамками.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790/Z890: руководства и история BIOS Apex; Intel Core Ultra 200S: линии питания и 200S Boost; моя база BIOS/HWiNFO.

04 4.9 ДИАПАЗОНЫ НАПРЯЖЕНИЙ И ВЛИЯНИЕ ОХЛАЖДЕНИЯ

Диапазоны в таблице — очень условные ориентиры, основанные на моём личном мнении. Единого официального безопасного диапазона ручного ОС нет: влияют платформа, тип и плотность микросхем, ранговость и число модулей.

ДИАПАЗОНЫ НАПРЯЖЕНИЙ, В

Линия / платформа	Рабочий ОС (В)	Не рекомендую (В)
DRAM VDD [1]	1,45-<1,52 [2]; 1,45-<1,55 [3]	>1,55
Z690 · VCCSA	1,20-1,30 [4]	>1,35
Z690 · IVR TX VDDQ	1,20-1,35	>1,35
Z690 · MC / VDD2	1,25-1,40	>1,40
Z790 · VCCSA	1,10-1,30	>1,40
Z790 · IVR TX VDDQ	1,20-1,40	>1,45 [5]
Z790 · MC / VDD2	1,25-1,45	>1,50
Z890 · VCCSA	1,00-1,20	>1,35
Z890 · MC / VDD2	1,20-1,40	>1,50

Официальный ориентир Z890: Intel 200S Boost - SA ≤1,20 В.

1 A-die, M-die небинары; **2** воздух; **3** вода; **4** снижать только при сохранении стабильности, вплоть до 1,10–1,15 В; **5** по моим наблюдениям в сообществе, постоянный TX VDDQ >1,45 В сопровождался случаями выхода из строя 13900K и 14900K. Это наблюдения, не подтверждённый порог отказа.

DRAM VDD И VDDQ: ПОДБИРАЮТСЯ РАЗДЕЛЬНО

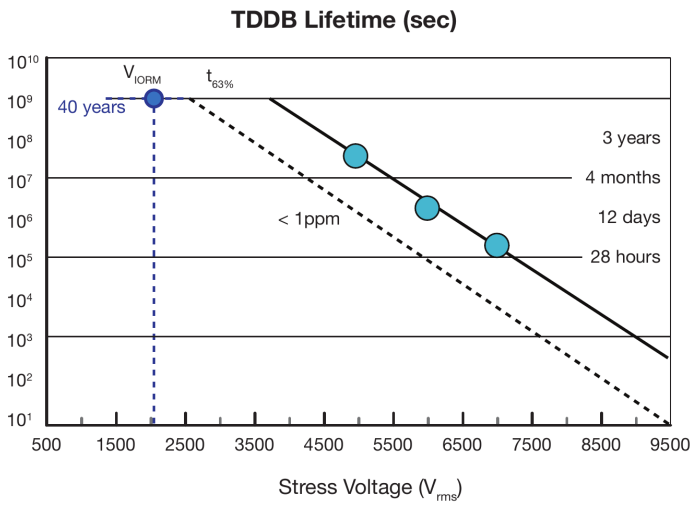
VDD питает внутренние схемы DRAM, VDDQ - интерфейс I/O. Разница линий ограничена спецификациями IC/PMIC; предельные значения не равны рабочим условиям. Безопасная ОС-дельта не установлена. Фиксируем VDD, частоту и тайминги, снижаем VDDQ шагами 10-20 мВ. После прогрева и нескольких полных тренировок находим нижнюю проходящую границу, затем выбираем значение с небольшим запасом внутри повторяемого диапазона. Тесты не доказывают безопасность ОС.

ВОДОБЛОК НА ПАМЯТИ: ХОРОШИЙ ТЕПЛОВОЙ ЗАПАС

При хорошем контакте и прохладной жидкости водоблок снижает нагрев DIMM и даёт запас для таймингов, частоты либо уменьшения напряжения. Если предел уже в IMC или качестве сигнала, прироста может не быть.

Сравнение одной пары 2 × 24 ГБ M-die: для 8200 CL34 обдув 140 мм / 800 об/мин потребовал 1,56 В при 49,2/48,5 °C; водоблок — 1,50 В при 31,2/31,0 °C. Это AM5, напряжения подбирались отдельно; проверка — 1 ч Karhu + около 25 мин TM5. Температура считана с SPD Hub, ресурс мной не исследовался; пример приведён для сравнения.

ХОЛОД НЕ ОТМЕНЯЕТ ЭЛЕКТРИЧЕСКУЮ НАГРУЗКУ



TI, SSZY028 (2017), рис. 5. Высоковольтные изоляторы. Показанные напряжения и сроки службы к DDR5 не относятся. Схема помогает понять принцип.

Повышенное напряжение усиливает электрическое поле в диэлектрике. Длительное воздействие постепенно ухудшает его изоляционные свойства и может закончиться пробоем - TDDB. Нагрев ускоряет ряд механизмов старения.

Водоблок снижает температуру, но не убирает поле от заданного VDD/VDDQ. Поэтому холодный модуль способен проходить тесты и при этом терять ресурс. Более низкая температура уменьшает тепловую составляющую риска; она не превращает высокий вольтаж в безопасный режим.

На графике TI: Stress Voltage (Vrms) - испытательное напряжение, действующее значение, В; TDDB Lifetime (sec) - время до пробоя, с, в логарифмическом масштабе. Выше напряжение - меньше время. Точки: отказ 63% образцов; пунктир: прогноз для 1 ppm (миллионной доли). Years/months/days/hours - годы/месяцы/дни/часы.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel 200S Boost; PhoenixMDA: измерения напряжений и охлаждения; Texas Instruments SSZY028, рис. 5.

Intel 200S Boost, Сравнение одной пары 2 × 24 ГБ M-die, TI, SSZY028 (2017), рис. 5.

05 5.1 ПОДГОТОВКА / 5.2 С ЧЕГО НАЧИНАТЬ

Настройка начинается не с чужих таймингов, а с воспроизводимой исходной точки. Сначала мы доказываем, что система исправна на чистом JEDEC/Auto (автоматическом режиме), затем отдельно создаем базу XMP. Между этими режимами нельзя оставлять старые ручные напряжения, обученные значения или скрытые настройки профиля.

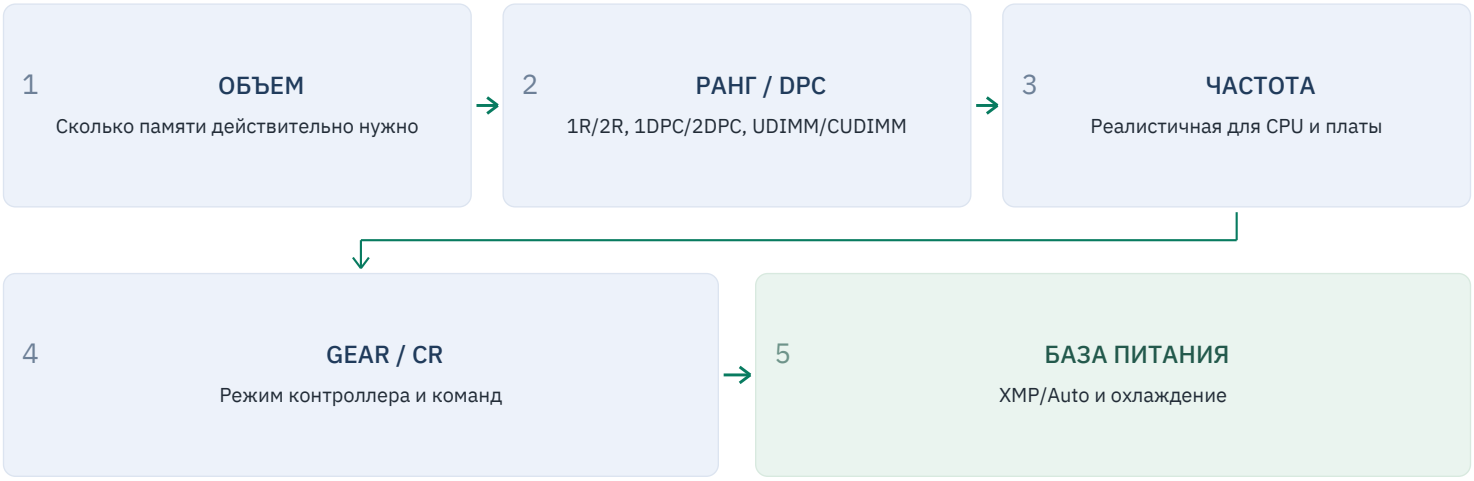
ДВЕ ИСХОДНЫЕ ТОЧКИ И ДВЕ РАЗНЫЕ ЗАДАЧИ

Режим	Что применяем	Для чего он нужен
JEDEC / Auto	Load Optimized Defaults (загрузка оптимальных настроек), XMP выключен; выполняем полную тренировку	Проверить сборку, слоты, SPD, запуск и базовую работу без разгона.
XMP II	Полный набор параметров XMP-профиля DIMM; отсутствующие в профиле параметры определяет BIOS/MRC.	Исходная XMP-база для сравнения; загрузка XMP II не исключает участие BIOS/MRC.
XMP I	Основные XMP-поля DIMM и остальные параметры, оптимизированные ASUS	Отдельная ветка сравнения; результат не смешивать с XMP II.
XMP Tweaked	XMP плюс дополнительные настройки ASUS для совместимых комплектов	Усиленный профиль ASUS: проверять только после стабильной базы.

ПАСПОРТ КАЖДОЙ СЕССИИ

Фиксируем	Что именно	Фиксируем	Что именно
Платформа	CPU, плата, версия BIOS и ME	Комплект	Номер модели, общий объём, 1R/2R, плотность кристалла
Установка	A2/B2 на 4-DIMM либо оба слота Apex; число DIMM на канал отдельно	Тип модуля	UDIMM/CUDIMM, XMP-профиль, режим CKD при наличии
Условия	Обдув DIMM, температура помещения	Показания	Уставки BIOS и показания датчиков HWiNFO
Результат	Тип старта, Q-Code (диагностический POST-код), время тренировки	Проверка	Тест, длительность, температура и точный симптом

5.2 ПОРЯДОК ВЫБОРА ИСХОДНОЙ НАГРУЗКИ



ЧТО ОБНУЛЯЕТ НАЙДЕННУЮ БАЗУ

Смена CPU, количества или ранга DIMM, используемых слотов, типа UDIMM/CUDIMM, версии BIOS либо крупное изменение частоты/Gear (делителя контроллера) требуют заново проверить соответствующий ранний этап.

ПОЧЕМУ ПОРЯДОК НАЧИНАЕТСЯ С ОБЪЕМА, А НЕ С MT/S

Объем определяет доступную организацию модулей и электрическую нагрузку раньше, чем мы выбираем красивую частоту. Комплект 2 x 48 ГБ обычно требует другой стратегии, чем 2 x 24 ГБ, даже при одинаковом производителе IC: меняются ранги, training (тренировка), ODT, температура и реалистичный потолок контроллера.

Gear (делитель контроллера) и Command Rate (командный интервал) выбираются после целевой нагрузки. И только затем имеет смысл искать полезные диапазоны SA, TX, MC, VDD и VDDQ. Так каждая неудача остается объяснимой, а лишнее напряжение не маскирует неверно выбранную базу.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790/Z890: BIOS и описания XMP I/II/Tweaked; Intel: документация MRC и платформ DDR5.

05 5.3 ЧТО ТРЕНИРУЕТ MRC / 5.4 ВИДЫ ЗАПУСКА

Memory Reference Code, MRC (код инициализации памяти) - часть прошивки Intel, которая при старте подбирает рабочие задержки, уровни опорного напряжения, терминацию и компенсацию сигнала. Результат - набор параметров, с которым система способна продолжить загрузку. Это не проверка стабильности под нагрузкой и не автоматический поиск лучших таймингов.



5.4 ОДИН И ТОТ ЖЕ ПРОФИЛЬ МОЖЕТ ПРОЙТИ РАЗНЫЙ ПУТЬ ЗАПУСКА

Сценарий	Что происходит	Что он доказывает
Полная тренировка	MRC заново выполняет необходимый набор этапов; POST заметно дольше	Повторяемость найденного диапазона при retrain (повторной тренировке), но не стабильность Windows.
Тёплый перезапуск	Теплая перезагрузка без снятия питания; возможен быстрый путь	Только способность профиля перезапускаться этим путем.
S5 / выключение	Работа ОС завершена, но плата может оставаться под дежурным питанием	Не равнозначно снятию питания и не гарантирует полное повторное обучение.
Холодный запуск	Холодный запуск после полного снятия питания	Не обещает полный MRC, если прошивка использует сохраненные данные.
MRC Fast Boot / Fast Boot	BIOS применяет сокращенный путь MRC	Экономит время только после доказанной повторяемости полного обучения.
BIOS Fast Boot	Ускоряет общий POST и инициализацию устройств	Это не то же самое, что быстрый путь MRC.
Windows Fast Startup / сон	ОС восстанавливает сохраненное состояние либо выходит из сна	Отдельный сценарий; не заменяет холодный запуск / перезапуск без снятия питания.

СЛУЖЕБНЫЕ НАСТРОЙКИ ASUS

Строка BIOS	Назначение	Как использовать
MRC Fast Boot (Z790) / Fast Boot (Z890)	Сокращенный путь через MRC	Выключить при поиске профиля; включать после серии полных тренировок.
MCH Full Check	Полная проверка MCH; ASUS связывает Enabled со стабильностью	Auto/Enabled для повседневного профиля; Disabled - только эксперимент на предел.
Mem Over Clock Fail Count	Число неудачных POST до восстановления	Не завышать: большое число лишь удлиняет цикл неудачной тренировки.
Training Profile	Auto / Standard Profile / ASUS User Profile	Начинать с Auto; внутренняя разница публично не раскрыта.
Mrc Training Loop Count	Экспоненциальное число внутренних циклов	Не нагрузочный тест ОС; Auto без конкретной диагностической задачи.
Improve Training Limit (Z790 2202)	Строка есть в прошивке, но ее точная логика публично не описана	Оставить Auto; не приписывать ей выдуманный предел частоты или напряжения.
Memory Test on Warm Boot (Z790 2202)	Базовая проверка памяти при теплой перезагрузке; строка может быть скрыта	Только диагностика; она не заменяет тестирование в ОС.
Realtime Memory Timing	Разрешает изменение таймингов после MRC_DONE	Выключено для обычной методики; итог перепроверять после полноценного POST.

ГЛАВНОЕ РАЗЛИЧИЕ

Удачный POST означает лишь то, что MRC нашел параметры, с которыми система загружается. Ошибка может появиться позже при нагреве, другой нагрузке или следующем полном обучении. Поэтому тренировка и тестирование - два последовательных, но разных этапа.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790/Z890: руководства по BIOS; Intel: Memory Reference Code и инициализация памяти Core Ultra 200S.

05 5.5 TRAINING ALGORITHMS (АЛГОРИТМЫ ТРЕНИРОВКИ) - ASUS Z790

Таблица объединяет публичное руководство ASUS Z790 BIOS и фактическое меню Apex Encore BIOS 2202. В режиме Auto состояние каждой функции выбирает MRC/ASUS. Последний столбец - моя практическая A/B-схема для Z790 Apex Encore / BIOS 2202 / 2 x 24 ГБ DDR5-8200. Для другой платы, CPU, комплекта или BIOS исходный режим - Auto.

Группа	Строки BIOS (однотипные пункты сгруппированы)	Что обучает	Режим
Команды / CA	Early Command Training; Command Voltage Centering; Early Command Voltage Centering; Late Command Training; CMD CTL CLK Slew Rate; CMD/CTL DS & E 2D; CMD/CTL Drive Strength Up/Dn 2D	Время, Vref, сила и фронты командно-адресного тракта.	Auto
Начальное чтение	**SenseAmp Offset Training; Early ReadMPR Timing Centering 2D; Read MPR Training; Receive Enable Training; Receive Enable Centering 1D**	Калибровка приемника, MPR и момента открытия тракта чтения; влияет на RTL.	**Auto; Receive Enable не отключать**
Запись	**Jedec Write Leveling; Early Write Time Centering 2D; Write Timing Centering 1D; Write Voltage Centering 1D; Write Timing Centering 2D; Write Voltage Centering 2D**	Выравнивание DQS к CK и центрирование write-eye (диапазона записи).	**Auto / штатное; JEDEC WL не отключать**
Чтение	**Early Read Time Centering 2D; Read Timing Centering 1D; Read Timing Centering with JR; Read Voltage Centering 1D; Read Timing Centering 2D; Read Voltage Centering 2D**	Одно- и двухмерный поиск центра read-eye (диапазона чтения) по времени и Vref.	**Auto; Early Read Time 2D - Enabled для 8000+***
ODT / RON / drive	**Dimm ODT Training; Max RTT_WR; DIMM RON Training; Read ODT Training; DIMM CA ODT Training; Write Drive Strength/Equalization 2D; Write Slew Rate Training; Write Driver Strength Training; Write Drive Strength Up/Dn independently**	Терминация и drive strength (сила передатчиков) DIMM/канала. Ручные Ω - в 5.9.	**Auto; Max RTT_WR - ODT OFF, 120 Ω только A/B**
Эквализация	Read Equalization Training; Read Amplifier Training	Коррекция потерь и искажений приемного тракта.	Auto
Компенсация	**Comp Optimization Training; TxDqTCO Comp Training; ClkTCO Comp Training; TxDqsTCO Comp Training; VccDLL Bypass Training; PanicVttDnLp Training; Read Vref Decap Training; Vddq Training**	PVT, задержки PHY, DLL и опорные уровни; не переносить между CPU/BIOS.	**Auto; Vddq: Auto → Disabled после фиксации напряжений***
DCC	Duty Cycle Correction Training; Periodic DCC; Tx Dqs Dcc Training	Коррекция коэффициента заполнения CK/DQS и его дрейфа.	Auto
RTL / переходы	**Round Trip Latency; Turn Around Timing Training**	Обратная задержка и интервалы RD↔WR; связаны с частотой, WTR, рангами и топологией.	**RTL - Enabled; TAT: Auto → Disabled после ручных turnaround***
Сигнал DDR5	DIMM DFE Training; EARLY DIMM DFE Training; DRAM EMPHASIS Training; DRAM DCA Training; DQS OFFSET ADJUST Training	DFE и DCA; реализация DRAM EMPHASIS и DQS OFFSET ADJUST в BIOS Apex не раскрыта.	Auto
Запас / проверка	Rank Margin Tool Per Bit; Rank Margin Tool; Memory Test; DIMM SPD Alias Test; Post Package Repair Training; Retrain Margin Check; Margin Check Limit; Margin Limit Check L2	Служебные проверки margin (запаса сигнала); стабильность ОС не доказывают.	Auto; RMT/Test - временно Enabled для диагностики
Не для этого руководства	LPDDR DqDqs Re-Training	Относится к LPDDR, а не к настольным DDR5 DIMM.	Не применяется

* Для моей Z790 Apex Encore / BIOS 2202 / 2 x 24 ГБ DDR5-8200: Early Read Time 2D включаю на 8000+, TAT отключаю лишь после ручной фиксации turnaround/WTR, а Vddq Training - после фиксации CPU TX VDDQ и DRAM VDDQ и нескольких успешных обучений после холодного запуска. На другой платформе исходно оставляем Auto. В BIOS 2202 используется имя Early Read Time Centering 2D; в части руководств - Timing.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790: руководство по BIOS, с. 32-34; меню Apex Encore BIOS 2202; мой разбор и проверенная схема профиля.

05 5.6 TRAINING ALGORITHMS (АЛГОРИТМЫ ТРЕНИРОВКИ) - ASUS Z890

В меню Z890 доступно больше стадий PHY/MRC. Ниже — исходная схема по руководству ASUS с авторскими рекомендациями. Большинство этапов оставляю Auto; выбор при ручных таймингах указан в таблице и главе 06.

Группа	Строки BIOS (однотипные пункты сгруппированы)	Что обучает	Режим
Команды / CA	Early Command Training; CA ODT Optimization; Command Voltage Centering; Late Command Training; CMD CTL CLK Slew Rate; CMD/CTL Drive Strength; CMD/CTL Tx Equalization; DIMM CA ODT Training	Командно-адресный тракт, его терминация, сила и эквализация.	Auto
Начальное чтение	**SenseAmp Offset Training; Early ReadMPR Timing Centering 2D; Read MPR Training; Receive Enable Training**	Подготовка приемников и границ захвата данных по MPR.	**Auto; Receive Enable не отключать**
Запись	**Jedec Write Leveling; Early Write Time Centering 2D; Unmatched Write Time Centering 1D; Write Timing Centering 1D/2D; Write Voltage Centering 1D/2D**	Выравнивание и центровка записи; механизм Unmatched не раскрыт.	**Auto; JEDEC WL не отключать**
Чтение	**Early Read Time Centering 2D; Read Timing Centering 1D/2D; Read Voltage Centering 1D/2D; RxVref Per-Bit Training**	Центр read-eye (диапазона чтения) по времени/напряжению и RxVref Per-Bit Training.	**Auto; изменения Early Read Time 2D - только отдельный A/B**
ODT / RON	**DDR5 ODT Timing Config; Read DQS ODT Training; Read DQ ODT Training; Dimm ODT Training; DIMM RON Training**	DQ и DQS разделены; ручные сопротивления вводятся от обученной базы.	**Auto**
EQ / DFE	**Read Equalization Training; Read CTLE Training; DIMM DFE Training; Ddr5 Rx Cross-Talk Cancellation; Write Drive Strength; Write Equalization**	Коррекция частотных потерь, отражений и crosstalk (перекрестных помех).	**Auto; DFE не отключать без A/B**
Компенсация	TxDqTCO Comp Training; ClkTCO Comp Training; Pre Training Comp Calibration; Comp Optimization; Ref PI Calibration; Rx SAL Calibration; VccClk FF Offset Correction; Data PI Linearity Calibration; Unmatched Rx Calibration; LVR Auto Trim	Фазы, задержки, PVT и питание PHY; не переносить между CPU/BIOS.	Auto
DCC	Duty Cycle Correction Training; Downstream; QCLK; Rise/Fall; Functional DCC for DDR5 DQS, CLK and Data DQ	Коррекция коэффициента заполнения разных трактов DDR5.	Auto
Карта / ранги	**DQ/DQS Swizzle Training; Write Rank-to-Rank Training; Read Rank-to-Rank Training; Turn Around Timing Training; Write DQ/DQS Retrain**	Карта линий, межранговые (межранговые) переходы и повторная настройка DQ/DQS.	**Auto; TAT Disabled при ручных таймингах**
Запас / защита	Rank Margin Tool; Rank Margin Tool Per Bit; Retrain Margin Check; Margin Check Limit; Margin Limit Check L2; Row Hammering Prevention; Post Package Repair	Margin (запас сигнала), решение о retrain (повторной тренировке) и защита; тесты ОС не заменяет.	Auto; margin-проверки только для диагностики
Служебные	**View Pin Calibration; Power Saving Meter Update; Read Vref Decap Training; Vddq Training; DIMM SPD Alias Test**	Служебные калибровки и проверки; внутренняя логика раскрыта не полностью.	**Auto; отключение Vddq Training - только отдельный A/B**
Не для DDR5 DIMM	Functional DCC for LP5 WCK; Duty Cycle Correction for LP5 DCA	Пункты LPDDR5 общего меню не относятся к UDIMM/CUDIMM.	Не применяется

ЧТО НЕЛЬЗЯ ПЕРЕНОСИТЬ С Z790 БУКВАЛЬНО

В E25061 нет отдельного Round Trip Latency. Если пункт появится в BIOS, фиксируем версию и проверяем отдельно. При ручных третичных таймингах оставляю TAT Disabled (§6.9). Vddq Training на Z890 исходно Auto; отключение по схеме Z790 проверяется отдельно. Универсальный Enabled для Early Read Time 2D на Z890 не заявляем.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z890: руководство по BIOS E25061, с. 29-32; фактическое меню конкретной прошивки имеет приоритет.

05 5.7 ТРЕНИРОВКА RTL/IOL

ЧТО ТАКОЕ RTL НА DDR5

RTL - Round-Trip Latency, задержка полного пути чтения. В документации Intel для Alder Lake / Raptor Lake это интервал от команды READ до возвращения первых данных в контроллер памяти, выраженный в тактах QCLK. Обучение подбирает параметры приёма с учётом процессора, платы, модулей и настроек. RTL не равен CAS или задержке из AIDA64.

IOL - I/O Latency. На DDR4 - отдельная настройка задержки ввода-вывода. На DDR5 параметры приёма и их доступность зависят от платформы и BIOS; прежнюю связку RTL/IOL переносить сюда нельзя.

Условный пересчёт RTL во время

Пересчёт ниже применим, когда отображаемое значение RTL соответствует числу тактов QCLK и для выбранного режима подтверждено соотношение tQCLK = Gear × tCK. Формат вывода и масштабирование следует проверять для конкретной платформы и версии утилиты. Для ATC 4.1.7 на Apex Encore / Raptor Lake / BIOS 2202 соответствие не подтверждено: примеры условны.

$$tCK = 2000 / S \text{ нс} \bullet tQCLK = G \times tCK \bullet tRTL = R \times tQCLK$$

S - эффективная скорость в MT/s: для DDR5-8200 подставляем 8200, а не 4100 МГц.

G - коэффициент Gear (2 или 4), R - значение RTL в QCLK.

Условно, 8200, Gear 2, RTL 65: tCK = 2000/8200 ≈ 0,244 нс; tQCLK = 2 × tCK ≈ 0,488 нс; tRTL = 65 × tQCLK ≈ 31,71 нс.

НА ЧТО ОРИЕНТИРОВАТЬСЯ

Главный ориентир - **повторяемость на своём стабильном профиле**. При одинаковых условиях настораживают рост RTL, новый разброс между соответствующими строками и скачки от старта к старту, особенно вместе с повторными POST, ошибками тестов или потерей производительности.

1. Создайте сопоставимые условия. Сохраните частоту, Gear, CAS, напряжения, BIOS и ME в профиле. Сравните несколько полных обучений одним способом запуска: перезагрузка с MRC Fast Boot может использовать сохранённый результат.

2. Запишите результат каждого старта. Сравнивайте одинаковые используемые позиции контроллеров, субканалов и рангов. Отмечайте время запуска и ошибки Karhu / y-cruncher; измеряйте производительность одним и тем же способом.

3. Меняйте один параметр. При плавающем результате проверьте меньшую частоту или более свободный CAS, затем отдельно - напряжения. Повторите обучение и тесты для проверки воспроизводимости.

ПОЧЕМУ РЕЗУЛЬТАТ МОЖЕТ МЕНЯТЬСЯ

Фактор	Что проверить
Частота и CAS	Высокая частота и жёсткие тайминги уменьшают запас устойчивости. Возврат к проверенному профилю помогает отделить предел разгона от случайного результата обучения.
Напряжения	Неподходящее напряжение памяти или контроллера, в том числе избыточное, может ухудшить стабильность. По RTL нельзя определить нужную линию питания или направление поправки.
BIOS и запуск	Версия BIOS / ME, правила Auto и повторное использование результатов обучения могут менять условия сравнения. После смены BIOS сначала получите новую исходную серию запусков.

РУЧНОЕ СНИЖЕНИЕ RTL В BIOS

Для **EVGA DARK** в сообществе сообщалось о снижении RTL на 1-2, предположительно за счёт уменьшения CAS: блок RTL при этом тренировался в соответствии с выбранным CAS. У **ASUS Z790** документированы RTL Init / Max, знаковый Offset и поля рангов. Я проверял эти блоки и пришёл к выводу, что их корректно оставлять в Auto. Плата сама должна выполнять тренировку. Если результат нерабочий, это предмет диагностики (см. глоссарий). Для **Z690 Tachyon** есть сообщения о неработающем ручном вводе и рекомендации включать обучение RTL; для Z790 вывод не установлен.

ГЛАВНОЕ - ПРОВЕРКА ПОВЕДЕНИЯ

Прохождение POST не доказывает стабильность в ОС, а ошибки в ОС сами по себе не доказывают сбой обучения RTL. Универсального «правильного» RTL или допустимого разброса для всех DDR5 нет.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel RTL; Intel Gear; ASUS MRC; ASUS RTL; EVGA DARK / OC; Tachyon / HWBOT

05 5.7 ТРЕНИРОВКА RTL/IOL (ПРОДОЛЖЕНИЕ)

ЭМПИРИЧЕСКАЯ ФОРМУЛА ANTA777

У **anta777** есть эмпирическая формула для оценки RTL. В неё подставляют эффективную скорость DDR5 в MT/s и CAS в тактах; результат используют как приблизительный ориентир.

$$X = S / 800 + tCL + 19$$

8200 @ tCL38: 67,25 • 8200 @ tCL36: 65,25 • 8400 @ tCL38: 67,5

Технически точная универсальная зависимость не подтверждена. Подгонять все строки утилиты под 65 / 66 не следует. Правило «RTLA округляется вниз, RTLB - вверх» нельзя считать универсальным: при дробной части менее 0,50 встречается и нижнее целое значение RTLB. В этом кейсе это наблюдение по показаниям, а не доказательство алгоритма округления BIOS.

РАЗБОР КЕЙСА НА XTREEM: 8200 И 8400 MT/s

ASUS ROG Maximus Z790 Apex Encore, TEAMGROUP T-Force XTREEM 2 × 24 ГБ, Gear 2. Сравним показания ATC для трёх профилей: 8200 @ tCL38, 8200 @ tCL36 и 8400 @ tCL38.

Строка ATC	Контроллер и путь DDR5	8200 @ tCL38	8200 @ tCL36	8400 @ tCL38
MC0 C0 A1/A2	MC0, группа A, субканал C0	72/25	70/25	72/25
MC0 C1 A1/A2	MC0, группа A, субканал C1	67/25	65/25	67/25
MC1 C0 B1/B2	MC1, группа B, субканал C0	73/25	71/25	73/25
MC1 C1 B1/B2	MC1, группа B, субканал C1	67/25	65/25	67/25

Как читать строку. MC0 / MC1 - блоки контроллера; C0 / C1 - два 32-битных пути DDR5 внутри каждого блока. A1/A2 и B1/B2 - подписи групп позиций в ATC. На Apex Encore физически два слота.

Что означает 70/25. Слэш разделяет два показания RTL одной строки. 70 относится к используемой позиции; 25 во второй совпадает со значением сброса Intel 0x19. Для этого 1R-комплекта 25 согласуется с незадействованной позицией.

Связь с формулой. На 8200 C1 согласуется с нижним целым ориентира anta777: 67,25 → 67 при tCL38 и 65,25 → 65 при tCL36. На 8400 @ tCL38 формула даёт 67,5, но C1 остаётся 67; весь блок RTL совпадает с 8200 @ tCL38. C0 выше C1 на 5 / 6. Формула напрямую не описывает весь блок, а снимки не объясняют смещение и алгоритм округления.

Базовая проверка та же: несколько полных обучений, сравнение со стабильным профилем, тесты и одинаковые замеры производительности. **На моём профиле 8200 @ tCL36 также встречались RTL 64/65.** Один снимок не доказывает ни норму, ни ошибку. При подтверждённых условиях пересчёта из 5.7 (стр. 49) для 8200 MT/s и Gear 2 один QCLK ≈ 0,488 нс: разница 5-6 условно соответствует 2,44-2,93 нс. Масштаб ATC 4.1.7 на этой системе не подтверждён. Это расчёт интервала чтения, а не замер общей задержки или запас стабильности.

Apex и другие знаковые 2-DIMM платы я рассматриваю как эталон корректной и быстрой тренировки RTL, на который ориентируюсь при сравнении с другими платами, прежде всего с 4-DIMM моделями.

ЧТО УЧЕСТЬ НА Z890

На Z890 / Core Ultra 200S используйте документацию и утилиту для этой платформы: названия полей, единицы и процедуры обучения могут отличаться. В ASUS BIOS есть **Training Consistency**, который может повысить повторяемость обучения, но не заменяет тесты. Числа и смещения Z790, включая ориентир anta777, нельзя автоматически принимать за цель для Z890.

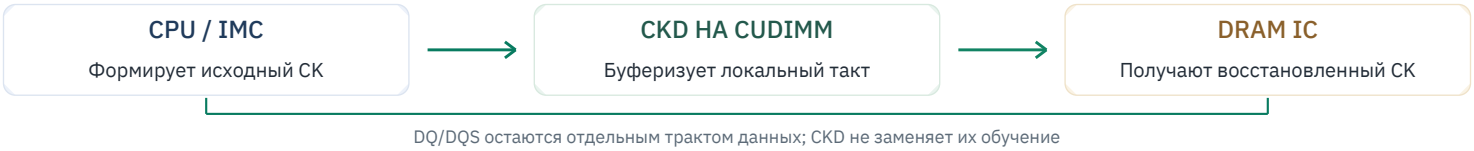
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel RTL; ASRock Z790; anta777 / RTL; ASUS Z890

05 5.8 Z890: CUDIMM, CKD И DIMM FIT

Публичное меню точнее разделяет Read DQ/DQS ODT (терминацию чтения), показывает больше калибровок PHY и добавляет Training Consistency (повторяемость обучения) и семейство DIMM Fit. Отсутствие старого имени не доказывает удаление алгоритма: он мог быть объединен, переименован или скрыт внутри MRC.

Категория	Примеры	Как читать изменение
Сохранилось	MCH Full Check; Training Profile; Mrc Training Loop Count; инструменты margin	Принцип прежний; margin (запас стабильности) и результат зависят от нового IMC/PHY и BIOS.
Переименовано / разделено	MRC Fast Boot -> Fast Boot; Read ODT -> Read DQS ODT + Read DQ ODT	Сравнивать по функции, но не считать каждое имя прямым переносом 1:1.
Впервые вынесено наружу	CA ODT Optimization; CTLE; RxVref Per-Bit; crosstalk (перекрестные помехи); межранговые (межранговые переходы); DCC	Больше точек наблюдения, а не обязанность вручную переключать каждую из них.
Не видно отдельной строкой	RTL, Max RTT_WR, Write Slew Rate, Read Amplifier, TxDqsTCO, Memory Test и другие строки Z790	Они лишь не перечислены в публичном руководстве Z890; это не доказывает удаление из MRC.

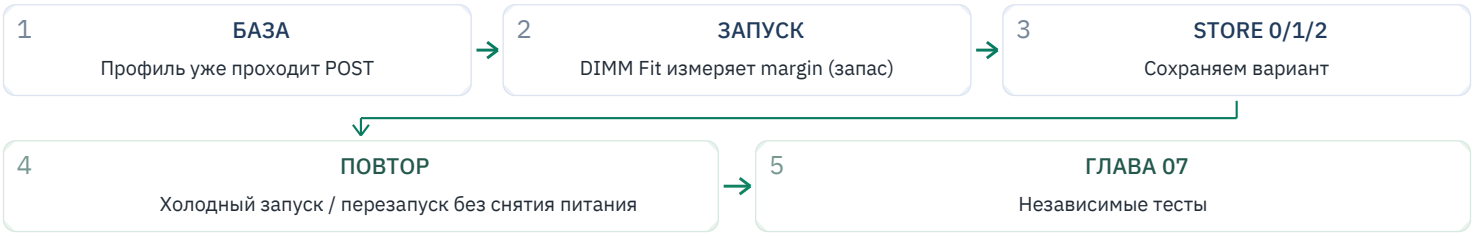
CUDIMM: CKD ВОССТАНАВЛИВАЕТ ТАКТ, НО НЕ ОБУЧАЕТ ТРАКТ ДАННЫХ



РЕЖИМЫ CKD И AEMP III

Отдельный пункт CKD Training в публичном руководстве ASUS Z890 BIOS не указан. Single PLL, Dual PLL и Bypass (обход) - режимы самого CKD, а не Gear 2/Gear 4 и не замена MRC. AEMP III описан как двухступенчатая настройка: сначала clock driver (тактовый драйвер), затем частота памяти.

DIMM FIT: АВТОМАТИЧЕСКИЙ ПОИСК ОТ ЗАДАННОЙ ИСХОДНОЙ ТОЧКИ



Функция	Что доступно	Практическая оговорка
DIMM Fit	Store0 / Store1 / Store2 и удаление выбранного Store	Запускать от загружающейся базы; результат ещё не подтверждён для повседневной работы.
DIMM Fit Pro	До 20 параметров с диапазонами; Fail to Next - досрочный переход к следующему параметру.	Критерий перехода - по руководству по BIOS. ASUS рекомендует 2 цикла; питание не отключать.
Training Consistency	Попытка сделать результаты обучения повторяемее	Только при разбросе результатов полного повторного обучения; исходно Auto.

ЧТО СОХРАНЯЕТ СМЫСЛ ПОСЛЕ АВТОМАТИЧЕСКОГО ПОДБОРА

DIMM Fit оптимизирует параметры только относительно текущей исходной точки. После смены частоты, Gear, напряжения, комплекта или режима CKD заново выполняем тренировку и тесты сохранённого варианта Store. CKD улучшает качество тактового сигнала на CUDIMM, но не исключает ошибок данных при чтении и записи, связанных с неподходящими настройками Vref/ODT или нагревом памяти. Высокие частоты Z890 нельзя объяснять одной строкой CKD или приписывать Gear 4.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z890: руководство по BIOS и страница Apex; ASUS: ответы о DIMM Fit/Pro; Renesas RG5C172C CKD: техописание.

05 5.9 СОПРОТИВЛЕНИЯ DDR5: ODT, RTT И RON

(ДЛЯ ПРОДВИНУТЫХ ПОЛЬЗОВАТЕЛЕЙ. КАК ПРАВИЛО, ТРЕБУЕТСЯ ДЛЯ ЭКСТРЕМАЛЬНОГО РАЗГОНА. В ОБЫЧНОЙ НАСТРОЙКЕ ВСЕГДА ОСТАВЛЯТЬ В AUTO.)

ODT - встроенная в кристалл терминация линии; RTT - ее выбранное эффективное сопротивление; RON - выходное сопротивление активного передатчика. Меньшее число означает более сильную терминацию или выходной каскад, но не автоматически лучший сигнал: избыток силы тоже создает звон, выбросы и перекрестные помехи.

ПРАКТИЧЕСКИЙ ВЫВОД

Ручной ODT/RON не обязателен для обычной настройки DDR5 на рассматриваемых Apex. Auto передаёт выбор BIOS/MRC: прошивка может учитывать заводские таблицы и Power Training (тренировку энергопотребления интерфейса DDR), но не каждое значение Auto получено на этой стадии. Auto может быть итоговой настройкой: даже с 8400 MT/s сначала проверяем Auto и readback (считанные фактически применённые значения). Ручные сопротивления нужны прежде всего для экстремального разгона: запаса сигнала, предельной частоты и повторяемого результата в тесте производительности. При 2R, 2DPC, слабом IMC или нестабильном полном обучении вмешательство может понадобиться раньше.

ЧТО ИМЕННО РЕГУЛИРУЮТ СОПРОТИВЛЕНИЯ

Параметр	Когда работает	Первое направление A/B	Что считать улучшением
RTT_WR	Целевой ранг принимает запись	DQ RTT WR: Auto/readback -> соседний номинал	Повторяемый диапазон корректной записи после нескольких полных тренировок
RTT_NOM_RD / WR	Нецелевой ранг при чтении/записи другого ранга	RD и WR менять по одному; особенно важно для 2R/2DPC	Лучше межранговые переходы без регрессии второго направления
RTT_PARK / DQS	Ранг простаивает или припаркован	Один PARK-домен за раз	Повторяемый холодный запуск / перезапуск без снятия питания
DRAM RON	DRAM передает данные при чтении	Pull-up/down: один соседний номинал после Auto	Улучшение чтения и тренировки, а не единичный POST
CA / CS / CK ODT	Команды, выбор ранга и такт	GroupA/B только при доказанном сбое POST/обучения	Серия холодных тренировок, не один удачный запуск

ПРАКТИЧЕСКИЕ ТОЧКИ ДЛЯ Z790 / Z890 APEX, НАЧИНАЯ С 8400 MT/S

Все сопротивления — в Ω. Исторические примеры не заменяют Auto и проверку своей системы.

Плата / контекст	MT/s	Точные значения / первый шаг	Что подтверждает источник
Z790 Apex, белая BIOS 1801, 02.2024	8400–8600	Auto. Исторический RON: PU/PD 40/34; 34/40. RTT и Groups — Auto.	Veii: ориентир для сравнения, зависимый от PCB [2]. Это совет в обсуждении, без полного стабильного профиля.
Z790 Apex Encore опыты 02.2024	8533; 8600 — цель	RON: MC00 48/40; MC01 40/48 (PU/PD, обозначения автора). RTT — без готового пресета.	Veii / tibcsi0407 [3, 4]: опубликованы пары и улучшение после подбора TX. Это не подтверждение стабильных 8600–8800+.
Z890 Apex, UDIMM BIOS 3202; 285K; 2 × 16 ГБ A-die	8800 подбор → 8600 тест	CHA RTT NOM RD **48**; CHB RTT NOM RD **60**, NOM WR **40**, PARK DQS **120**.	UNIKO, DIMM Fit Pro [5]: четыре изменённых поля. Остальные фактические сопротивления не перечислены. Одних ODT для итоговой проверки было недостаточно.
Z890 Apex, CUDIMM	8800–9000+ как цель	Auto; при необходимости поддерживаемый DIMM Fit / Pro. Фиксировать результат.	В проверенных источниках переносимый набор RTT/RON не установлен. CKD не заменяет DQ RTT; CK ODT с UDIMM не копировать.

КАК ЧИТАТЬ ЧИСЛА И ПОЛЯ BIOS

Auto — основа обычной настройки, включая Encore; 8400 MT/s не обязывает вводить ODT вручную. ASUS [1]: RTT 34/40/48/60/80/120/240 Ω; RON PU/PD 34/40/48 Ω. Это доступные номиналы, не пресеты частот. Auto ≠ Disabled. Group A/B не означает CHA/CHB; пары RON сверять с полями BIOS. Старые XOC-наборы без подтверждённых условий не переносить. Max RTT_WR ограничивает Power Training; это не прямой ввод DQ RTT WR.

Z890: ЧТО ДАЛ ПОДБОР ODT И ЧТО ПОТРЕБОВАЛОСЬ ПОТОМ

В опыте UNIKO [5] на 8600: только новые ODT → MT 100% и VT3 до 10-го цикла (~20 мин); подбор напряжений → ошибка на 16-м. После дальнейшей настройки MC Voltage Calculation Voltage Base до 1,16 В — 30 циклов (~1 ч). Итог нельзя приписать одним ODT. Менять один домен за раз, проверять полную тренировку и запуски. DIMM Fit Completed Successfully также не заменяет независимые тесты [6].

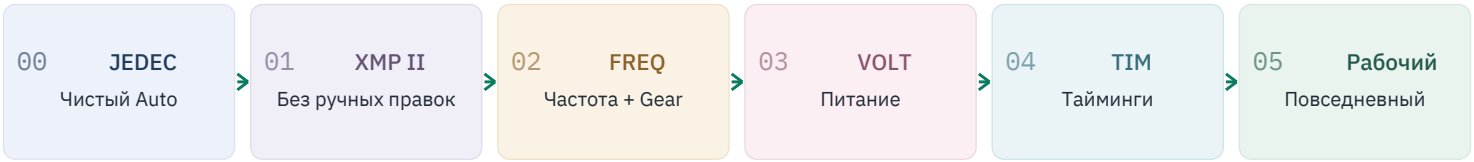
[1] ASUS Z890, 26–27 [2] HL #13403 [3] HL #13209 [4] HL #13315 [5] UNIKO, 30.06.2026 [6] ASUS DIMM Fit

05 5.10 ПРОФИЛИ И ВОССТАНОВЛЕНИЕ

Сохраняйте рабочую ступень после каждого законченного этапа. Тогда неудачный тайминг или напряжение не заставит собирать профиль заново: можно быстро вернуться к последней воспроизводимой точке и проверить следующую гипотезу отдельно.

Смена частоты или Gear требует заново проверить диапазоны напряжений и повторяемость тренировки. При смене CPU, комплекта, объема, занятых слотов, версии BIOS либо типа UDIMM/CUDIMM безопаснее начинать от исходного профиля.

ЛЕСТНИЦА ПРОФИЛЕЙ: ОТКАТ ДОЛЖЕН ЗАНИМАТЬ СЕКУНДЫ



ПОРЯДОК ВОССТАНОВЛЕНИЯ ПОСЛЕ НЕУДАЧНОГО POST

Шаг	Восстановление	Что делаем	Что сохраняется
1	Подождать	Training (тренировка) DDR5 может занимать заметное время; оцениваем Q-Code и повторяемость	Весь профиль
2	ReTry	Повтор POST с теми же настройками	Весь профиль
3	Safe Boot	Безопасный запуск: временно загружаем щадящие параметры и исправляем ОС	Ручные поля
4	Рабочая ступень	Загружаем предыдущий профиль	Проверенная база
5	Clear CMOS	Сброс настроек, если BIOS недоступен; FlashBack (восстановление BIOS) - только при проблеме прошивки	Экспорт вне CMOS

СОХРАНЯЙТЕ ПРОМЕЖУТОЧНЫЕ ПРОФИЛИ

Сохраненные ступени помогают локализовать изменение и быстро откатиться. Критерии готового повседневного профиля, cold/warm-проверки и связка нагрузок вынесены в главу 7.9.

ХРАНИТЕ КОПИЮ ВНЕ CMOS

Экспортируйте профиль на USB и сохраняйте рядом снимки экрана измененных страниц, версию BIOS и краткое описание конфигурации. После обновления прошивки файл профиля может оказаться несовместимым, а снимки экрана останутся читаемыми.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Методика этой редакции; ASUS Apex Encore: руководство пользователя; Z790/Z890: BIOS. Связка тестов - глава 07.

06 ПРОДВИНУТЫЙ РАЗБОР TRAINING ALGORITHMS

6.1 НАСТРОЙКА КОМАНДНО-АДРЕСНОГО ТРАКТА

Раздел ориентирован на Z790 Apex, Z790 Apex Encore, Z890 Apex и прочие платы ASUS. Названия настроек сверены с руководствами ASUS, а соответствующие программные значения — с Intel FSP.

Ниже приведены исходные настройки и варианты проверки при проблемах с обучением. **AUTO не всегда оставляет значение в ENABLED:** выбор остаётся за BIOS, а наличие пункта в меню ещё не означает, что он используется для DDR5. **DISABLED не закрепляет результат предыдущего обучения:** другие алгоритмы могут изменить те же параметры.

Эти алгоритмы выравнивают командные и управляющие сигналы CMD/CTL относительно тактового сигнала CLK, подбирают пороги распознавания команд и настраивают электрические характеристики выходных драйверов.

Early Command Training - ECT

Что делает. Находит исходное рабочее положение командных и управляющих сигналов относительно CLK для следующих этапов.
Практический выбор. AUTO. При срыве полного обучения нового профиля отдельно проверить ENABLED.
Ключевой нюанс. Старая реализация обслуживает LPDDR. Конкретные проходы CA/CS для DDR5 на Z790/Z890 публично не подтверждены.

Command Voltage Centering - CMDVC

Что делает. Центрирует command Vref — порог распознавания команд.
Практический выбор. AUTO; ENABLED проверить при автоматическом command Vref и неповторяемом обучении. DISABLED — при воспроизводимо неудачной центровке либо ручном подборе того же Vref.
Ключевой нюанс. DDR5 имеет VrefCA и VrefCS; точный охват этапа BIOS не раскрыт.

Early Command Voltage Centering

Что делает. По названию — ранняя настройка command Vref; точная реализация и отличие от CMDVC не установлены.
Практический выбор. AUTO.
Ключевой нюанс. Пункт указан для Z790; в проверенном руководстве Z890 не перечислен.

Late Command Training - LCT

Что делает. Выполняет позднюю центровку CMD/CTL относительно CLK; в старом коде используются сложные командные шаблоны.
Практический выбор. AUTO; ENABLED — при ручном выборе этапов и автоматических командных задержках. DISABLED проверить, если именно поздняя доводка воспроизводимо ухудшает результат.
Ключевой нюанс. Early и Late дополняют друг друга.

CMD CTL CLK Slew Rate - CMDSR

Что делает. Подбирает Slew Rate (скорость изменения напряжения на фронтах сигнала) для командных, управляющих и тактовых линий по рабочему окну.
Практический выбор. AUTO при автоматических электрических настройках. DISABLED проверить при ручном подборе соответствующих Slew Rate либо повторяемом ухудшении после автоматического этапа.

CMD/CTL DS & E 2D - CMDDSEQ

Что делает. Совместно подбирает силу командного драйвера и эквализацию передатчика: Drive Strength × Tx Equalization.
Практический выбор. AUTO; DISABLED проверить при ручном подборе этих параметров, если этап мешает сохранить сочетание.
Ключевой нюанс. В Z890 указаны раздельные CMD/CTL Drive Strength — CMDDS и CMD/CTL Tx Equalization — CMDTXEQ.

CMD/CTL Drive Strength Up/Dn 2D - CMDDRUD

Что делает. Раздельно подбирает силу верхнего и нижнего плеч командных драйверов: pull-up × pull-down.
Практический выбор. AUTO; DISABLED проверить при ручном подборе именно командных Up/Dn либо воспроизводимо неудачном автоматическом результате.
Ключевой нюанс. В проверенном руководстве Z890 и интерфейсе Arrow Lake-S соответствующий пункт/флаг не найден.

6.2 НАЧАЛЬНОЕ ЧТЕНИЕ

Эти этапы калибруют приёмники контроллера, находят исходную область правильного чтения и момент открытия приёмного окна. В BIOS сохранено название MPR. В DDR5 тренировочные шаблоны задаются специальными регистрами MR: предусмотрены последовательный, тактовый и LFSR-шаблоны (Linear Feedback Shift Register — регистр сдвига с линейной обратной связью).

SenseAmp Offset Training - SOT

Что делает. Калибрует собственное электрическое смещение входных приёмников DQ/DQS в процессоре, компенсируя разброс порогов распознавания.
Практический выбор. AUTO. При предельном разгоне и разном результате обучений отдельно проверить DISABLED; сохранять только при повторяемом улучшении запусков и тестов.

Early ReadMPR Timing Centering 2D - ERDMPRTC2D

Что делает. Ищет исходную область чтения по времени DQ/DQS и RxVref. Старый алгоритм центрирует время при разных RxVref по известному шаблону, не требуя работоспособной записи в обычную память.
Практический выбор. AUTO. ENABLED отдельно проверить при срыве или неповторяемом полном обучении.
Ключевой нюанс. Early Read Time Centering 2D использует обычный тестовый трафик.

Read MPR Training - RDMPRT

Что делает. Выравнивает чтение DQ относительно DQS по известному шаблону: находит временные границы рабочего окна и выбирает положение внутри него.
Практический выбор. AUTO; при ручном включении базовых этапов — ENABLED.

Receive Enable Training - RCVET

Что делает. Находит приход преамбулы DQS и задаёт момент открытия приёмного окна — DQS gating.
Практический выбор. AUTO; при ручном включении базовых этапов — ENABLED. Отключение — только диагностика конкретного воспроизводимого сбоя.

Receive Enable Centering 1D - RCVENC1D

Что делает. Дополнительно центрирует Receive Enable по временной оси.
Практический выбор. На Z790 Apex / Encore — **AUTO**.
Ключевой нюанс. Старое описание Coffee Lake содержит LPDDR Only. В руководстве Z890 и проверенном Arrow Lake-S IoT FSP пункт/флаг не найден.

КАК СРАВНИВАТЬ ПЕРЕКЛЮЧАТЕЛИ

Исходно — AUTO, где он доступен. На время сравнения отключаю MRC Fast Boot (в меню Z890 — Fast Boot внутри настроек памяти). Меняю один переключатель, выполняю несколько холодных запусков с полным обучением, проверяю частоту, весь объём памяти и устойчивость после разных обучений.

6.3 ЗАПИСЬ

Эти алгоритмы согласуют строб записи DQS с тактовым сигналом CK, затем центрируют данные относительно DQS и подбирают порог VrefDQ на стороне DRAM.

Jedec Write Leveling - JWRL

Что делает. Выравнивает DQS относительно CK на стороне памяти, компенсируя различие задержек этих сигналов. Контроллер использует обратную связь от DRAM, чтобы выставить положение строба записи.
Практический выбор. AUTO; при ручном управлении базовыми этапами — ENABLED.
Ключевой нюанс. DDR5 также предусматривает компенсацию несовпадающих внутренних путей DQ/DQS.

Early Write Time Centering 2D - EWRTC2D

Что делает. Предварительно ищет рабочую область записи: выполняет временную центровку DQ/DQS при нескольких значениях DRAM VrefDQ и выбирает подходящую исходную точку.
Практический выбор. AUTO. ENABLED или DISABLED проверять по отдельности при проблемах полного обучения.
Ключевой нюанс. В изученном старом MRC этап разрешён только для DDR4. Поле в современном FSP не раскрывает условия выполнения для DDR5. В руководстве Z790 название содержит Timing вместо Time.

Write Timing Centering 1D - WRTC1D

Что делает. Находит окно записи и центрирует DQ относительно DQS по времени при текущем VrefDQ.
Практический выбор. **AUTO**, если доступно; в меню с двумя положениями ENABLED / DISABLED исходный выбор — ENABLED. При включении позднего 2D-прохода выбранный режим базовой центровки сохраняют.
Ключевой нюанс. В E21287 и E22758 для Z790 есть только ENABLED / DISABLED; в E25061 для Z890 есть AUTO.

Write Voltage Centering 1D - WRVC1D

Что делает. Центрирует VrefDQ — внутренний порог распознавания записываемых данных в DRAM — при текущем временном положении DQ/DQS.
Практический выбор. **AUTO**; при ручном включении базовых этапов — ENABLED. DISABLED проверять при воспроизводимо неудачной центровке либо ручном подборе этого же DRAM VrefDQ.
Ключевой нюанс. Даже при ручных VDD/VDDQ порог DRAM VrefDQ настраивают отдельно.

Write Timing Centering 2D - WRTC2D

Что делает. Уточняет положение DQ/DQS по времени, учитывая изменение рабочего окна при разных VrefDQ.
Практический выбор. **AUTO**. На пограничном разгоне и при разной устойчивости после повторных обучений отдельно проверить ENABLED. DISABLED сохранять только при воспроизводимом улучшении по сравнению с исходным режимом.
Ключевой нюанс. Референсный этап может включать per-bit deskew — раздельную компенсацию временного разброса отдельных битов.

Write Voltage Centering 2D - WRVC2D

Что делает. Измеряет границы рабочего окна по напряжению при нескольких временных смещениях DQ/DQS и по совокупности результатов уточняет VrefDQ.
Практический выбор. **AUTO**. ENABLED отдельно проверить при пограничной устойчивости после обучения. DISABLED — при доказанно неудачной центровке либо ручной настройке того же VrefDQ.

Z890: Unmatched Write Time Centering 1D — отдельный пункт с флагом UNMATCHEDWRTC1D; разбор — §6.12.

6.4 ЧТЕНИЕ

Эти алгоритмы подбирают момент считывания DQ относительно DQS и порог RxVref в приёмном тракте контроллера памяти. В отличие от записи, настраивается сторона процессора.

Early Read Time Centering 2D - ERDTC2D

Что делает. Предварительно ищет рабочую точку чтения по времени DQ/DQS и RxVref; в референсном коде проверяет её обычным тестовым трафиком.
Практический выбор. **AUTO**. ENABLED / DISABLED сравнивать отдельно при проблемах полного обучения.
Ключевой нюанс. В изученном старом MRC ERDTC2D ограничен DDR4; условия современной реализации для DDR5 не раскрыты. В руководстве Z790 используется написание Early Read Timing Centering 2D.

Read Timing Centering 1D - RDTC1D

Что делает. Находит временные границы приёма данных и центрирует момент считывания DQ относительно DQS на стороне контроллера при текущем RxVref.
Практический выбор. **AUTO**; при ручном управлении базовыми этапами — ENABLED. При включении RDTC2D сохраняют выбранный режим RDTC1D: базовая и последующая центровка могут выполняться друг за другом.

Read Timing Centering with JR

Что делает. Отдельный вариант временной центровки чтения в меню Z790. Отличие от RDTC1D не установлено.
Практический выбор. **AUTO**.
Ключевой нюанс. Расшифровка JR не подтверждена. В проверенном руководстве Z890 этот пункт не перечислен.

Read Voltage Centering 1D - RDVC1D

Что делает. Центрирует RxVref — порог распознавания данных в контроллере памяти — при текущем временном положении DQ/DQS.
Практический выбор. AUTO; при автоматическом RxVref и ручном управлении базовыми этапами — ENABLED. DISABLED проверять при неудачном результате либо ручном подборе RxVref, если вмешательство этого прохода подтверждено сравнением.
Ключевой нюанс. Даже при ручных VDDQ или SA порог RxVref настраивают отдельно.

Read Timing Centering 2D - RDTC2D

Что делает. Уточняет момент считывания данных с учётом формы рабочего окна при разных RxVref.
Практический выбор. AUTO. При пограничном разгоне и неодинаковой устойчивости после повторных обучений отдельно проверить ENABLED. DISABLED сохранять только при воспроизводимом улучшении.
Ключевой нюанс. В референсном этапе возможен per-bit deskew — отдельная компенсация временного разброса битов.

Read Voltage Centering 2D - RDVC2D

Что делает. Уточняет RxVref по границам рабочего окна по напряжению, измеренным при нескольких временных смещениях DQ/DQS.
Практический выбор. AUTO. ENABLED отдельно проверить при неповторяемом результате обучения и автоматическом RxVref. DISABLED — при подтверждённо неудачной центровке либо ручном подборе того же порога.

Z890: RxVref Per-Bit Training — отдельный пункт с флагом RXVREFPERBIT; разбор — §6.12.

6.5 ODT, RON И СИЛА ПЕРЕДАТЧИКОВ

ODT согласует линии терминацией, RON и Drive Strength задают выходное сопротивление и силу передатчиков. Slew Rate (скорость изменения напряжения на фронтах сигнала) и эквализация меняют форму сигнала.

Dimm ODT Training - DIMMODTT

Что делает. Подбирает терминацию DRAM по запасам чтения и записи. Полный набор перебираемых DDR5 RTT конкретного BIOS не раскрыт. При DISABLED пропускается этот этап подбора; сама терминация продолжает работать.
Практический выбор. AUTO при автоматических RTT. ENABLED проверить при неповторяемом обучении; DISABLED — если этап переопределяет вручную подобранные RTT или ухудшает результат.

Max RTT_WR

Что делает. Задаёт верхнюю границу RTT_WR для автоматического подбора в power training. Варианты: ODT OFF и 120 Ohms. Итоговое RTT_WR выбирается в ходе обучения с учётом этой границы.
Практический выбор. ШТАТНОЕ ЗНАЧЕНИЕ BIOS. 120 Ω проверять отдельно. ODT OFF здесь задаёт предел поиска RTT_WR; терминация DIMM в целом остаётся в работе.

DIMM RON Training - DIMMRONT

Что делает. Подбирает выходное сопротивление драйвера DRAM при чтении: память → CPU. RON относится к передатчику, RTT — к терминации.
Практический выбор. AUTO. DISABLED проверить при ручном DRAM Output Driver Impedance и вмешательстве обучения. Если меняются только RTT или CPU Write Drive Strength, режим DIMM RON Training можно оставить прежним.

Read ODT Training - RDODTT

Что делает. Подбирает терминацию приёмника CPU при чтении. DIMM RTT_NOM_RD задаёт терминацию на стороне памяти и настраивается отдельно. В Z890 обучение терминации приёмника CPU разделено на Read DQ ODT Training и Read DQS ODT Training.
Практический выбор. AUTO. DISABLED проверить для вручную настроенной CPU Read ODT, если этап меняет результат, либо при повторяемо неудачном подборе. В Z890 сравнивать DQ и DQS отдельно.

DIMM CA ODT Training - DIMMODTCA

Что делает. Подбирает терминацию командно-адресных линий на стороне DRAM. Старый код обслуживает LPDDR4; охват DDR5 CA/CS/CK не раскрыт. CA ODT Optimization в Z890 указан отдельно.
Практический выбор. AUTO. DISABLED проверить при ручном CA ODT и вмешательстве этого этапа.

Write Drive Strength/Equalization 2D - WRDSEQT

Что делает. Совместно подбирает силу драйвера CPU и эквализацию записи: CPU → DRAM. Координаты — Drive Strength × Tx Equalization.
Практический выбор. AUTO; ENABLED проверить при неповторяемом обучении. DISABLED — при ручном подборе этих параметров и вмешательстве этапа. В Z890 отдельно указаны Write Drive Strength и Write Equalization.

Write Slew Rate Training - WRSRT

Что делает. Подбирает скорость фронтов записи CPU.
Практический выбор. AUTO. DISABLED проверить при ручном Write Slew Rate или ухудшении после прохода.

Write Driver Strength Training - WRDS

Что делает. Отдельно обучает силу драйвера записи CPU. Порядок и взаимодействие WRDS и WRDSEQT в BIOS не раскрыты.
Практический выбор. AUTO. DISABLED проверить, если обучение переопределяет ручной CPU Write Drive Strength. В Z890 соответствующее по названию поле — Write Drive Strength.

Write Drive Strength Up/Dn independently - WRDSUDT

Что делает. Раздельно подбирает верхнее и нижнее плечи драйвера записи CPU: pull-up и pull-down. Параметр DIMM Pull-up / Pull-down Output Driver Impedance относится к драйверу на модуле памяти.
Практический выбор. AUTO. DISABLED проверить при ручных CPU Drive Up/Dn либо неудачном обучении.

В проверенном руководстве Z890 Max RTT_WR, Write Slew Rate Training и Write Drive Strength Up/Dn independently не перечислены.

6.6 ЭКВАЛИЗАЦИЯ ПРИЁМНИКА

Эти алгоритмы настраивают приёмник CPU при чтении из DRAM. Эквалайзер компенсирует искажения входного сигнала, обучение усилителя выбирает рабочий режим аналоговой части.

Read Equalization Training - RDEQT

Что делает. Подбирает параметры эквалайзера приёмника CPU по запасам чтения во времени и по напряжению. В старом MRC набор настроек зависит от режима приёмника: встречаются CTLE и DFE.
Практический выбор. AUTO. ENABLED отдельно проверить при пограничном разгоне и разных результатах обучений. DISABLED — при неудачном автоматическом подборе либо ручной настройке соответствующей эквализации.
Ключевой нюанс. В Z890 Read CTLE Training указан отдельно от Read Equalization Training.

Read Amplifier Training - RDAPT

Что делает. В старом коде подбирает ток смещения (bias) или нагрузку аналоговой части приёмника CPU в зависимости от режима. Учитывает запас чтения и, в соответствующем режиме, энергопотребление.
Практический выбор. AUTO. При предельном разгоне отдельно проверить DISABLED, если есть воспроизводимые признаки неудачного подбора режима приёмника. ENABLED разрешает подбор режима работающего усилителя. Рабочие параметры усилителя определяются результатом подбора.
Ключевой нюанс. В проверенном руководстве Z890 этот пункт не перечислен.

6.7 КОМПЕНСАЦИЯ И КАЛИБРОВКИ PHY

Эти алгоритмы настраивают компенсационные коды, внутренние задержки передатчиков, питание и опорные цепи физического интерфейса памяти CPU.

Comp Optimization Training

Что делает. В старом MRC переносит общую часть поправок байтовых групп в глобальную компенсацию, уменьшая локальные смещения и стремясь сохранить суммарный результат. Обрабатывает Write Drive Strength, Read ODT, в отдельных ветках — также Slew Rate.
Практический выбор. AUTO. DISABLED проверить при проблеме этапа или исследовании ручных компенсационных смещений. При ручных RTT или Drive Strength этот этап можно оставить включённым. Аппаратная компенсация работает и при отключённом обучении.
Ключевой нюанс. В Z890 отдельно указаны Comp Optimization и Pre Training Comp Calibration.

TxDqTCO Comp Training - TXTCO

Что делает. Подбирает компенсацию задержки выходного тракта DQ при записи: CPU → DRAM. В старом MRC оценивается окно записи.
Практический выбор. AUTO; ENABLED отдельно проверить при неповторяемом обучении, DISABLED — при воспроизводимом ухудшении от этапа.

ClkTCO Comp Training - CLKTCO

Что делает. Подбирает компенсацию задержки выходного тактового тракта CLK. Старый код оценивает командное окно и обновляет также TCO-коды CMD/CTL; точный охват современного этапа не раскрыт.
Практический выбор. AUTO. ENABLED можно проверить при пограничном обучении.

TxDqsTCO Comp Training - TXTCODQS

Что делает. Подбирает компенсацию задержки выходного строба записи DQS на стороне CPU.
Практический выбор. AUTO, если пункт доступен. DISABLED проверить только при конкретном ухудшении. В проверенном руководстве Z890 отдельный пункт не перечислен.

VccDLL Bypass Training - VCCDLLBP

Что делает. ENABLED разрешает проверку обходного режима питания VccDLL от VccIOG. Переход в Bypass зависит от результата проверки; DLL продолжает работать.
Практический выбор. AUTO. DISABLED — диагностический вариант при проблеме этапа. В проверенном руководстве Z890 пункт не перечислен.

PanicVttDnLp Training - PVTTDNLP

Что делает. В старом MRC подбирает VttPanicCompDnLPMult для pull-down-ветви быстрой коррекции VTT, только для LPDDR с терминацией VTT.
Практический выбор. AUTO. В проверенном руководстве Z890 пункт не перечислен.

Read Vref Decap Training - RDVREFDC

Что делает. Подбирает программируемые развязывающие ёмкости RxVref в приёмнике CPU. В старом коде затем предусмотрена повторная центровка RxVref.
Практический выбор. AUTO; ENABLED проверить при неповторяемом обучении чтения, DISABLED — при ухудшении от прохода.

Vddq Training - VDDQT

Что делает. Старый, частично незавершённый MRC описывает подбор CPU TX VDDQ через FIVR по командным и записывающим запасам, только для LPDDR4/5. Роль этого этапа в управлении DRAM VDDQ через PMIC остаётся неизвестной.
Практический выбор. AUTO. При ручном CPU TX VDDQ отдельно проверить DISABLED, если подозревается вмешательство прохода. Если вручную задан только DRAM VDDQ, исходный режим этого этапа можно сохранить. Мой пример §5.5 относится только к указанной конфигурации.

6.8 КОРРЕКЦИЯ КОЭФФИЦИЕНТА ЗАПОЛНЕНИЯ — DCC

Коэффициент заполнения показывает, какую часть периода сигнал находится на высоком уровне. DCC выравнивает длительности высокого и низкого уровней, обычно к 50/50.

Duty Cycle Correction Training - DCC

Что делает. Калибрует коррекцию длительности полупериодов в интерфейсе памяти CPU.
Практический выбор. AUTO. При явном управлении этапами исходно ENABLED; DISABLED проверять при воспроизводимой проблеме обучения.
Ключевой нюанс. Точный охват общего переключателя Apex не раскрыт. В Z890 отдельно перечислены Downstream, QCLK Calibration, Rise/Fall и Functional DCC для DDR5 DQS, DDR5 CLK и Data DQ.

Periodic DCC

Что делает. Разрешает периодическое обновление коррекции duty cycle (коэффициента заполнения) после начальной калибровки. Интервал и условия выполнения на DDR5 Apex не опубликованы.
Практический выбор. AUTO. При явном выборе DISABLED — исходный вариант для сравнения; ENABLED проверять отдельно, включая длительную работу и переходы между простоем и нагрузкой.
Ключевой нюанс. Пункт есть в руководстве Z790 E22758; в более раннем E21287 и в руководстве Z890 E25061 не перечислен.

Tx Dqs Dcc Training - TXDQSDCC

Что делает. Настраивает коррекцию коэффициента заполнения выходного строба записи DQS на стороне CPU, для передачи CPU → DRAM.
Практический выбор. AUTO; при явном выборе исходно ENABLED. DISABLED проверять при воспроизводимом ухудшении после этого этапа.
Ключевой нюанс. В E25061 отдельный пункт не перечислен; связь с Functional DCC for DDR5 DQS не подтверждена.

6.9 RTL И ПЕРЕХОДЫ МЕЖДУ ОПЕРАЦИЯМИ

RTL определяет момент возвращения прочитанных данных в контроллер, TAT — интервалы между операциями на шине.

Round Trip Latency - RTL

Что делает. Оптимизирует задержку возврата данных после команды чтения. В старом Ice Lake MRC RTL подбирается вместе с задержками приёмного FIFO, с проверкой окна чтения и запасом.
Практический выбор. ENABLED. При ручной настройке памяти всегда оставляю этот этап включённым.
Ключевой нюанс. Исходные RTL рассчитываются уже при Receive Enable Training; отдельный проход их оптимизирует. В E25061 RTL не перечислен. Неизвестно, заменяют ли RTL пункты Read/Write Rank-to-Rank Training.

Turn Around Timing Training - TAT

Что делает. Подбирает интервалы чтение → чтение, чтение → запись, запись → чтение и запись → запись, включая смену ранга. Старый MRC оптимизирует соответствующие варианты tRDRD, tRDWR, tWRRD и tWRWR, а также момент включения и длительность ODT приёмника CPU.
Практический выбор. DISABLED. Память и третичные тайминги настраиваю вручную, поэтому автоматический подбор отключаю.
Ключевой нюанс. Старый MRC настраивает ODT и при одном ранге. В Z890 TAT сохранён.

6.10 СИГНАЛ DDR5

DFE настраивает приём данных внутри DRAM при записи, DCA — форму выходных сигналов при чтении.

DIMM DFE Training - DIMMDFE

Что делает. Обучает Decision Feedback Equalization в приёмнике DRAM при записи: CPU → память. DFE учитывает предыдущие биты и компенсирует их влияние на распознавание текущего.
Практический выбор. AUTO. При явном управлении этапами исходно ENABLED; DISABLED проверить при воспроизводимо неудачном обучении либо ручной настройке DIMM DFE.
Ключевой нюанс. Аппаратный DFE может работать и при отключённом обучении.

EARLY DIMM DFE Training - EARLYDIMMDFE

Что делает. Отдельный ранний проход настройки DFE DRAM. Точный порядок поиска и взаимодействие с основным DIMM DFE в BIOS Apex не раскрыты. Неизвестно, может ли один проход заменить другой.
Практический выбор. AUTO. ENABLED и DISABLED сравнивать отдельно при конкретной проблеме обучения.

DRAM EMPHASIS Training - DRAMEMPHASIS

Что делает. Назначение переключателя для DDR5 в BIOS Apex не раскрыто.
Практический выбор. AUTO.

DRAM DCA Training - DRAMDCA

Что делает. Обучает Duty Cycle Adjuster внутри DRAM: корректирует длительность высокого и низкого уровней выходных DQ/DQS при чтении, память → CPU. Цель — уменьшить искажение полупериодов, приблизив их к 50/50.
Практический выбор. AUTO. При явном управлении этапами исходно ENABLED; DISABLED проверить при воспроизводимом ухудшении обучения.

DQS OFFSET ADJUST Training - DQSOFFSETADJUST

Что делает. Реализация прохода в BIOS Apex не раскрыта. DDR5 предусматривает Read DQS Offset Timing через MR40: строб DQS начинает передачу раньше относительно DQ. Связь этого переключателя с MR40 не подтверждена.
Практический выбор. AUTO. ENABLED/DISABLED сравнивать отдельно при конкретной проблеме обучения.
Ключевой нюанс. По документации DRAM, при изменении MR40 момент передачи данных и Read Latency остаются прежними.

Z890: в E25061 отдельно указан DIMM DFE Training; остальные четыре пункта этого блока не перечислены. Duty Cycle Correction for LP5 DCA рассчитан на LPDDR5. Подтверждений, что он может заменить DRAM DCA при настройке DDR5, нет.

6.11 ЗАПАС СИГНАЛА, ПРОВЕРКИ И РЕМОНТ

Запас — расстояние от рабочей точки до границы ошибок по времени или Vref. Эти пункты отвечают за измерения, проверки обучения и адресации, повторное обучение и ремонт DRAM. Проверку профиля под нагрузкой выполняют отдельно.

Rank Margin Tool Per Bit - RMTBIT

Что делает. Измеряет запас отдельных битов DQ по времени и порогу приёма. В старом MRC запускается отдельным флагом без проверки флага RMT; зависимость в современных ASUS BIOS не раскрыта.
Практический выбор. AUTO либо DISABLED, если результаты не используются; ENABLED — для диагностики с доступом к данным.

Rank Margin Tool - RMT

Что делает. Оценивает запас по времени и Vref для чтения, записи и команд. Позволяет сравнивать обученные состояния.
Практический выбор. AUTO либо DISABLED для обычной работы; ENABLED — если есть чем прочитать результаты. Экспорт через BDAT включается отдельно. Отчёт при этом может оставаться недоступным в интерфейсе BIOS.

Memory Test - MEMTST

Что делает. Проверяет память при инициализации; охват и шаблоны ASUS не раскрыты.
Практический выбор. AUTO; ENABLED — при диагностике запуска. В E25061 для Z890 отдельный пункт не указан.

DIMM SPD Alias Test - ALIASCHK

Что делает. Предназначен для выявления наложения адресов DRAM при неверно описанной организации модуля. В старом коде сверяет геометрию и ёмкость по SPD; физический адресный тест не завершён.
Практический выбор. AUTO или ENABLED. DISABLED имеет смысл только при подтверждённом ложном срабатывании.

Post Package Repair Training - PPR

Что делает. Разрешает замену дефектных строк DRAM резервными: Soft PPR — временный ремонт, Hard PPR — постоянный, сохраняющийся после отключения питания.
Практический выбор. Для обычного разгона принудительно не включать; при ручном управлении исходно **DISABLED**. К Hard PPR не переходить из-за ошибок, которые возникают только при разгоне.
Ключевой нюанс. Тип ремонта и условия запуска могут задаваться отдельно. Для ASUS тип ремонта не установлен; в меню Z890 название без Training.

Retrain Margin Check - RMC

Что делает. В старом MRC проверяет запасы чтения, записи и команд; при недостаточном запасе повышает пороги оптимизаций и запрашивает повторное обучение в текущей инициализации. Выполнение зависит и от режима power training.
Практический выбор. AUTO. ENABLED — для проверки неповторяемого обучения; DISABLED — при проблеме самой проверки.

Margin Check Limit

Что делает. Выбирает проверку запаса для решения о повторном обучении на следующем запуске: DISABLED, L1, L2, BOTH.
Практический выбор. **ШТАТНОЕ ЗНАЧЕНИЕ**. Для диагностики начать с L1; L2 и BOTH проверять с учётом масштаба L2.

Margin Limit Check L2

Что делает. Задаёт порог: L2 = L1 × значение / 100. Пункт доступен при L2 или BOTH.
Практический выбор. **ШТАТНОЕ ЗНАЧЕНИЕ**; для сравнения — 100.
Ключевой нюанс. Большее значение задаёт более строгий порог проверки. Диапазон 1–300 указан для Z790; в руководстве Z890 границы не приведены.

6.12 ДОПОЛНИТЕЛЬНЫЕ АЛГОРИТМЫ Z890 APEX

В меню Z890 появились дополнительные этапы обучения и отдельные переключатели для части прежних функций. Здесь собраны отличия от Z790 по руководствам ASUS для Apex. Исходный выбор — AUTO; порядок сравнения настроек приведён в §6.2.

CA ODT Optimization

Что делает. Отдельная оптимизация терминации командно-адресных линий. В меню сохранён и DIMM CA ODT Training; разделение задач этих двух этапов ASUS не описывает.
Практический выбор. **AUTO**. При ручном поиске менять эти два пункта раздельно.

Unmatched Write Time Centering 1D - UNMATCHEDWRTC1D

Что делает. Отдельный одномерный этап выравнивания записи для Unmatched-пути. Его отличие от обычного Write Timing Centering 1D в открытом интерфейсе Intel не раскрыто.
Практический выбор. **AUTO**.

RxVref Per-Bit Training - RXVREFPERBIT

Что делает. Подбирает порог распознавания входного сигнала отдельно для битов данных на стороне приёмника CPU.
Практический выбор. **AUTO**.

DDR5 ODT Timing Config - DDR5ODTTIMING

Что делает. Отдельный этап настройки времени работы ODT DDR5: когда терминация включается и выключается относительно передачи данных.
Практический выбор. **AUTO**. ENABLED и DISABLED сравнивать по отдельности при воспроизводимой проблеме полного обучения.

Read CTLE Training - RDCTLET

Что делает. Настраивает линейный эквалайзер приёмника CPU. CTLE корректирует частотную характеристику входного тракта, уменьшая искажения сигнала при чтении.
Практический выбор. **AUTO**.

Ddr5 Rx Cross-Talk Cancellation - DDR5XTALK

Что делает. Управляет компенсацией перекрёстных помех в приёмном тракте DDR5: соседние линии могут наводить помеху на принимаемый сигнал.
Практический выбор. **AUTO**.

Unmatched Rx Calibration - RXUNMATCHEDCAL

Что делает. Калибрует приёмный тракт Unmatched. Его устройство и регулируемые величины в руководствах ASUS и открытом интерфейсе FSP не раскрыты.
Практический выбор. **AUTO**.

DQ/DQS Swizzle Training - DQDQSSWZ

Что делает. Настраивает соответствие логических линий DQ/DQS их физической разводке с учётом перестановок линий.
Практический выбор. **AUTO**.

Write DQ/DQS Retrain - WRTRETRAIN

Что делает. Управляет отдельным этапом повторной настройки взаимного положения DQ и DQS при записи. В старом MRC такой механизм описан для LPDDR; реализация для DDR5 в Z890 не раскрыта.
Практический выбор. **AUTO**.

Эти этапы калибруют внутренние узлы физического интерфейса памяти: компенсацию, фазовые интерполяторы, приёмники и линейные регуляторы напряжения.

Pre Training Comp Calibration - DDRPRECOMP

Что делает. Выполняет предварительную калибровку компенсации перед основными этапами обучения. В Z890 вынесена отдельно от последующей Comp Optimization.
Практический выбор. **AUTO**.

Ref PI Calibration - REFPI

Что делает. Калибрует опорный узел фазового интерполятора. PI формирует нужное положение фронта между доступными фазами тактового сигнала.
Практический выбор. **AUTO**.

Data PI Linearity Calibration - DATAPILIN

Что делает. Калибрует линейность фазовых интерполяторов тракта данных: одинаковым шагам управляющего кода должны соответствовать равномерные сдвиги фазы.
Практический выбор. **AUTO**.

Rx SAL Calibration - RXSALCAL

Что делает. Отдельная калибровка приёмника. Назначение узла SAL и регулируемые величины в руководствах ASUS и открытом FSP не описаны.
Практический выбор. **AUTO**.

VccClk FF Offset Correction - VCCCLKFF

Что делает. Корректирует смещение внутреннего узла VccClk FF. Расшифровка FF и связь с конкретным полем напряжения BIOS в изученных источниках не установлены.
Практический выбор. **AUTO**.

LVR Auto Trim - LVRAUTOTRIM

Что делает. Автоматически подстраивает внутренние линейные регуляторы напряжения PHY. В архитектуре Meteor Lake/Arrow Lake LVR питают внутренние узлы интерфейса памяти CPU.
Практический выбор. **AUTO**.

View Pin Calibration - VIEWPINCAL

Что делает. Служебная калибровка View Pin. Назначение узла и его связь с настройкой DDR5 в открытых руководствах не объяснены.
Практический выбор. **AUTO**.

Power Saving Meter Update - PWRMETER

Что делает. Обновляет служебную оценку экономии энергии. В старом MRC расчёт сравнивает состояние до и после оптимизации и передаёт результат контроллеру питания.
Практический выбор. **AUTO**.

В Z890 коррекция DCC разделена по узлам и сигналам. Отдельные пункты отвечают за обучение чтения и записи при работе с разными рангами и защиту от Rowhammer.

Duty Cycle Correction Downstream Training - DCCDOWNSTREAM

Что делает. Корректирует коэффициент заполнения в последующих узлах тактового тракта. Intel указывает область PI Serializer/LUT — сериализатор фазового интерполятора и его таблицу настроек.
Практический выбор. **AUTO**.

Duty Cycle Correction QCLK Calibration - DCCQCLK

Что делает. Калибрует коэффициент заполнения внутреннего тактового сигнала QCLK.
Практический выбор. **AUTO**.

Duty Cycle Correction Rise/Fall Training - DCCRISEFALL

Что делает. Выполняет отдельную коррекцию по нарастающим и спадающим фронтам, выравнивая длительности высокого и низкого уровней сигнала.
Практический выбор. **AUTO**.

Functional Duty Cycle Correction for DDR5 DQS - FUNCDCCDQS

Что делает. Выполняет функциональную коррекцию коэффициента заполнения для строба DDR5 DQS. Связь с прежним Tx Dqs Dcc Training не подтверждена.
Практический выбор. **AUTO**.

Functional Duty Cycle Correction for DDR5 CLK - FUNCDCCCLK

Что делает. Выполняет функциональную коррекцию коэффициента заполнения для тактового сигнала DDR5 CLK.
Практический выбор. **AUTO**.

Functional Duty Cycle Correction for Data DQ - FUNCDCCDQ

Что делает. Выполняет функциональную коррекцию коэффициента заполнения для линий данных DQ.
Практический выбор. **AUTO**.

Write Rank-to-Rank Training - TXRK2RK

Что делает. Отдельное обучение записи при работе с разными рангами. Подбираемые задержки в открытом FSP не перечислены; Turn Around Timing Training сохранён самостоятельным пунктом.
Практический выбор. **AUTO**.

Read Rank-to-Rank Training - RXRK2RK

Что делает. Отдельное обучение чтения при работе с разными рангами. Подбираемые задержки в открытом FSP не перечислены.
Практический выбор. **AUTO**. Рекомендации для RTL с Z790 сюда не переносить: связь этапов не подтверждена.

Row Hammering Prevention - ROWHAMMER

Что делает. Управляет защитой от ошибок соседних строк DRAM при многократной активации одних и тех же строк. В меню обучения Z890 это отдельный пункт; сама защита существовала и на прежних платформах.
Практический выбор. **AUTO**. Отключение ради разгона не рекомендую: оно затрагивает защиту данных. Конкретный механизм, выбираемый ASUS, не раскрыт.

> **ДЛЯ ОБЫЧНОЙ НАСТРОЙКИ ПАМЯТИ**
>
> Цель этой главы — разобрать, как работают переключатели TRAINING ALGORITHMS. Для обычного пользователя практический ориентир простой: 98% этих настроек стоит оставить в **AUTO**. Менять их имеет смысл при конкретной проблеме обучения, когда вы понимаете, что проверяете.

07 7.1 ЧТО ИМЕННО ТРЕБУЕТСЯ ДОКАЗАТЬ

Для проверки профиля DDR5 нужны разные нагрузки: отдельно проверяем хранение и передачу данных, контроллер памяти, тяжелую вычислительную нагрузку, повторяемость тренировки и запас при реальной температуре.

ПЯТЬ РАЗНЫХ ОБЪЕКТОВ ПРОВЕРКИ

Объект	Что может быть нестабильно	Чем проверяем	Что не доказывает один тест
DRAM и данные	Ячейки, строки, refresh (обновление), запись и чтение	Karhu, TM5, MemTest86, OCCT Memory	Исправность IMC под AVX-нагрузкой
IMC / PHY	Связь CPU с DIMM, VDD2/MC, TX, SA, Vref и сигнал	y-cruncher VT3/FFTv4, OCCT CPU + RAM	Отсутствие редкой ошибки хранения
CPU и кэш	Ядра, ring/кэш, напряжение и нагрев процессора	y-cruncher SVT и малые тесты с рабочим набором в кэше	Чистую стабильность модулей
Training	Разброс обучения, холодный/тёплый запуск и сохранённый быстрый путь	Несколько полных тренировок и запусков	Стабильность уже загруженной системы
Температура	tREFI, tRFC, напряжение DRAM и разный нагрев 1R/2R	Karhu/TM5 с HWiNFO и реальным обдувом	Поведение холодного комплекта

ЛЮБАЯ ПОДТВЕРЖДЕННАЯ ОШИБКА ОЗНАЧАЕТ НЕСТАБИЛЬНОСТЬ

Допустимого числа ошибок нет. Но место появления ошибки еще не называет виновника: Karhu может поймать CPU/кэш, y-cruncher - память или IMC, а MemTest86 - ошибку, зависящую от прошивки. Сначала воспроизводим симптом, затем меняем один параметр.

ПОРЯДОК ПРОВЕРКИ ПРОФИЛЯ

Шаг	Стадия	Практическое действие	Переходим дальше, когда
1	Быстрый отсев	10-30 минут профильной нагрузки после одного изменения	Нет ошибок и зависаний
2	Разделение причин	Сравнить SVT с VT3/FFTv4 и независимым RAM-тестом	Понятно, где воспроизводится сбой
3	Предзагрузка	MemTest86: четыре прохода после холодной тренировки	Нет адресных и битовых ошибок
4	Тепловой режим	Довести DIMM до ежедневного температурного плато	Профиль держит рабочий tREFI
5	Повторяемость	Холодный/тёплый запуск, сон и обычные задачи	Результат не зависит от одного удачного POST

ГЛАВНЫЙ ПРИНЦИП ЭТОЙ ГЛАВЫ

Связка из двух-трёх разных алгоритмов даёт больше информации, чем сутки одного теста. Для итогового профиля используем y-cruncher, Karhu, MemTest86 и RAM Test Pro от Светланы — по качеству тестирования я бы поставил его даже на первое место. Обязательную проверку запусков сохраняем; TM5 рассматриваю как альтернативный профильный инструмент.

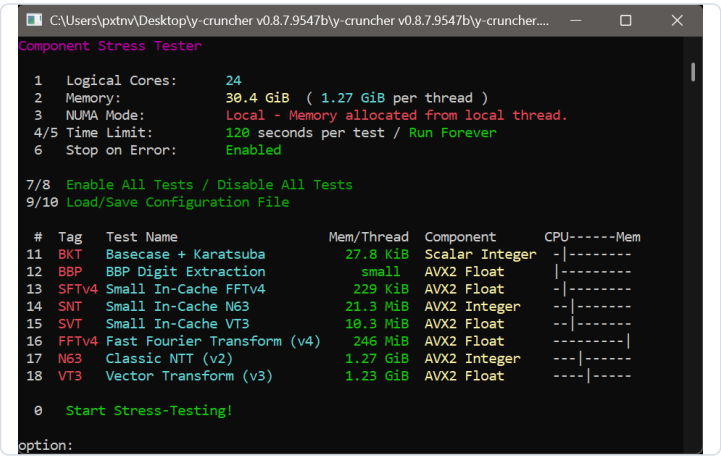
Длительность тестирования

Гонять один тест по принципу «чем дольше, тем лучше» — глупая трата времени. Профиль проверяется разными нагрузками: память, контроллер, нагрев, повторные тренировки и буты. Даже сравнительно короткие проверки в сочетании могут показать больше, чем слепой марафон одного алгоритма. У каждого теста должна быть задача. Без неё вы просто тратите своё время, гоняя многочасовые тесты ради тестов. Игнорируйте такие советы — эти люди весьма поверхностно разбираются в матчасти.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Методика этой редакции; y-cruncher и Karhu: ответы на вопросы; PassMark MemTest86: руководство; OCCT: описания тестов.

07 7.2 Y-CRUNCHER: КОМПОНЕНТНЫЕ НАГРУЗКИ

Используем только Component Stress Tester (компонентный нагрузочный тестер). Официальная сборка для Windows - v0.8.7.9547b; для Linux - v0.8.7.9547. На моём снимке запущена версия 0.8.7.9547b для Windows.



РАБОЧАЯ ОТПРАВНАЯ ТОЧКА

Memory (объём): для крупных тестов 80–90% свободной ОЗУ с запасом для ОС, без подкачки. NUMA: Local на обычной LGA1700/LGA1851. Time Limit: 60–120 с на компонент, не на всю сессию. Stop on Error: Enabled.

Набор инструкций зависит от бинарника. AVX2 на снимке — характеристика этого запуска. Для сравнения результатов записывайте версию, бинарник, потоки и объём памяти. Mem/Thread показывает расход памяти на поток: у компонентов он различается.

ЧТО ДЕЛАЕТ КАЖДЫЙ КОМПОНЕНТ

Тег	Алгоритм	Основная нагрузка	Роль в DDR5-диагностике
BKT	Basecase + Karatsuba*	Скалярное целочисленное умножение; малый набор	Арифметика CPU; малая зависимость от RAM
BBP	BBP Digit Extraction	Векторная арифметика с плавающей точкой; малый набор	Вычислительная часть CPU; не проверка всего объёма RAM
SFTv4	Small In-Cache FFTv4	Малый FFTv4: преобразование Фурье с плавающей точкой в кэше	CPU/кэш; дополнение к большому FFTv4
SNT	Small In-Cache N63	Малый N63: целочисленное NTT в кэше	CPU/кэш с другим типом арифметики
SVT	Small In-Cache VT3	Малый VT3: векторные вычисления, рабочий набор в кэше	CPU/кэш; сравниваю с большим VT3
FFTv4	Fast Fourier Transform v4	FFT с плавающей точкой; большой набор, сильная зависимость от пропускной способности RAM	CPU/кэш/IMC/RAM при активном обмене с памятью
N63	Classic 64-bit NTT v2	64-битное целочисленное NTT; большой рабочий набор	Иной алгоритм для совместной проверки CPU и RAM
VT3	Vector-Scalable Transform v3	Векторное преобразование; большой набор, CPU + IMC + RAM	Смешанная нагрузка на тракт DDR5; преемник VST

* В Command Lines.txt имя BKT включает Toom-Cook; по описанию разработчика, Toom-3 удалён из программы.

КАК Я СРАВНИВАЮ РЕЗУЛЬТАТЫ

SVT — малый вариант VT3 в кэше, а VT3 — преемник старого VST. Если SVT проходит, а VT3 падает, я проверяю профиль при большом рабочем наборе: CPU/кэш, IMC и RAM. При ошибках в обоих тестах начинаю с тех же узлов. Откатываю последнее изменение, повторяю проверку и добавляю независимый RAM-тест. FFTv4 проверяет совместную работу CPU и памяти.

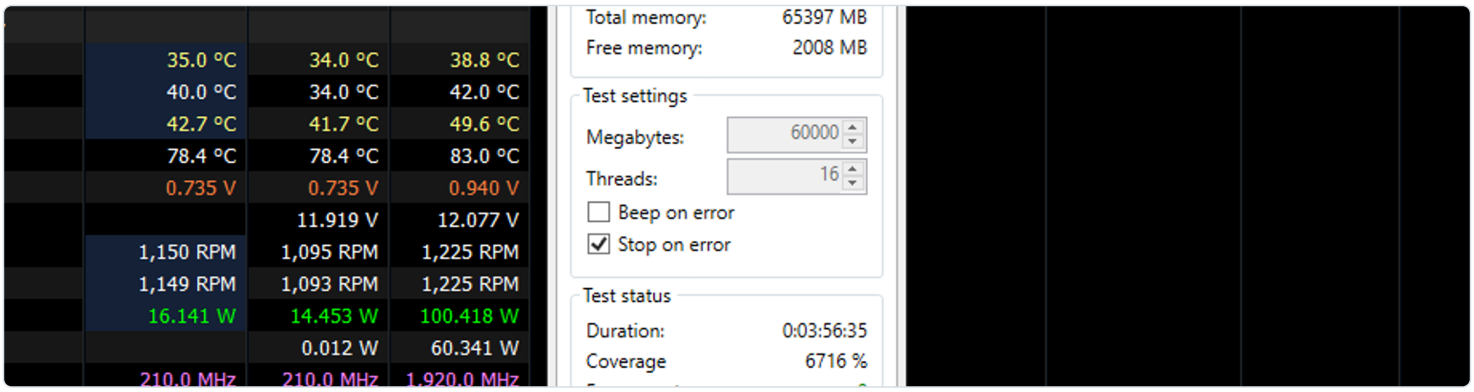
СРЕДНЕЕ ПРАКТИЧЕСКОЕ ВРЕМЯ

Быстрый отсев SVT + VT3: 20-30 минут. Кандидат на финал: 45-60 минут; до 60-90 минут, если нужно выйти на температурное плато. Это ориентиры моей методики. После выхода на температурное плато проверяю профиль другими алгоритмами и повторяю запуски.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Alexander J. Yee: y-cruncher v0.8.7, история версий, алгоритмы умножения, выделение памяти, ответы на вопросы; пакет 0.8.7.9547b.

07 7.3 KARHU RAM TEST

RAM Test не является устаревшим инструментом только из-за возраста интерфейса. Разговоры об этом без разбора алгоритма - обычный вброс людей, которые вообще не понимают, как и что работает и почему: по такой логике математика тоже устарела, большая часть ее алгоритмов появилась сильно задолго до DDR5. А если предметно: покажите характерные для DDR5 сценарии нестабильности, которые не ловит Karhu, и сравнительные тесты, которые это подтверждают. RAM Test разработан и издается финской Karhu Software Oy; стабильная версия - 1.1.0.0, **а ветка 2.0 находится в разработке**.



СКОЛЬКО ТЕСТИРОВАТЬ: АКТУАЛЬНАЯ СТАТИСТИКА РАЗРАБОТЧИКА

До момента ошибки	Найдено ошибок	Как использовать
10 минут	74,89%	Быстрый отсев грубо неверного шага
30 минут	87,62%	Промежуточная проверка после изменения тайминга или напряжения
1 час	92,97%	Минимум для поиска части периодических ошибок
3 часа	97,84%	Рациональная проверка готового кандидата
6 часов	99,30%	Сильный финальный прогон; дальше отдача резко снижается
12 / 24 часа	99,91 / 99,99%	Редкий поиск плавающего сбоя, а не ежедневный ритуал

10 000% - УДОБНЫЙ ОРИЕНТИР, НО УЖЕ НЕ ДЕЙСТВУЮЩАЯ РЕКОМЕНДАЦИЯ РАЗРАБОТЧИКА

Актуальные ответы разработчика советуют прежде всего учитывать длительность. Coverage (объём выполненной проверки) - накопленная работа относительно выделенной области, а не процент проверенных физических ячеек и не вероятность стабильности. Его рост зависит от объёма, CPU, потоков и кэша.

НАСТРОЙКИ И ТЕПЛОВОЙ РЕЖИМ

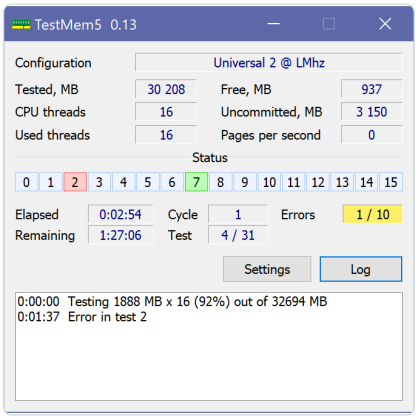
Поле	Практическое значение	Почему
Megabytes	Около 85% физической ОЗУ; системе оставить примерно 15%	Не занимать всю RAM: запас для Windows и фоновых процессов, без подкачки
Threads	Число физических ядер; для 14900K/KS - 24	Так рекомендует README Karhu
CPU cache / RNG	Default / Default	Enabled добавляем только как совместный CPU/кэш тест; XORWOW нужен главным образом Windows 7
Stop on error	Включить	Первая ошибка уже отменяет стабильность

ОБДУВ И РАБОЧАЯ ТЕМПЕРАТУРА ПАМЯТИ

При повышенных VDD/VDDQ и tREFI выше примерно 30 000 я использую направленный обдув уже во время настройки и слежу за SPD Hub в HWiNFO. Затем профиль обязательно проверяется с ежедневным охлаждением. На моих TeamGroup Xtreem при tREFI 131K ошибки появляются уже около 47 °C; у другого комплекта предел будет иным, а 2R обычно чувствительнее.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Karhu RAM Test 1.1.0.0: сайт, README, ответы на вопросы и архив за 2021 год; HWiNFO: контроль показателей. Снимок: мой прогон.

07 7.4 TESTMEM5 / TM5



МОЯ ПОЗИЦИЯ

Я сам TM5 не использую: в моей методике программа не дала дополнительного сигнала, которого я не получал бы от Karhu и y-cruncher. TM5 остаётся популярным бесплатным инструментом. На снимке экрана Universal 2 уже обнаружил ошибку.

Оригинальный TestMem5 0.12 написал Serj; развитие продолжил CoolCmd. Актуальная версия 0.13.1 исправляет преждевременное окончание, неверный объем тестируемой памяти и молчаливые ошибки выделения. Запускаем от администратора и проверяем версию TM5.exe/TM5.dll.

КОНФИГУРАЦИЯ ОПРЕДЕЛЯЕТ ХАРАКТЕР ТЕСТА

Конфигурация	Создатель	Назначение	Место в Intel DDR5
DDR5 Intel / OptimalforIntelDDR5	anta777	Профиль именно для Intel DDR5	Самая логичная отправная точка
Universal 2	LMHz	Универсальный профиль; по умолчанию в 0.13.1	Быстрый общий контроль
Absolut	anta777	Профиль с акцентом на проверке матрицы памяти	Финальная независимая проверка
Extreme	anta777	Старый длительный универсальный профиль	Рабочий, но не DDR5-специфичный
1usmus v3	1usmus	Короткий диагностический профиль	Исторический; не считать эталоном DDR5
Default	Serj	Оригинальная базовая последовательность	Не лучший выбор для современного разгона

KARHU И TM5 РЕШАЮТ ПОХОЖУЮ ЗАДАЧУ ПО-РАЗНОМУ

Свойство	Karhu RAM Test	TestMem5 0.13.1
Модель	Закрытый единый алгоритм	Движок с пользовательскими файлами конфигурации
Прогресс	Время и coverage	Заданное время, последовательности и тесты
Настройка	Кэш, RNG, FPU, объем и потоки	Шаблоны, блоки, длительность и порядок
Повторяемость	Проще сравнивать одинаковые запуски	Результат сильнее зависит от конфигурации
Лицензия	Платная	Бесплатная

НОМЕР ОШИБКИ - НЕ ГОТОВЫЙ ДИАГНОЗ

Таблицы вида «ошибка N = конкретный тайминг» основаны на наблюдениях сообщества и зависят от конфигурации. Используем их только как слабую подсказку. Для A/B-шагов достаточно 10-30 минут; кандидату можно дать 1-2 часа DDR5 Intel или Universal 2 и затем подтвердить результат другим алгоритмом.

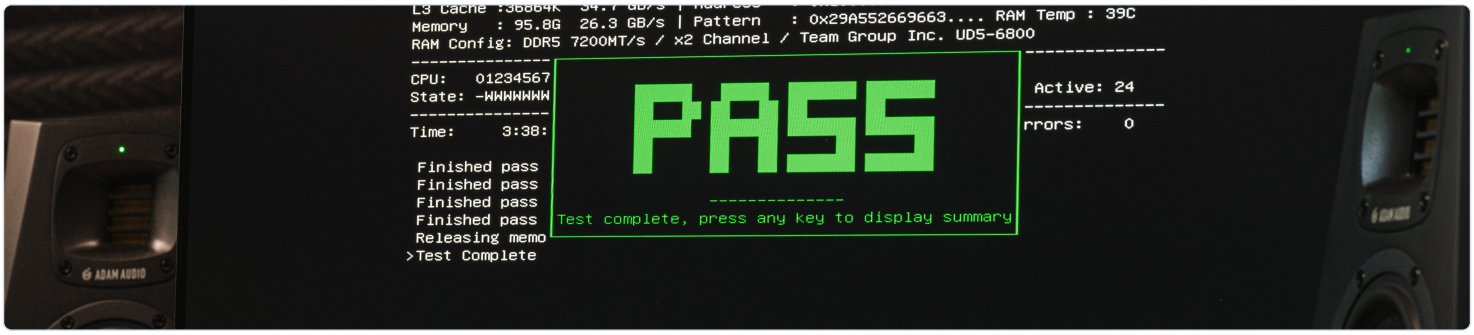
НЕ ИСПОЛЬЗОВАТЬ СЛУЧАЙНЫЕ РЕПАКИ

Официальные исполняемые файлы 0.13.1 не подписаны и могут вызывать эвристику антивируса. Это не оправдывает архивы с неизвестными TM5.dll, MT0.dll или EXE: нужные популярные конфигурации уже включены в выпуск CoolCmd.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: CoolCmd/TestMem5 v0.13.1: выпуск и документация; включённые конфигурации Serj, LMHz, anta777 и 1usmus; 02.09.2026.

07 7.5 MEMTEST86 FREE / PRO

PassMark MemTest86 v11.7 Build 1000 - автономное UEFI-приложение. Образ записывается на USB, накопитель выбирается в Boot Menu, после чего MemTest86 работает без Windows или Linux. Используется для базового и сервисного тестирования комплектов в режиме UEFI.



НАСТРОЙКА ДЛЯ DDR5

Параметр	Практический выбор	Смысл
CPU Mode	Parallel	Самый быстрый штатный режим; Single/Round Robin/Sequential - только диагностика UEFI или ядер
Passes	4 прохода	Free: максимум 4; первый сокращенный, следующие 3 полные. Четыре полных - только Pro/Site через PASS1FULL=1
Tests	Free: 0-10 и 13; Pro/Site: 0-13	Tests 11/12 - 64/128-bit проверки только Pro/Site; Test 13 Row Hammer доступен в Free
Test 14 DMA	Выключен по умолчанию	Дополнительная диагностика DMA/USB, не штатный тест разгона памяти

ЧЕТЫРЕ ПРОХОДА ПЕРЕД ЗАГРУЗКОЙ ОС

Официальный пример PassMark - около 15 минут за один проход и 120 минут за четыре, но это не универсальное среднее: объем RAM, CPU, выбранные тесты и режим кэша меняют время радикально. В Free четыре прохода - один сокращенный и три полных. PASS1FULL=1 делает первый проход полным, но доступен через mt86.cfg только в Pro/Site. Даже четыре прохода без ошибок не заменяют Karhu/y-cruncher под ОС.

FREE, PRO И ECC

Возможность	Free	Pro
Основные тесты	До 4 проходов; до 16 логических CPU; без Tests 11/12	До 999 проходов; больше CPU; Tests 11/12 доступны
Автоматизация	Ручной запуск и стандартный отчет	mt86.cfg, профили, расширенные отчеты и политика кэша
ECC	Определение и отчет поддерживаемого системного ECC	Внесение ошибок ECC на совместимых CPU/IMC

КАК РАБОТАЮТ ON-DIE ECC И СИСТЕМНЫЙ ECC

DDR5 on-die ECC исправляет ошибки внутри микросхемы DRAM, но не защищает передачу по каналу. Счётчики ECS (Error Check and Scrub) доступны через регистры при поддержке платформы; это не системный ECC-отчёт. Для side-band ECC (коррекции по дополнительным битам ECC) нужны совместимые CPU/IMC, плата и ECC DIMM. Corrected ECC errors (исправленные ошибки ECC) тоже нельзя игнорировать. Внесение ошибок в Pro проверяет механизм ECC, а не обычную UDIMM.

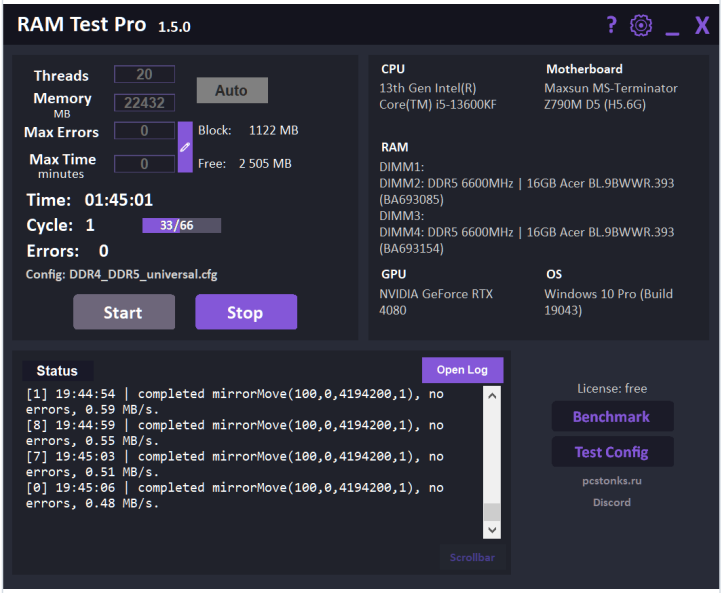
TEST 13 HAMMER И TEST 14 DMA

Hammer оставляем: тест ищет ошибки соседних строк из-за частых активаций и проверяет отдельный класс рисков refresh (регенерации заряда ячеек). DMA (прямой доступ устройства к памяти без обычной обработки CPU) экспериментален и отключён: ошибка может относиться к USB-накопителю или UEFI-драйверу. Поэтому проверку повторяют на другом USB-накопителе.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: PassMark MemTest86 v11.7: руководство, издания, время, ECC, тесты 13/14; SK hynix DDR5 32Gb M-die, ред. 1.2, §4.37. Мой прогон v11 Pro.

07 7.6 RAM TEST PRO

RAM Test Pro 1.5.0 - бесплатная 64-битная утилита тестирования памяти от **Светланы (PCSTONKS)** для Windows 10/11. Она сочетает настраиваемые последовательности проверки, журнал ошибок, WHEA-наблюдение, поддержку NUMA/Large Pages и отдельный тест производительности DDR2-DDR5.



РЕКОМЕНДАЦИИ PCSTONKS

ПО АКТУАЛЬНОМУ РУКОВОДСТВУ RAM TEST PRO

- Закрыть лишние программы, освободить максимум RAM и не использовать систему во время прогона.
- Ручной режим: минимум 800 МБ на блок, больше - лучше. Оставить системе 300-500 МБ от доступной свободной памяти.
- DDR5 тестировать не менее 6 часов; DDR4 - 3-4 часа.
- Контролировать охлаждение памяти и CPU; использовать только безопасные напряжения.

МОЙ ПРОМЕЖУТОЧНЫЙ A/B-ЭТАП

20-30 минут - короткий промежуточный прогон. Финальная проверка по PCSTONKS - не менее 6 часов для DDR5.

ЧТО ОТЛИЧАЕТ RAM TEST PRO

Часть	Что реализовано	Практический смысл
Движок	Собственное x64-ядро и формат cfg - по описанию Светланы	Гибкая настройка последовательности и параметров тестов
Алгоритмы	Inverse, mirror move, refresh, pseudo-random и I/O/AVX	Порядок и параметры меняются в настройках
Диагностика	Позиция ошибки, журнал, WHEA и остановка по лимиту	Больше контекста, чем один счетчик Errors
Платформы	Многоядерные CPU, NUMA и экспериментальные Large Pages	Полезно не только на обычной игровой системе
Оценка	Read/Write/Copy, задержка и случайный доступ	Дополнительная точка сравнения, но не замена AIDA64/MLC

ДОПОЛНИТЕЛЬНО:

Результат RAM Test Pro подтверждаем y-cruncher, MemTest86 либо другой независимой нагрузкой. Повторяем проверку после холодных и тёплых запусков.

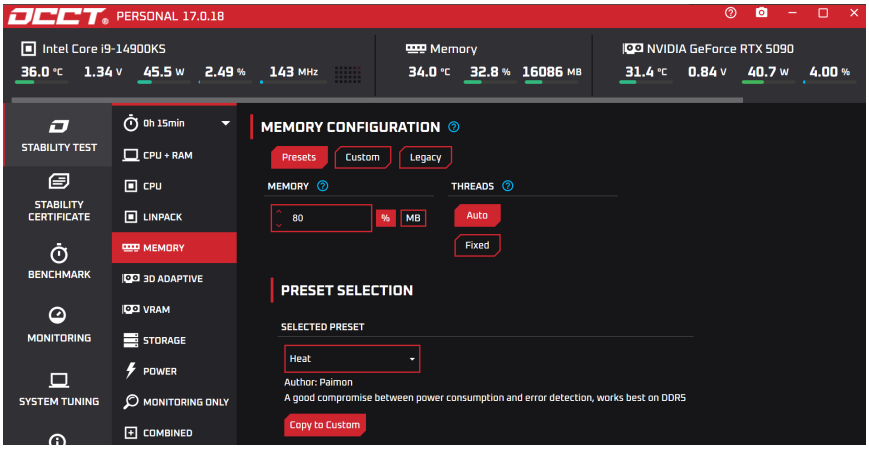
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Svetlana / PCSTONKS: RAM Test Pro 1.5.0, официальный сайт, руководство и примечания к выпуску.

07 7.7 ДОПОЛНИТЕЛЬНЫЕ ИНСТРУМЕНТЫ

Эти программы не обязательны, но помогают быстро подтвердить отдельную гипотезу и получить вторую точку зрения. Базой моей методики остаются Karhu + y-cruncher; RAM Test Pro от Светланы (PCSTONKS) разобран в 7.6 как бесплатная альтернатива для дополнительной проверки. Версию, настройки, длительность, температуру и первую ошибку всегда сохраняем вместе со снимком экрана.

ПРИМЕР НАСТРОЙКИ OCCT MEMORY





Инструмент	Когда полезен	Ограничение	Практическое время
OCCT Memory	Быстро ловит ошибки передачи, частоты и таймингов под Windows	Не видит память, занятую ОС	15-30 минут
OCCT CPU + RAM	Проверяет общий тракт CPU и памяти; отслеживает WHEA	Сложнее локализовать причину	20-45 минут
HCI MemTest 7.0	Простой альтернативный Windows RAM-тест	Больше ручной настройки; медленнее Karhu. Pro удобнее распределяет потоки	400%+ как базовый ориентир
Прикладная задача	Игра, архиватор, компиляция, расчёт изображения и сон системы	Не дает контролируемого покрытия	Обычный рабочий цикл

7.8 РЕКОМЕНДУЕМЫЕ СВЯЗКИ И ДЛИТЕЛЬНОСТЬ

Этап	Основная связка	Что закрывает	Ориентир
Один тайминг	Karhu	Быстрый отклик на последнее изменение	10-30 минут
Частота / питание	y-cruncher SVT + VT3, затем FFTv4	CPU/кэш против IMC/RAM и большой набор	20-30 минут
Готовый кандидат	y-cruncher + Karhu; TM5/RTP - лишь дополнительная точка зрения	Разные алгоритмы под Windows	45-60 минут + 1-3 часа Karhu
Предзагрузка	MemTest86 4 прохода	Грубые адресные, битовые и Hammer-ошибки	До завершения
Рабочий профиль	MemTest86 + y-cruncher + Karhu; холодные и тёплые запуски	Данные, IMC, температура и повторяемость	4 прохода + 45-60 мин + 3-6 ч Karhu

НЕТ УНИВЕРСАЛЬНОГО «ДОСТАТОЧНО N ЧАСОВ»

Чем меньше шаг, тем короче промежуточный тест. Длинный финальный прогон начинается только после того, как профиль пережил несколько коротких A/B-проверок. Если ошибка появляется за минуту, нет смысла ждать оставшиеся часы; если только после прогрева - сначала фиксируем температурный порог.

РЕКОМЕНДУЕМАЯ БАЗА ЭТОГО РУКОВОДСТВА

База моей методики - Karhu + y-cruncher; MemTest86 добавляет независимую UEFI-проверку. Диапазоны 1-3 и 3-6 часов относятся именно к Karhu и не заимствованы у PCSTONKS. TM5 или RTP допустимы только как дополнительная независимая точка зрения: их зеленый прогон не заменяет базовый критерий Karhu. OCCT и HCI подключаем лишь под отдельную диагностическую задачу.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: OCCT: описания тестов; HCI MemTest 7.0: сайт; PCSTONKS RAM Test Pro: документация; сводная методика руководства.

07 7.9 ДИАГНОСТИКА ОШИБОК И КРИТЕРИИ ГОТОВНОСТИ

После ошибки сначала выясняем условия её появления. Смотрим на тест, время, температуру, WHEA, тип запуска и последнее изменение; затем возвращаем только один параметр.

СИМПТОМ -> ПЕРВАЯ ГИПОТЕЗА -> СЛЕДУЮЩИЙ ТЕСТ

Симптом	Первая гипотеза	Что сделать следующим
Счетчик ошибок данных растет сразу	Последнее изменение OC; CPU/кэш, память, IMC или сигнал	Откатить шаг; повторить на известной базе; сохранить текст и условия ошибки
Тест не может выделить память	Запрошенный объем, ограничения программы или доступная RAM	Уменьшить выделение; проверить настройки и сообщения программы
Тест работает необычно медленно	Подкачка на диск, фоновая нагрузка, режим теста	Проверить использование RAM/подкачки и повторить в сопоставимых условиях
Ошибка только после прогрева	tREFI/tRFC, DRAM VDD, охлаждение или 2R	Зафиксировать SPD Hub; снизить tREFI либо улучшить ежедневный обдув
SVT и VT3 падают	CPU/кэш, ring, питание CPU либо общий предел по CPU/IMC, нагреву и питанию	Ослабить CPU OC; сравнить SFTv4/SVT и OCCT CPU
SVT проходит, VT3/FFTv4 падают	IMC, VDD2/MC, TX/SA, память или сигнал	Сравнить Karhu; вернуть Auto ODT; проверить диапазон напряжений
MemTest86 ошибается до ОС	Грубая нестабильность памяти/IMC, адресация или UEFI/BIOS	JEDEC, другой DIMM/слот, повтор после Clear CMOS и холодной тренировки
Ошибка после холодного запуска	Неповторяемый результат тренировки или ускоренный запуск	Выключить MRC Fast Boot; после трёх холодных запусков сравнить рабочие значения
WHEA без ошибки теста RAM	CPU / IMC / межсоединения, а не обязательно DRAM	OCCT CPU + RAM и отдельный CPU-тест; проверить журнал WHEA

Ошибки данных и выделения памяти учитываются раздельно. Подкачка (обмен страницами памяти с диском) может резко замедлить тест, но сама по себе не объясняет счётчик ошибок RAM.

НЕ ЛЕЧИТЬ ОШИБКУ СЛУЧАЙНЫМ ПОВЫШЕНИЕМ НАПРЯЖЕНИЯ

У SA, TX, MC/VDD2 и DRAM VDD/VDDQ есть рабочие диапазоны: лишнее напряжение способно ухудшить сигнал и тренировку, усилить нагрев. Возвращаем последнюю проверенную ступень и двигаем одну линию небольшим шагом в обе стороны.

КРИТЕРИИ ГОТОВОГО ПОВСЕДНЕВНОГО ПРОФИЛЯ

Шаг	Требование	Что сохраняем
1	Четыре прохода MemTest86 без ошибок	HTML/фото отчета и версию 11.x
2	45-60 минут y-cruncher SVT + VT3 + FFTv4	Версию, память, лимит, первую/последнюю температуру
3	Karhu 3-6 часов; TM5/RTP - только дополнительный прогон	Время, coverage, объем, потоки и 0 ошибок
4	По три холодных и тёплых запуска; сон, если используется	Поведение POST, Q-Code и обученные значения
5	Финальный тепловой прогон при ежедневном охлаждении	Максимум SPD Hub, WHEA и температуру воздуха
6	Обычные задачи не показывают регрессий	Архиватор/игру/расчёт изображения; копию профиля

ТОЧКА ОСТАНОВКИ

Профиль готов, когда проходит разные алгоритмы, повторяется после полного обесточивания и сохраняет запас при ежедневной температуре.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Методика глав 03-07; официальная документация y-cruncher, Karhu RAM Test, PassMark MemTest86, OCCT и HWiNFO.

08 8.1 ЧТО ИМЕННО ИЗМЕРЯЕТ ТЕСТ ПРОИЗВОДИТЕЛЬНОСТИ

Для DDR5 оцениваем пропускную способность, задержку, влияние кэша и результат в прикладной задаче. Стабильность проверяем по методике главы 7.

Сравнение имеет смысл только внутри одной программы и версии, при одинаковых частотах CPU/Ring, фоновой нагрузке Windows, охлаждении и состоянии защитных функций ОС.

ЧЕТЫРЕ РАЗНЫХ ТИПА РЕЗУЛЬТАТА

Метрика	Что показывает	Что особенно влияет
Read	Скорость чтения данных из памяти	Частота, IMC, Gear, каналы, потоки и реализация теста
Write	Скорость записи в память	Архитектура CPU/IMC, частота, тайминги и алгоритм
Copy	Копирование данных: чтение и последующая запись	Полный тракт памяти, кэш и размер рабочего набора
Latency	Полная задержка доступа в наносекундах	Все тайминги, частота, Gear, Ring/Uncore и фон ОС

ТРИ УРОВНЯ ПРОВЕРКИ РЕЗУЛЬТАТА

1 СИНТЕТИКА

AIDA64, MLC или OCCT показывают предел конкретного алгоритма.

2 ПРИКЛАДНОЙ ТЕСТ

7-Zip, Cinebench или CPU-лимитная игра проверяют, дошел ли выигрыш до задачи.

3 СТАБИЛЬНОСТЬ

Глава 07 отдельно ищет ошибки. Высокий балл не означает стабильный профиль.

ПРОВЕРЯЙТЕ ВЫИГРЫШ В СВОИХ ЗАДАЧАХ

Большая пропускная способность не гарантирует лучший 1% low и меньшая задержка AIDA64 не обеспечит меньшую задержку в игре. Сначала оцениваем медиану прогонов, затем подтверждаем эффект отдельной практической задачей.

ПРАВИЛО ЭТОЙ ГЛАВЫ

Меняем один профиль, сохраняем одинаковую среду и не выбираем самый удачный запуск. Разницу меньше естественного разброса не считаем улучшением.

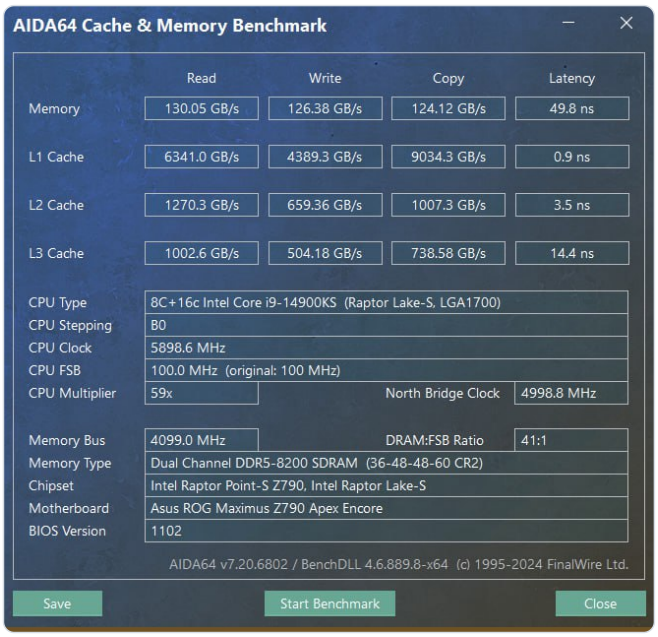
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: FinalWire AIDA64: методика тестов производительности; сводная методика измерений глав 03-07.

08 8.2 AIDA64 EXTREME



AIDA64 Cache & Memory Benchmark - быстрый синтетический тест для сравнения профилей на одной системе. По опубликованному разработчиком описанию Read/Write работают с блоком 64 МБ, а Copy переносит 32 МБ и считает оба направления трафика. Latency использует случайные адреса внутри блоков.

КАК УСТРОЕН CACHE & MEMORY BENCHMARK



READ / WRITE

Многопоточные чтение и запись. Больше - лучше.

COPY

Чтение + запись через CPU. Хорошо показывает полный тракт.

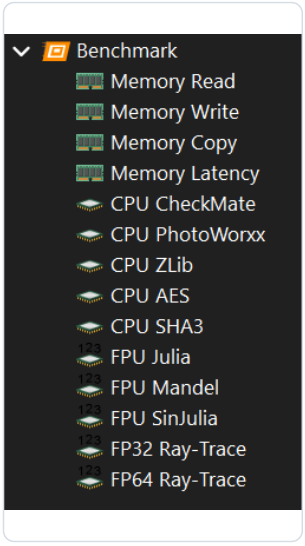
LATENCY

Случайный доступ в нс. Меньше - лучше; это не один tCL.

МОЙ ЭТАЛОННЫЙ ТЕСТ 8200

130,05 / 126,38 / 124,12 ГБ/с и 49,8 нс на 14900KS.

ПОЛЕЗНЫЕ ТЕСТЫ ИЗ ОБЩЕГО РАЗДЕЛА BENCHMARK



ОСНОВНОЙ НАБОР

Memory Read, Write, Copy и Latency - прямое сравнение профиля DDR5.

CPU + ПАМЯТЬ

CPU PhotoWorxx особенно чувствителен к кэшу и задержке; CPU ZLib умеренно зависит от памяти.

ПРЕИМУЩЕСТВЕННО CPU

AES, SHA3, Julia, Mandel, SinJulia и Ray-Trace полезны как контроль CPU, а не как оценка DDR5.

Hardware Prefetcher в ASUS Z790 управляет MLC Streamer: распознаёт последовательные обращения и заранее подгружает данные в L2. Это отдельная настройка от Adjacent Cache Line Prefetch; эффект зависит от нагрузки.

> Отключение Hardware Prefetcher в BIOS результирует в снижении Read/Write/Copy. Я не помню точно, что конкретно он факапит, но вроде Copy страдает больше всего.

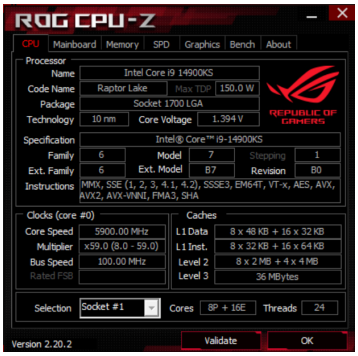
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: FinalWire AIDA64 8.35.8400: Cache & Memory, CPU/FPU и пояснения разработчика. Снимки: мои измерения. Hardware Prefetcher: ASUS ROG Z790 BIOS, с. 67; Intel Hardware Prefetch Controls, § 1.3.1.

08 8.3 CPU-Z: НАСТРОЙКИ И SPD

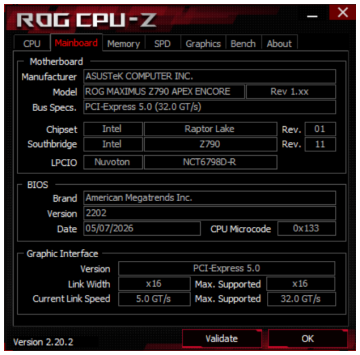
CPU-Z фиксирует конфигурацию системы: модель и stepping (ревизию) CPU, плату, BIOS, фактическую частоту памяти, активные первичные тайминги и SPD каждого модуля.

МОИ ВКЛАДКИ CPU-Z: ЧТО СОХРАНЯТЬ ВМЕСТЕ С РЕЗУЛЬТАТОМ

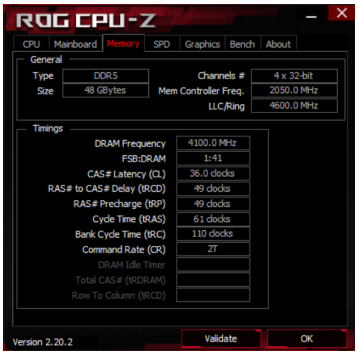
1. CPU



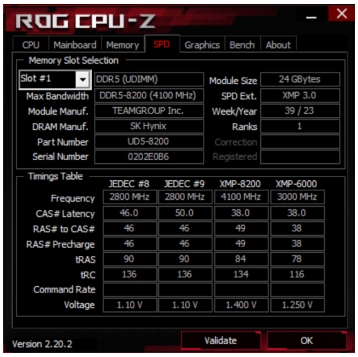
2. MAINBOARD



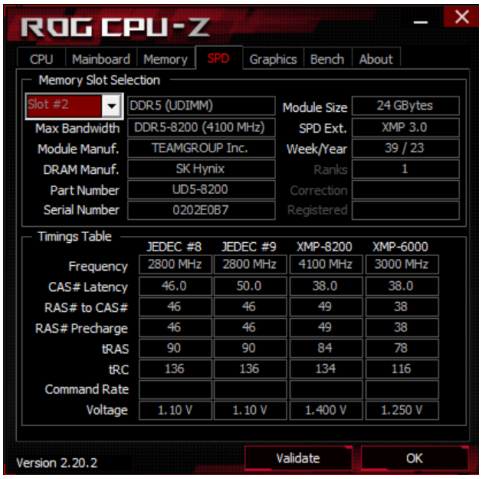
3. MEMORY



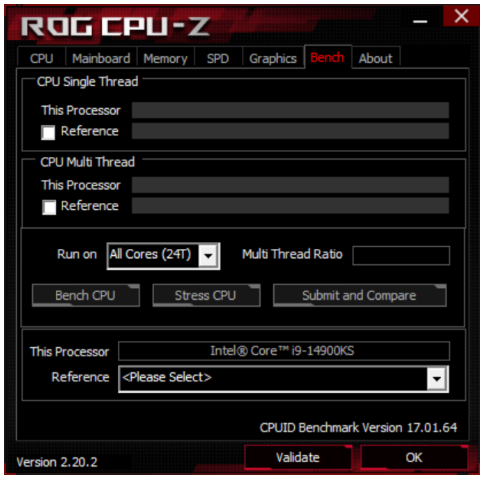
4. SPD / SLOT 1



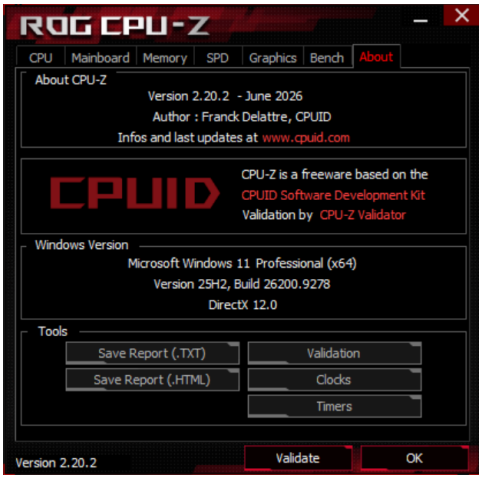
5. SPD / SLOT 2



6. BENCH



7. ABOUT



КУДА СМОТРЕТЬ В ПЕРВУЮ ОЧЕРЕДЬ

Вкладка	Что проверяем	Как читать
CPU / Mainboard	Модель, stepping, BCLK, плата, BIOS, микрокод	Фиксируем платформу и состояние CPU для повторения
Memory	DRAM Frequency, 4 x 32-bit, tCL/tRCD/tRP/tRAS/tRC и CR	4100 МГц x 2 = DDR5-8200; это действующие параметры
SPD каждого слота	Объём, производитель DRAM, ранги, модель, серийный номер, JEDEC/XMP	SPD хранит профили модуля, но не доказывает, что XMP сейчас активен
Bench / About	Быстрый CPU-балл и точную версию CPU-Z	Bench не тестирует RAM; версию фиксируем на снимке

MEMORY И SPD ОТВЕЧАЮТ НА РАЗНЫЕ ВОПРОСЫ

Memory показывает, с чем система работает сейчас. SPD показывает записанные в выбранном DIMM профили JEDEC/XMP и паспортные данные. CPU-Z Validation фиксирует конфигурацию и частоту, но не подтверждает стабильность.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: CPUID CPU-Z 3.01 и Validator V3: официальная документация. Снимки: моя система.

08 8.4 HWINFO: КОНТРОЛЬ ПОКАЗАТЕЛЕЙ



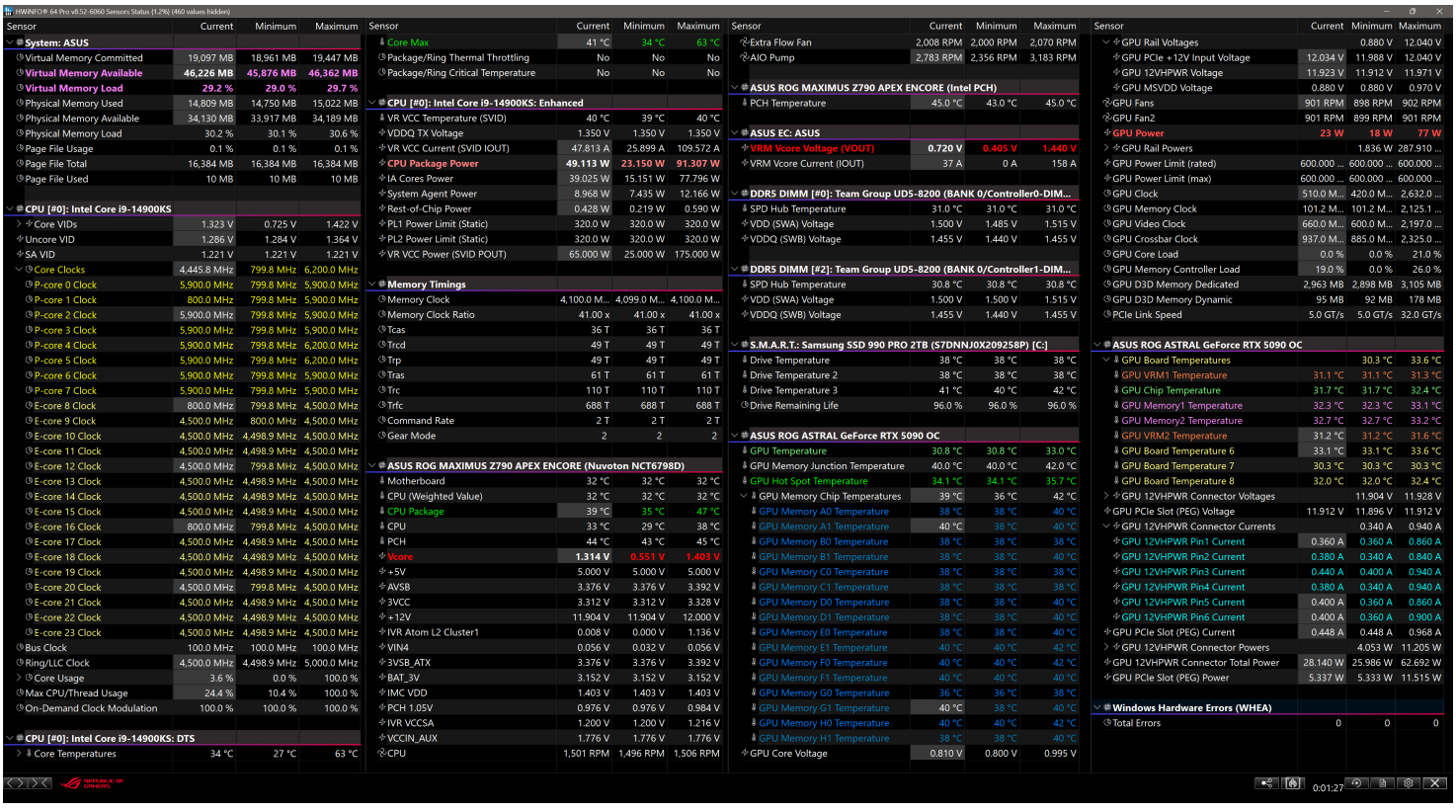
HWiNFO - основной и, на мой взгляд, лучший инструмент контроля показателей. Он показывает температуру модулей, реальные* напряжения, частоты CPU/Ring, снижение частот по ограничениям и счётчики WHEA.

* Показания служат для оценки: телеметрия PMIC может ошибаться. Фактическое напряжение и его пульсации проверяют осциллографом.

МИНИМАЛЬНЫЙ НАБОР ДАТЧИКОВ

Показание	Что сохраняем	Важный нюанс
SPD Hub Temperature	Current, Maximum и Average отдельно для каждого DIMM	Это температура SPD Hub, а не непосредственно кристаллов DRAM
VDD / VDDQ	Показания обоих модулей	Если поддерживаются; аномалии перепроверяем с учетом PMIC и ПО
Memory Timings	Memory Clock, Gear и действующие тайминги	Быстрая проверка, что система загрузила нужный профиль
CPU / Ring	Частоты, лимиты мощности, снижение частот	Режим CPU влияет на результат теста
WHEA	Счетчик до и после прогона	Рост требует диагностики, но не указывает автоматически на RAM

МОЙ РАБОЧИЙ ЭКРАН SENSORS



ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: HWiNFO 8.55: документация и рекомендации разработчика по SPD Hub Temperature и WHEA. Снимки: моя система.

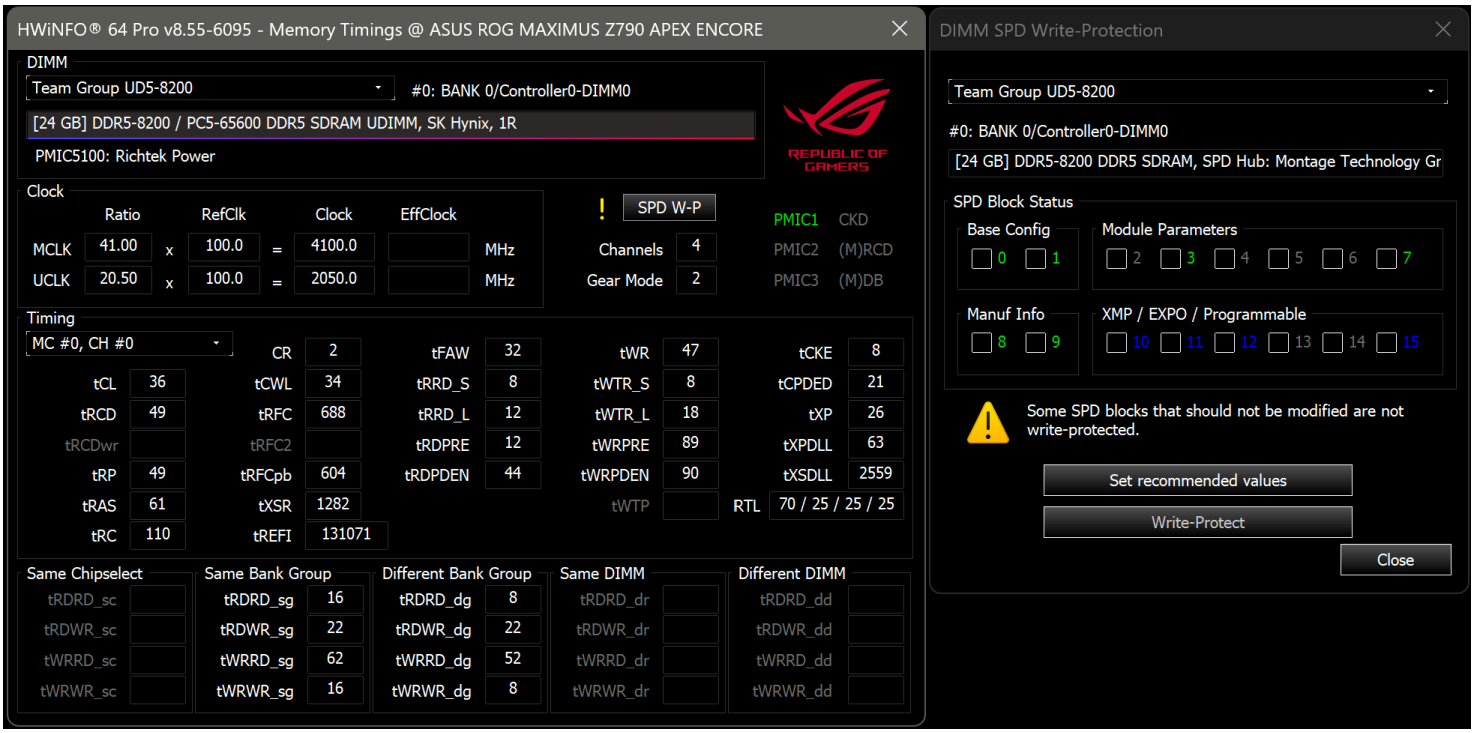
08 8.4.1 HWINFO: ОКНО MEMORY TIMINGS

Помимо блока Memory Timings (тайминги памяти) в Sensors (датчики), HWiNFO открывает отдельное окно «Memory Timings» с расширенным набором рабочих параметров. Оно позволяет проверить значения, применённые после memory training (обучения памяти), включая рассчитанные платформой настройки Auto.

В режиме Sensors-only (только датчики) окно открывается через меню значка HWiNFO в области уведомлений.

ЧТО ДОБАВЛЯЕТ ОТДЕЛЬНОЕ ОКНО

Вторичные и третичные тайминги, интервалы переключения (turnaround): tFAW, tRRD_S/L, tWTR_S/L, tRDPRE, tRDPDEN, tWRPRE, tWRPDEN, tRDRD/tRDWR/tWRRD/tWRWR sg/dg и другие; также служебные поля, включая RTL. Набор зависит от платформы и версии HWiNFO.



HWiNFO: расширенные тайминги памяти и состояние защиты SPD от записи

ВНИМАНИЕ: DIMM SPD WRITE-PROTECTION

“Some SPD blocks that should not be modified are not write protected.”

«Некоторые блоки SPD, которые не должны изменяться, не защищены от записи». Это состояние защиты SPD, а не ошибка таймингов. Менять SPD Write-Protection или записывать SPD без понимания последствий не следует; для просмотра таймингов запись не нужна.

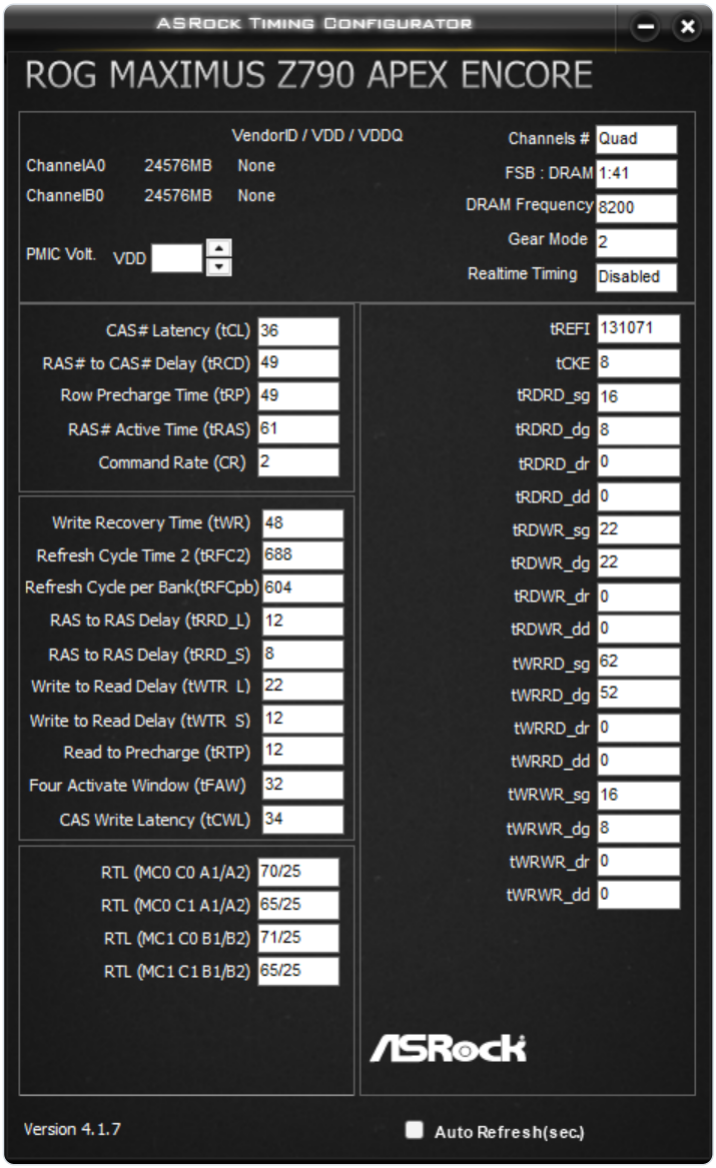
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: HWiNFO: DIMM SPD Write-Protection Management; версия на снимке 8.55-6095.

HWiNFO — пояснение разработчика о защите SPD

08 8.5 ASROCK TIMING CONFIGURATOR

ASRock Timing Configurator 4.1.7 - удобная утилита для просмотра действующих первичных, вторичных и третичных таймингов прямо из Windows. Она удобна для компактного снимка параметров, в том числе на совместимых платах ASUS.

МОЙ ПРОФИЛЬ DDR5-8200 НА Z790 APEX ENCORE



СВЕРХУ

Плата, объем, DRAM Frequency, FSB:DRAM, Gear Mode и режим каналов.

СЛЕВА

Первичные и основные вторичные тайминги, включая tRFC и tFAW.

СПРАВА

tREFI, tCKE, переходы sg/dg/dr/dd и другие значения, обученные BIOS.

ВАЖНО

Нули могут означать неприменимый путь 1R/1DPC. Сравниваем одинаковую платформу и BIOS.

ОГОВОРКА ДЛЯ WINDOWS 11

Memory Integrity/Core Isolation может блокировать драйвер утилиты. Отключать защиту специально ради снимка таймингов я не рекомендую: если программа не запускается, используем BIOS, CPU-Z и HWiNFO.

Расчёт WTR зависит от версии утилиты; сравнение DDR4/DDR5-формул и поправок — в 3.7.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASRock Timing Configurator 4.1.7: официальный сервер загрузки и ответы ASRock № 505. Снимок: моя система.

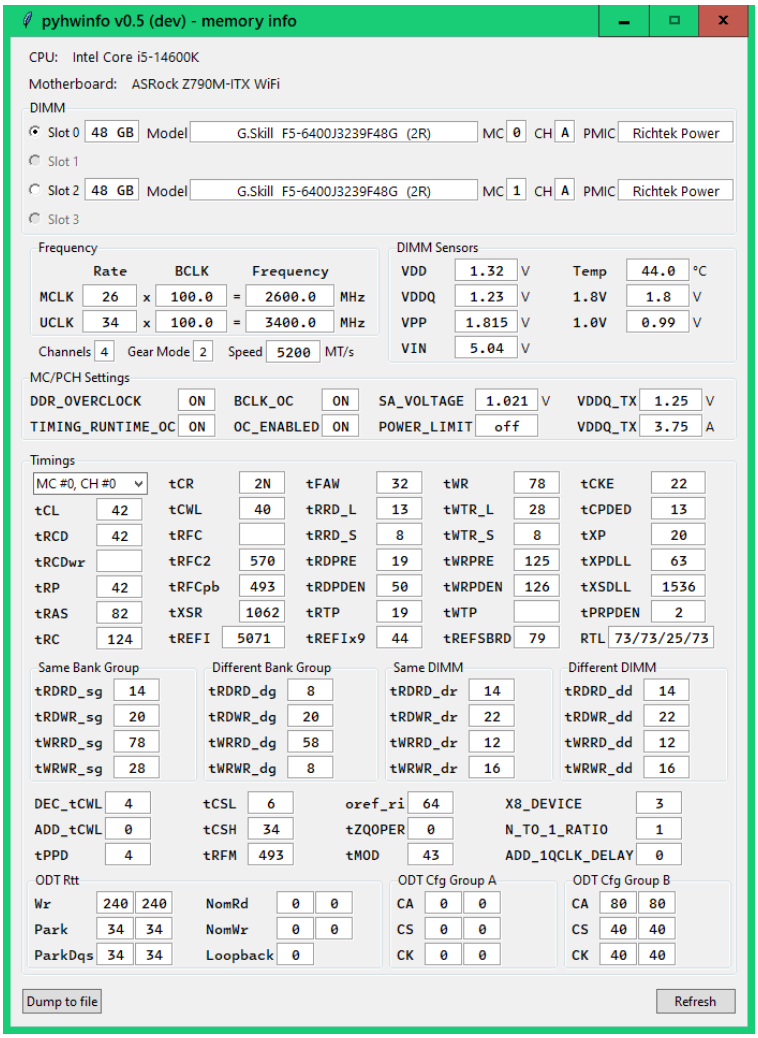
08 8.6 PYHWINFO — НИЗКОУРОВНЕВЫЙ ПРОСМОТР ПАРАМЕТРОВ ПАМЯТИ И IMC

pyhwinfo 0.8 dev — низкоуровневая утилита диагностики разгона DDR5. Читает применённые параметры памяти и IMC, которые обычные средства контроля показывают частично или не показывают.

ЧТО ПОЗВОЛЯЕТ ПРОВЕРИТЬ

MCLK / UCLK / BCLK (поля интерфейса), скорость памяти и Gear Mode; основные, вторичные и третичные тайминги по каналам и MC0/MC1; RTL; ODT (Wr, Park, ParkDqs, NomRd, NomWr и др.); Vref; SA VID, VDDQ TX, AC_LL / DC_LL; DIMM, SPD / PMIC, доступные напряжения и температуры модулей.

После Memory Training позволяет сравнить установки BIOS с применёнными значениями. Особенно полезно проверять AUTO, третичные тайминги и turnaround (интервалы переключения), RTL, ODT и Vref: платформа рассчитывает их при обучении.



pyhwinfo: низкоуровневые параметры DDR5 и контроллера памяти

На снимке v0.5 (в разработке): MC/PCH Settings (настройки контроллера памяти и чипсета); отдельные Vref и AC_LL/DC_LL здесь не показаны.

ОГРАНИЧЕНИЯ СОВМЕСТИМОСТИ

Поддерживаются Windows 7 и новее, Intel Core 12/13/14/15-го поколений и DDR5. Поддержка AMD и DDR4 не заявлена. Проект находится в разработке: платформы, поля и интерфейс могут меняться. Низкоуровневые значения требуют понимания DDR5/IMC; их назначение разобрано в профильных главах.

ИСТОЧНИКИ: README и исходный код pyhwinfo (11.09.2026); OCN — ссылка на профильное обсуждение.

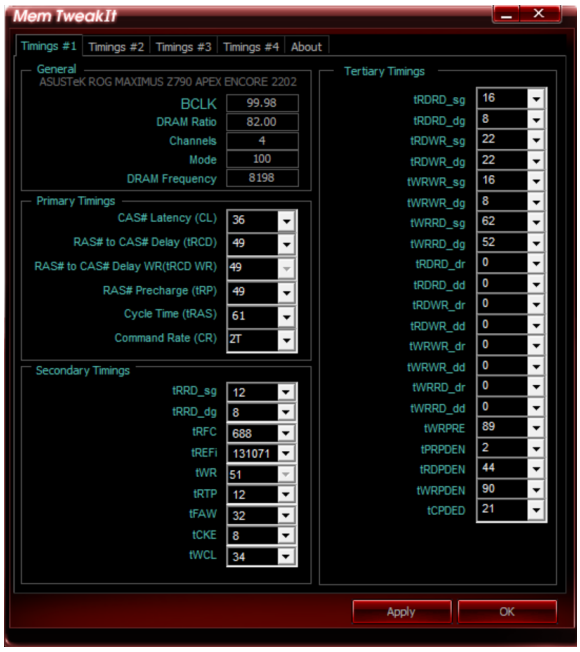
GitHub — pyhwinfo / remittor OCN - pyhwinfo: просмотр таймингов, открытый исходный код

08 8.7 ASUS MEMTWEAKIT

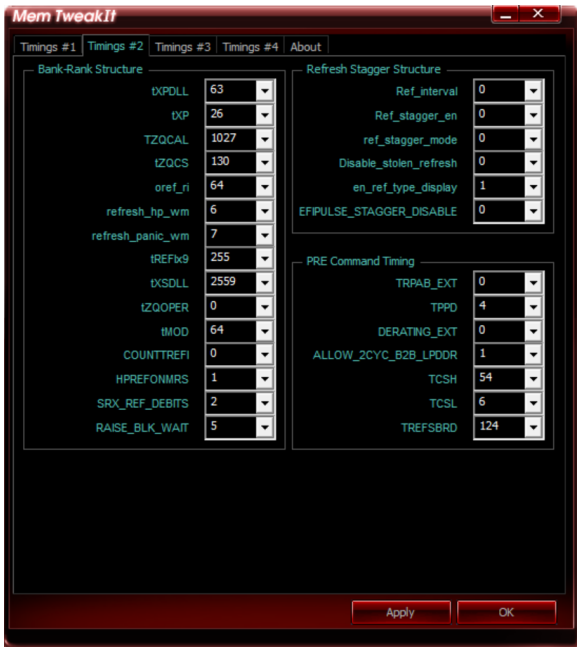
ASUS MemTweakIt показывает больше служебных параметров, чем компактный ATC. На моем Z790 Apex Encore четыре вкладки собирают основные, вторичные и третичные тайминги, механику refresh, планировщик и RTL. В руководстве я использую его для подробного снимка параметров.

ЧЕТЫРЕ СТРАНИЦЫ ОДНОЙ КОНФИГУРАЦИИ DDR5-8200

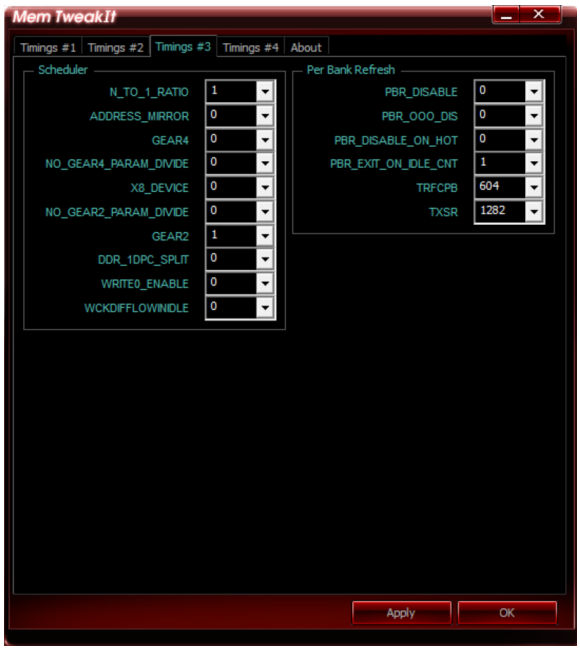
ТАЙМИНГИ № 1 / ОСНОВНЫЕ



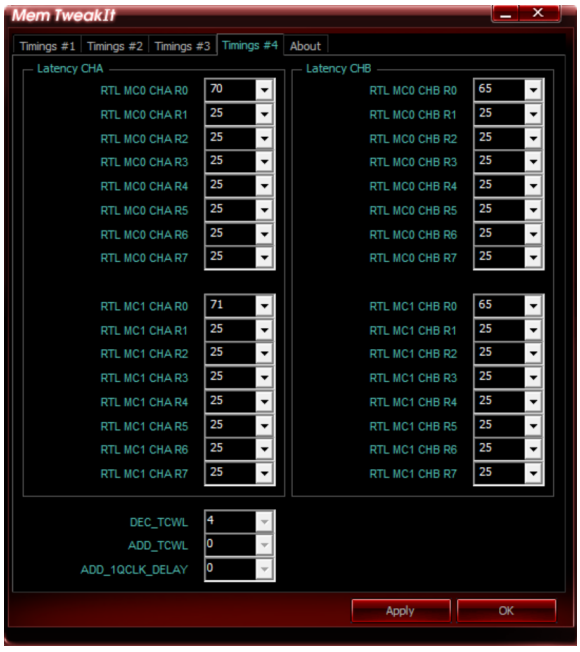
ТАЙМИНГИ № 2 / REFRESH



ТАЙМИНГИ № 3 / ПЛАНИРОВЩИК



ТАЙМИНГИ № 4 / RTL



ИЗМЕНЕНИЕ ТАЙМИНГОВ ИЗ WINDOWS

Даже если поля активны, я использую MemTweakIt только для чтения и снимков экрана. Запись способна мгновенно уронить систему, а часть значений зависит от версии BIOS и самой утилиты. Современная сборка распространяется сообществом, а не через официальный каталог ASUS: архив проверяем перед запуском.

Расчёт WR зависит от версии MemTweakIt; различие старой и DDR5-формулы показано в 3.7.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS MemTweakIt: руководства; HWBOT Z790 Apex: сборка сообщества и обсуждение. Снимки: моя система.

08 8.8 ДРУГИЕ ТЕСТЫ ПРОИЗВОДИТЕЛЬНОСТИ

AIDA64 удобно дополнить одним независимым синтетическим и одним прикладным тестом. Результаты разных программ между собой не пересчитываются: каждая использует собственный рабочий набор и алгоритм.

Инструмент	Что измеряет	Когда полезен	Ограничение
Intel MLC 3.13	Bandwidth и latency под растущей нагрузкой	Глубокий анализ IMC и памяти	CLI; фиксировать параметры запуска
OCCT 17.1.8	Latency & Bandwidth L1/L2/L3/RAM	Современная графическая альтернатива AIDA64	Сравнивать только OCCT с OCCT
7-Zip 26.04	Сжатие/Распаковка LZMA	Прикладной отклик CPU, кэш и RAM	Один словарь и число потоков
Cinebench 2026	Расчёт сцены Redshift на CPU	CPU-балл; плотные тайминги иногда дают немного «попугаев»	Не тест памяти; эффект может быть в разбросе
CapFrameX / PresentMon	Frametime, средний FPS и низкие перцентили	Польза в CPU-лимитной игре	GPU-лимит скрывает эффект
RTP Benchmark	Read/Write/Copy и случайная задержка	Дополнительная точка внутри RAM Test Pro	Молодая методика

8.9 ЕДИНЫЙ ПРОТОКОЛ: ЧТОБЫ ЦИФРЫ МОЖНО БЫЛО ПОВТОРИТЬ

Шаг	Действие	Что фиксируем
1	Подготовить одинаковую среду	BIOS, Windows, версии программ, питание, фон и охлаждение
2	Зафиксировать конфигурацию	CPU-Z Memory/SPD и снимок ASRock Timing Configurator
3	Открыть HWiNFO Sensors	SPD Hub, VDD/VDDQ, WHEA, CPU/Ring и снижение частот по ограничениям
4	Сделать пять прогонов	Одинаковый порядок тестов, паузы, рабочий набор и прогрев
5	Посчитать медиану и разброс	Не лучший запуск; мелкую разницу не считать выигрышем
6	Подтвердить задачей	7-Zip, Cinebench или игра; глава 07 отдельно ищет ошибки

МИНИМАЛЬНЫЙ РАЗУМНЫЙ НАБОР

CPU-Z и Timing Configurator фиксируют настройки, HWiNFO - условия, AIDA64 - привычную синтетику, MLC или OCCT - независимую точку, а 7-Zip, Cinebench либо CPU-лимитная игра - практический эффект.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel MLC 3.13; OCCT 17.1.8; 7-Zip 26.04; Cinebench 2026.1.3; CapFrameX; Intel PresentMon; RAM Test Pro: документация тестов.

09 ПРОГРАММЫ: САЙТЫ, ЗАГРУЗКИ И РУКОВОДСТВА

Здесь я собрал ссылки на программы из глав 07 и 08. Названия ссылок кликабельны.

y-cruncher — § 7.2
Windows и Linux; бесплатный. Прямая ссылка ниже - архив Windows 0.8.7.9547b.
Официальный сайт · Архив Windows · Справка / FAQ

Karhu RAM Test — § 7.3
Windows; платная лицензия. Ссылку на дистрибутив разработчик присылает после покупки.
Сайт и покупка · Руководство README

TestMem5 (TM5) — § 7.4
Windows; бесплатный. Актуальная ветка CoolCmd; архив содержит программу и конфигурации.
Репозиторий CoolCmd · Последний архив 7z · Инструкция README

MemTest86 — § 7.5
Загрузка с USB в UEFI. Доступна Free; дистрибутив Pro предоставляют после покупки.
Официальный сайт · Загрузки · Архив Free · Руководство PDF

RAM Test Pro / RTP Benchmark — § 7.6 / 8.8
PCSTONKS; бесплатный тест памяти и встроенный тест производительности. Архив Windows 1.5.0.
Сайт и руководство · Архив Windows

OCCT Personal — § 7.7 / 8.8
OCCT 17.1.8; Windows и Linux. Условия Personal и платных редакций — на сайте.
Официальный сайт · Загрузки · Windows: стаб. · Руководство

HCI MemTest — § 7.7
Windows. Есть бесплатная версия для домашнего / некоммерческого использования и платная Pro.
Официальный сайт · Архив Free · Руководство

Контроль показателей · HWiNFO — § 7.9 / 8.4
HWiNFO 8.54: датчики и журнал. HWiNFO64 бесплатен для некоммерческого использования.
Официальный сайт · Загрузки · EXE установщик · ZIP без установки

AIDA64 Extreme — § 8.2
Версия 8.40.5000; Read/Write/Copy и задержка; 30-дневная пробная версия с ограничениями.
Сайт и загрузки · EXE Windows · ZIP без уст. · Руководство

CPU-Z / Validator — § 8.3
Частоты, тайминги, SPD и фиксация конфигурации.
Сайт и справка · EXE Windows · ZIP Windows · Validator V3 · Validator: портал

ASRock Timing Configurator 4.1.7 — § 8.5
Windows; просмотр действующих таймингов. Официальный архив ASRock.
Архив ASRock · FAQ ASRock

pyhwinfo — § 8.6
Версия 0.8 dev; Windows, Intel DDR5. Проект в разработке; ограничения — в 8.6.
Репозиторий и инструкция · Тема OCN · ZIP ветки master

ASUS MemTweakIt — § 8.7
Просмотр таймингов; сборка для Z790 размещена сообществом.
Сборка сообщества · Тема HWBOT · Руководство ASUS (Z390)

Intel MLC — § 8.8
Задержка и пропускная способность памяти под нагрузкой.
Загрузки Intel · Описание и команды

7-Zip — § 8.8
Архиватор и тест сжатия/распаковки.
Загрузки · EXE Windows x64

Cinebench — § 8.8
Cinebench 2026.1.3: тест CPU/GPU, расчёт изображения.
Загрузки · ZIP Windows x86-64 · Описание и требования

CapFrameX — § 8.8
CapFrameX 1.9.1: время кадров; требуется .NET 10 Desktop Runtime x64.
Загрузки · Уст. ZIP · ZIP без уст. · Руководство

Intel PresentMon — § 8.8
Запись времени кадров; приложение и консольная версия.
Репозиторий · Выпуск / файлы · MSI приложения · Консольный EXE x64 · Руководство

10 10.1 ОХЛАЖДЕНИЕ DIMM И ТЕРМОСТАБИЛЬНОСТЬ

Стабильность после прогрева проверяем в установившемся тепловом режиме. Удачный тест сразу после холодного запуска еще ничего не говорит о поведении памяти через час, когда нагрелись DIMM, PMIC, воздух в корпусе и зона рядом с процессором.

Датчик SPD Hub удобен как повторяемый ориентир, но он измеряет собственную локальную температуру, а не самый горячий DRAM-кристалл. На части модулей датчика нет вовсе. Поэтому важнее динамика одного комплекта и температура первой ошибки, а не чужая универсальная цифра.

ТЕПЛОВОЙ КОНТУР: ФИКСИРУЕМ ВСЮ ЦЕПОЧКУ



ЧТО ЗАПИСЫВАТЬ ВО ВРЕМЯ ТЕСТА

Показатель	Зачем нужен	Как интерпретировать
SPD Hub Temperature	Температура SPD Hub каждого модуля, где датчик доступен	Смотрим Current и Maximum; сравниваем одинаковые датчики одного стенда
VDD / VDDQ и RPM	Связывает нагрев с напряжением и реальным обдувом	Повышение напряжения может ухудшить тепловой запас, даже если POST стал легче
Время первой ошибки	Показывает связь ошибки с прогревом	Повторяем тот же тест с теми же настройками и другим обдувом
Температура корпуса	Отделяет холодный стенд от реального сценария	Финальный профиль проверяем в обычном закрытом корпусе при нагреве от GPU

ПРАКТИЧЕСКИЙ ПОРЯДОК

1. **ХОЛОДНАЯ БАЗА**

   Запустить выбранный тест, записать начальную температуру, VDD/VDDQ, обороты вентилятора и фон системы.

2. **УСТАНОВИВШИЙСЯ ПРОГРЕВ**

   Ждём плато температуры; ранний успешный проход не подтверждает стабильность после прогрева.

3. **РЕАЛЬНЫЙ ХУДШИЙ СЛУЧАЙ**

   Повторить нагрузку в закрытом корпусе и, если это типично, с прогретой видеокартой.

4. **ДИАГНОСТИЧЕСКИЙ ОБДУВ**

   При неизменных настройках направить воздух на DIMM. Исчезновение ошибок указывает на нехватку теплового запаса, но не заменяет повторную проверку.

ПРАКТИЧЕСКИЙ ВЫВОД

Для высокочастотной DDR5 направленный обдув над модулями — часть рабочей конфигурации. При горячих ошибках сначала улучшаем поток воздуха и ослабляем агрессивные параметры refresh (обновления); бездумное добавление VDD/VDDQ способно только усилить нагрев.

НЕ СУЩЕСТВУЕТ ОДНОЙ БЕЗОПАСНОЙ ТЕМПЕРАТУРЫ ДЛЯ ЛЮБОГО РАЗГОНА

Порог зависит от IC, напряжений, таймингов, конструкции DIMM, датчика и корпуса. Температурные режимы и пороги удвоенной регенерации из технического описания не гарантируют стабильность разогнанного профиля.

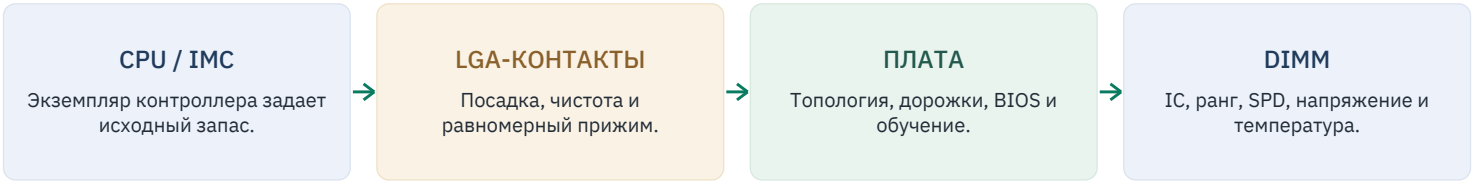
ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Micron: возможности модулей и техописание DDR5 SDRAM 16 Гбит; Renesas SPD5118; TEAMGROUP: характеристики DDR5; ASUS DIMM Flex: документация.

10 10.2 ПРОЦЕССОРНЫЙ РАЗЪЁМ, ПРИЖИМ И РАЗБРОС IMC

IMC (Integrated Memory Controller, встроенный контроллер памяти) находится в CPU, а его сигналы проходят через контакты LGA, дорожки платы и слоты DIMM. Поэтому пропавший канал, резкое ухудшение тренировки после перемонтажа или нестабильность одного канала сначала требуют механической диагностики на JEDEC, а не дополнительного напряжения.

Прижимная рамка процессора меняет геометрию и распределение усилия. Она может влиять на температуру и контакт, но не улучшает внутреннее качество IMC и не гарантирует более высокую частоту памяти.

СИГНАЛЬНЫЙ ПУТЬ



СИМПТОМ СНАЧАЛА ОТДЕЛЯЕМ, ПОТОМ ЛЕЧИМ

Симптом	Что исключить	Действие
Не виден канал или DIMM	Модуль, слот, загрязнение и контакты процессорного разъёма	Один исправный DIMM по рекомендованным слотам; затем осмотр CPU и LGA
После установки кулера тренировка стала хуже	Перекос, порядок и усилие затяжки	Вернуть штатную процедуру крепления и полностью переобучить память
Один канал стабильно слабее	Привязку ошибки к модулю или каналу	Поменять DIMM местами; повторить JEDEC, затем исходный профиль
Рамка снизила температуру CPU	Подмену причины корреляцией	Не объявлять улучшение IMC без повторяемого прироста частоты или запаса устойчивости

БЕЗОПАСНАЯ ПОВТОРНАЯ УСТАНОВКА

1. ### JEDEC, ЗАТЕМ ОБЕСТОЧИВАНИЕ

   Сохранить профиль, проверить JEDEC. Выключить ПК и БП, отключить кабель питания от сети; убедиться, что дежурное питание снято.

2. ### ОСМОТРЕТЬ ПОСАДКУ

   Соблюдать ESD-инструкцию платы; CPU и DIMM брать за края. На горизонтальной плате CPU установить без сдвига, не касаясь контактов LGA.

3. ### СЛЕДОВАТЬ ОДНОМУ РУКОВОДСТВУ

   Кулер или рамка затягиваются только в порядке и с усилием, указанными их производителем; чужие значения момента не переносятся.

4. ### ПЕРЕОБУЧИТЬ И ПЕРЕПРОВЕРИТЬ

   После любого перемонтажа очищаем сохраненное обучение и заново выполняем холодный запуск, перезапуск без снятия питания и тесты.

КАК СРАВНИВАТЬ ПОТЕНЦИАЛ IMC

Даже CPU одной модели имеют разный запас контроллера. Сравниваем несколько тренировок на одной плате, с теми же DIMM и при той же температуре. Случайный удачный POST и высокий SA не являются измерением качества IMC.

КРЕПЛЕНИЕ И ПРИЖИМ - ТОЛЬКО ПО РУКОВОДСТВУ

CPU и разъёмы LGA1700/LGA1851 несовместимы; геометрия крепления кулера сохранена. Рамки, шайбы и моменты затяжки переносим только по технической документации производителя компонентов.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel: установка LGA1700/LGA1851; MSI: диагностика DRAM LED; Noctua: руководства LGA1700/LGA1851; руководства кулеров и рамок.

INTEL: УСТАНОВКА LGA1700, INTEL: УСТАНОВКА LGA1851

© Максим Пахтунов · Руководство по DDR5, версия 4.04

10 10.3 BIOS, MRC И ВОСПРОИЗВОДИМОСТЬ

Версия BIOS - часть профиля. Обновление может изменить MRC (код инициализации памяти), микрокод CPU, Intel ME, скрытые значения Auto (автоматически) и Memory Fast Boot (быстрый запуск памяти). Поэтому одинаковые видимые тайминги не гарантируют одинаковый результат обучения после смены прошивки.

ASUS для Z790 Apex Encore прямо связывает BIOS 2202 с обновлением Intel IPU 2026.1 и совместимостью памяти; одновременно меняется ME, причем его новая версия может сохраниться после отката BIOS. Такой откат уже не всегда возвращает прежний программный стек.

Этап	Что делаем	Что фиксируем
До прошивки	Снимки экрана и ручная запись всех измененных параметров	BIOS, ME/CSME, микрокод, MRC/Silicon Init, Memory Fast Boot и обученные значения
Безопасная база	Вернуть стабильный профиль или JEDEC до прошивки	Контрольный запуск и отсутствие ошибок до обновления
Первый запуск	Reset to Defaults, JEDEC и полное обучение	POST-коды, время training и фактически примененные значения
Возврат профиля	Ввести параметры вручную, не загружать старый профиль вслепую	Холодный/тёплый запуск, горячий тест и сон
Сравнение	Менять только BIOS при неизменном железе и условиях	Если ME или микрокод отличаются, пометить сравнение как неэквивалентное

НОВЫЙ BIOS - НОВАЯ ИСПЫТАТЕЛЬНАЯ ПЛАТФОРМА

Профиль другой версии используем как справочник. После обновления повторяем несколько холодных запусков, несколько тёплых перезапусков и полный тест памяти; проверяем стабильность после прогрева.

10.4 ЦЕЛОСТНОСТЬ ДАННЫХ И БЕЗОПАСНАЯ СРЕДА

Нестабильная память опасна не только синим экраном: ошибка может попасть в архив, проект, файловую систему или синхронизированную папку без очевидного предупреждения. Экспериментальный профиль не должен работать с единственной копией важных данных.

Защищаем	Практическое действие	Проверка
Важные файлы	Схема 3-2-1 или минимум отдельная версия на другом носителе/в облаке	Открыть несколько файлов из копии и знать процедуру восстановления
ОС и ключи	Отдельная тестовая установка/образ; ключ BitLocker хранится вне стенда	Не экспериментировать в единственной производственной среде
Прошивку	Прошивать BIOS только на заведомо стабильной памяти и питании	Не обновлять BIOS на граничном профиле ради экономии одного повторного обучения
Результаты	Журналы тестов, WHEA и настройки хранить вне временной папки	После сбоя сохраняется последняя известная исправная точка

ТЕСТ ПРОИЗВОДИТЕЛЬНОСТИ НЕ СТОИТ ПОТЕРИ ДАННЫХ

Синхронизация не заменяет резервное копирование: если файл повредится, его повреждённая версия может попасть на все устройства.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS Z790 Apex Encore: история BIOS; ROG Z790: руководство по BIOS; Intel MRC/FSP; CISA: резервные копии; Microsoft: Windows Backup, восстановление BitLocker и WHEA.

ASUS: BIOS Z790 APEX ENCORE

10 10.5 СИНТЕТИКА И РЕАЛЬНАЯ ПРОИЗВОДИТЕЛЬНОСТЬ

AIDA64 и Intel MLC позволяют оценить изменения пропускной способности и задержек памяти, но по их результатам нельзя напрямую судить о приросте FPS, изменении времени кадра или скорости архивации. Реальный эффект зависит от задачи, CPU/GPU-limit (ограничения процессором или видеокартой), объема рабочего набора и фоновой нагрузки.

ТРИ УРОВНЯ ИЗМЕРЕНИЯ

СИНТЕТИКА

AIDA64 / MLC: bandwidth (пропускная способность), latency (задержка), кэш.

ПРИКЛАДНОЙ ТЕСТ

7-Zip / Cinebench: совместная работа CPU, кэша и памяти в конкретном алгоритме.

РЕАЛЬНАЯ ЗАДАЧА

Игра или проект: frametime, 1% low, время операции и отсутствие ошибок.

Метрика	Что показывает	Главная ловушка
Read / Write / Copy	Пиковую работу выбранного пути памяти и кэша	Результат зависит от частот CPU/Ring, версии программы и условий запуска
Latency, ns	Синтетическую сквозную задержку	Фон Windows, режим энергосбережения и один удачный прогон могут дать ложный вывод
Результат	Отклик конкретного алгоритма на всю платформу	Не позволяет приписать весь прирост одной памяти
1% low / frametime	Редкие медленные кадры и плавность CPU-limit сцены	Программы по-разному считают перцентили; нужны единая методика и повторы

ПРАВИЛО ПОЛЕЗНОГО ЭФФЕКТА

Сначала подтверждаем изменение в AIDA64/MLC, затем прикладным тестом и реальным сценарием. Пять одинаковых прогонов, медиана и разброс надежнее рекорда; в A/B-проверке порядок профилей чередуем, чтобы уменьшить влияние прогрева и фонового мусора. P1 FPS рассчитываем по формуле 1000 / P99 frametime (мс). Не путать со средним FPS для 1% самых медленных кадров.

10.6 ПОВСЕДНЕВНЫЕ, ТЕСТОВЫЕ И ДЕМОНСТРАЦИОННЫЕ ПРОФИЛИ

ПОВСЕДНЕВНЫЙ

Запас по температуре и напряжению, повторяемый холодный запуск, несколько тестов и рабочие данные.

ДЛЯ ТЕСТОВ

Стабильность в конкретной короткой задаче. Изолированная среда; результат не переносится на повседневную работу.

ДЛЯ СНИМКА ЭКРАНА

POST и красивое число без доказанной устойчивости. Только демонстрация точки запуска.

УКАЗЫВАЙТЕ НАЗНАЧЕНИЕ ПРОФИЛЯ

Честно указываем назначение профиля: повседневная работа, тест или снимок экрана. Частота без условий, температур, версии BIOS и тестов показывает лишь успешный запуск с этими параметрами.

ИЕРАРХИЯ ДОКАЗАТЕЛЬСТВА

POST (начальная самопроверка) < снимок / фиксация результата < стабильность в конкретном тесте < подтверждённая стабильность в повседневной работе. Термин «абсолютно стабильно» без условий не используем. А лучше не используем вообще.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: AIDA64; Intel MLC/XMP; метрики PresentMon/CapFrameX; CPU-Z Validator; правила HWBOT; 7-Zip; техсведения Cinebench 2026.

© Максим Пахтунов · Руководство по DDR5, версия 4.04

10 10.7 ЧЕТЫРЕ DIMM И БОЛЬШИЕ ОБЪЕМЫ

Четыре модуля, дополнительные ранги и большая электрическая емкость повышают нагрузку на контроллер и сигнальный тракт. Поэтому конфигурацию выбирают исходя из требуемого объема: максимальная частота - задача 2-DIMM / 1SPC платы, а 4-DIMM / 2SPC система требует более умеренной цели и точного совпадения с QVL.

Ранг определяется организацией модуля, а не одной цифрой объема. Два комплекта с одинаковыми гигабайтами могут иметь разную нагрузку, поэтому проверяем номер модели, число рангов и фактическую конфигурацию каждого DIMM.

Конфигурация	Приоритет	Практический вывод
2 DIMM / 1DPC / 1R	Частота и запас устойчивости	Наименьшая нагрузка; лучший исходный вариант для высокочастотного разгона
2 DIMM / 1DPC / 2R	Объем без второй ветви	Больше рангов - возможна более низкая частота, но остается только один DIMM на канал
4 DIMM / 2DPC / 1R	Емкость и доступность	Второй модуль на канал уменьшает электрический запас; XMP двух модулей ничего не гарантирует
4 DIMM / 2DPC / 2R	Максимальный объем	Самая тяжелая нагрузка; начинаем с JEDEC и повышаем частоту постепенно
CUDIMM	Чистый тактовый сигнал CK	CKD восстанавливает CK, но не обучает DQ/DQS и не отменяет нагрузку четырех модулей

> **ОФИЦИАЛЬНЫЕ РЕЖИМЫ MSI Z790 GODLIKE MAX**
>
> MSI для MEG Z790 GODLIKE MAX указывает до 7800+ для 1DPC1R, 6800+ для 1DPC2R, 6400+ для 2DPC1R и 6000+ для 2DPC2R. Эти числа относятся к одной плате, но наглядно показывают падение заявленного потолка с ростом нагрузки.

ПОРЯДОК НАСТРОЙКИ БОЛЬШОГО ОБЪЕМА

1. **ВЫБРАТЬ ОБЪЕМ ЗАРАНЕЕ**

   Не покупать второй случайный комплект позже: даже тот же артикул может получить другую ревизию IC.

2. **ПРОВЕРИТЬ QVL**

   Сверить точный номер модели, число модулей, объем, BIOS и рекомендованные слоты.

3. **НАЧАТЬ С JEDEC**

   Убедиться, что все каналы и модули исправны до XMP и ручных напряжений.

4. **СНИЗИТЬ СКОРОСТЬ РАНЬШЕ НАПРЯЖЕНИЯ**

   Если XMP не повторяется, опустить частоту на один-два шага и только затем искать минимальные напряжения.

5. **НАСТРАИВАТЬ ТАЙМИНГИ ПОСЛЕ ЧАСТОТЫ**

   Сначала закрепить training и загрузку, затем уменьшать задержки небольшими группами.

6. **ПОДТВЕРДИТЬ ВСЕ РЕЖИМЫ**

   Несколько холодных и теплых запусков, горячий тест памяти и обычная рабочая нагрузка.

> **СНАЧАЛА ОБЪЕМ, ПОТОМ РЕКОРД**
>
> Для рабочей станции стабильные 128-192 ГБ на умеренной скорости ценнее красивого POST. Если цель - максимальные MT/s, заранее выбираем 2-DIMM / 1SPC плату и два модуля подходящей организации.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: MSI MEG Z790 GODLIKE MAX: характеристики; Intel Core 14: краткое описание продукта; ASUS/MSI: QVL; Micron: модули DDR5, документация.

MSI: МАТРИЦА 1DPC / 2DPC

10 10.8 КОНТРОЛЬНЫЕ МАТЕРИАЛЫ ДЛЯ ПОВТОРЕНИЯ

Для повторения профиля сохраните настройки, условия и результаты проверки. Материалы должны позволить через месяц восстановить стенд и понять изменения после обновления BIOS, перемонтажа или замены модулей.

Материал	Что должно быть видно	Зачем
Паспорт платформы	CPU-Z CPU/Mainboard, BIOS, микрокод и версия Windows	Отделяет профиль от другой прошивки и другого экземпляра CPU
Memory + SPD	Частота, Gear, основные тайминги и каждый занятый слот SPD	Подтверждает активный режим и точные модули
Полные тайминги	ASRock Timing Configurator или MemTweakIt после загрузки	Показывают фактически примененные runtime-значения.
Sensors (датчики)	HWiNFO Current/Minimum/Maximum: DIMM, телеметрия VDD/VDDQ, CPU/Ring, WHEA	Фиксирует условия, температуру и зарегистрированные события WHEA.
BIOS-профиль	Файл на USB и снимки изменённых страниц	Файл может быть несовместим с другой версией; снимки экрана остаются читаемыми
Тесты и загрузка	Версия, конфигурация, время, результат; холодный/тёплый запуск	Позволяет повторить проверку, а не только поверить слову «стабильно»

ИМЯ ПАПКИ ТОЖЕ ЯВЛЯЕТСЯ ЧАСТЬЮ ПРОТОКОЛА

Пример: 2026-09-03_8200_C36_BIOS2202_DAILY. Внутри: BIOS, CPU-Z, SPD, утилита просмотра таймингов, HWiNFO, журналы тестов и короткий README с температурой комнаты, обдувом и последним изменением.

10.9 ИСТОЧНИКИ, ГРАНИЦЫ ДОКАЗАТЕЛЬНОСТИ И ЖУРНАЛ

Уровень	Основание	Как используем
A	Техописание, Intel/JEDEC, руководство, QVL, история выпусков	Фиксируем то, что производитель действительно заявил для конкретной версии
B	Повторяемый A/B-тест на описанном стенде	Практический вывод с условиями, несколькими запусками и исходными журналами
C	Несколько независимых результатов сообщества	Ориентир для гипотезы; не универсальное правило и не замена собственной проверке
D	Единичный снимок экрана или пересказ	Только повод проверить; без платформы и методики не используется как доказательство

МИНИМАЛЬНАЯ ЗАПИСЬ В ЖУРНАЛЕ РЕДАКЦИИ

- Дата, номер ревизии документа и измененный раздел.
- Старый тезис, новое утверждение и причина изменения.
- Первичный источник или ссылка на воспроизводимый тест.
- Платформа, BIOS, объем/ранг DIMM и условия проверки.
- Нужно ли заново тестировать ранее опубликованные профили.

ВОСПРОИЗВОДИМОСТЬ ВАЖНЕЕ ИДЕАЛЬНОГО СНИМКА ЭКРАНА

Если результат нельзя повторить по сохраненным условиям, он остается наблюдением. Хорошая редакция честно отделяет спецификацию, мой опыт, вывод из теста и неподтвержденную гипотезу.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: ASUS ROG Z790: BIOS; Microsoft: WHEA; производители: техописания, руководства, QVL и история BIOS; порядок воспроизведения результатов в этом руководстве.

ASUS USER PROFILE: LOAD / SAVE TO USB (ЗАГРУЗИТЬ / СОХРАНИТЬ НА USB)

11 ФОРМУЛЫ

DDR5/BL16 без CRC. Примеры: 8200 MT/s, CL36/CWL34. Числа - такты; ориентиры для разгона.

ПЕРВИЧНЫЕ

tCWL = tCL − 2 = 34; **tCL, нс** = tCL × 2000 / MT/s ≈ 8,78 нс.

tRAS = tRCD(RD) + tRTP - ориентир раннего чтения; **tRC** = tRAS + tRP.

ВТОРИЧНЫЕ

tWR = 48 - принятый в руководстве стандарт разгона; дальше не снижаем.

tRTP = 12, ниже не снижаем: это минимальный код MR6. На высоких частотах для стабильности может понадобиться **tRTP** = 14.

tFAW, 1 КБ (x8): 4 × tRRD_S = 4 × 8 = 32.

tFAW, 2 КБ (x16): **большее из** 4 × tRRD_S и 40 = 40 при RRD_S8.

tRFCpb ≈ tRFC − 30 × MT/s / 2000: при 8200 **688 − 123** = 565. Оценка для Hynix/FGR, где tRFC означает tRFC2; от tRFC1 так не считаем. **tRFC, такты** = tRFC, нс × MT/s / 2000, округлить вверх. **Сам я оставляю tRFCpb в Auto и не настраиваю его вручную.**

ТРЕТИЧНЫЕ: БАЗОВЫЙ РАСЧЁТ И ПОКАЗАНИЯ УТИЛИТ

Параметр	Расчёт DDR5*	Старый расчёт с пакетом DDR4
tWTR_L	= tWRRD_sg − tCWL − 10	= tWRRD_sg − tCWL − 6
tWTR_S	= tWRRD_dg − tCWL − 10	= tWRRD_dg − tCWL − 6
tWR	= tWRPRE − tCWL − 8	= tWRPRE − tCWL − 4

Старый расчёт даёт **на 4 больше**: CWL34/WRRD_dg52 → **8 против 12**. Исторически ошибка WTR была у ASRock, WR - у MemTweakIt; зависит от версии. Подробности - 3.7.

*CWL берут из контроллера. Поправки: **WR +1 при 2N**, **WTR −1** при длинном окончании сигнала записи. **S ↔ dg, L ↔ sg**; WTR связан с WRRD, не RDWR.

Обратно: **tWRRD** = tCWL + 10 + tWTR*. При тех же настройках WRRD +1 → WTR +1.

tRDRD_dg = tWRWR_dg = 8 - для DDR5/BL16 в профиле всегда оставляем **8**.

tWRWR_sg = 16 - минимальное эффективное значение по моим тестам; дальнейшее снижение ничего не меняет. **Моё личное исследование.**

ДОПОЛНИТЕЛЬНЫЕ: ПИТАНИЕ И ОБНОВЛЕНИЕ ЯЧЕЕК

tRDPDEN = tMRRPDEN = tCL + 8 + 1 = 45.

tWRPDEN = tWRAPDEN = tCWL + 8 + tWR + 1 = 34 + 8 + 48 + 1 = 91.

tACTPDEN = tPRPDEN = tREFPDEN = 2; **tMRWPDEN** = tMRD.

tXS = tRFC1; **tXS_DLL** = tDLLK для обычной DDR5. Эти параметры оставляем Auto.

tCKE = 8. При **PD** = 0 (Power Down Disabled) tCKE/tXP и задержки входа в PD не влияют на этот переход; их можно оставить **Auto**.

tXP = 8 - только тактовая граница; при PD = 1 нужны ещё 7,5 нс: при 8200 минимум **31**. Сон и самообновление - отдельные режимы.

OREF_RI = Auto; **0** снимает порог простоя для обновления, но не отключает его. Выигрыш проверяем.

tREFI = интервал, мкс × MT/s / 2, округлить вниз. При 8200 и до 85 °C: обычный режим 3,9 мкс → 15 990; FGR 1,95 мкс → 7995. Выше 85 °C интервалы уменьшаются вдвое.

Ступени: 16 383 → 32 767 → 65 535 → 131 071 → 262 143. При 8200: **4,00 → 7,99 → 15,98 → 31,97 → 63,94 мкс**. Шаг поля - 1; потолок $2^{18} - 1$ (262 143). Максимум - при активном обдуве или водяном охлаждении памяти: стабильность сильно зависит от нагрева. Проверять на прогретой памяти.

RTL: ЭМПИРИКА ANTA777

RTL ≈ MT/s / 800 + tCL + 19 = 8200 / 800 + 36 + 19 = 65,25. Ориентир обучения, не готовые значения всего блока RTL.

12 12.1 СТАНДАРТЫ, ПЛАТФОРМА И КОНТРОЛЛЕР

Базовые названия стандарта и платформы. Английская расшифровка сохраняется как исходное название, русская колонка объясняет роль термина в настройке DDR5.

Термин	Английское название	Объяснение на русском
DDR5	Fifth-Generation Double Data Rate Synchronous Dynamic Random-Access Memory	Пятое поколение синхронной динамической памяти с передачей данных по двум фронтам такта.
SDRAM	Synchronous Dynamic Random-Access Memory	Динамическая память, работа которой синхронизирована тактовым сигналом.
DRAM	Dynamic Random-Access Memory	Энергозависимая память: данные хранятся как заряд в конденсаторах ячеек. Для сохранения данных нужна периодическая регенерация (refresh).
JEDEC	Joint Electron Device Engineering Council	Организация, выпускающая стандарты DDR5, SPD и требования к таймингам.
JESD79-5	JEDEC Standard 79-5: DDR5 SDRAM	Основной стандарт устройств DDR5; буква и номер версии обозначают редакцию.
MT/s	Megatransfers per Second	Миллионы передач в секунду; корректная единица эффективной скорости DDR.
MHz	Megahertz	Миллионы тактов в секунду; для DDR число MT/s примерно вдвое выше физического fCK.
fCK	Clock Frequency	Физическая частота тактового сигнала памяти.
QCLK	Memory Controller Clock	Домен тактирования контроллера Intel. Для подтверждённого режима Gear G: tQCLK = G × 2000 / MT/s, нс. Единицы показаний утилиты проверяют отдельно. См. 5.7.
CPU	Central Processing Unit	Процессор; на LGA1700/LGA1851 внутри него расположен контроллер памяти.
Ring	Ring Interconnect	Кольцевое межсоединение ядер, кэша и других блоков CPU на рассматриваемых LGA1700; не является самим IMC.
IMC	Integrated Memory Controller	Встроенный в CPU контроллер: принимает запросы, планирует DRAM-команды и обслуживает каналы памяти.
MC	Memory Controller	Блок контроллера памяти Intel; MC0/MC1 - его индексы. Обозначения MC/C в ATC разобраны в 5.7. В BIOS также часть названия MC/VDD2.
Intel ME	Intel Management Engine	Подсистема управления платформой Intel со своей прошивкой; ME в записи BIOS/ME относится к ней.
MRC	Memory Reference Code	Код Intel внутри BIOS: при старте инициализирует IMC/PHY и управляет обучением памяти.
FSP	Firmware Support Package	Пакет Intel для инициализации платформы. Публичные поля FSP задают настройки, но не раскрывают весь алгоритм MRC.
PHY	Physical Layer	Физический уровень интерфейса: передатчики, приемники, задержки и калибровки сигнала.
BIOS	Basic Input/Output System	Привычное название прошивки платы и ее меню настроек; технически современная реализация обычно UEFI.
UEFI	Unified Extensible Firmware Interface	Современный интерфейс прошивки; также среда, из которой запускается MemTest86.
POST	Power-On Self-Test	Начальная самопроверка после включения; успешный POST еще не доказывает стабильность.
POR	Plan of Record	Официально поддерживаемый Intel режим для конкретного числа DIMM, рангов и скорости.
SKU	Stock Keeping Unit	Учётное обозначение товарной позиции. Один SKU не гарантирует неизменность DRAM IC во всех партиях; аппаратную ревизию проверяют отдельно.
Microcode	Processor Microcode	Низкоуровневый код, управляющий частью операций CPU. Его обновления загружаются BIOS/UEFI или ОС и могут менять поведение процессора.
LGA	Land Grid Array	Тип процессорного разъёма с контактами на стороне платы: LGA1700 и LGA1851.
PCH	Platform Controller Hub	Чипсет платформы, обслуживающий периферию; не является самим IMC.
QVL	Qualified Vendors List	Список комплектов памяти, проверенных производителем платы в указанных конфигурациях.
OC	Overclocking	Работа выше штатных условий конкретной связки; XMP также относится к разгону.

РАЗБОР RTL/IOL И ПРИМЕРЫ РАСЧЁТА - РАЗДЕЛ 5.7

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel: контроллер памяти, микрокод, FSP; JEDEC DDR5; главы 01-10, 14.

12 12.2 МОДУЛЬ, ОРГАНИЗАЦИЯ И ТОПОЛОГИЯ

Форматы модулей, служебные микросхемы и устройство DRAM. Ранговость, размещение корпусов и топология разобраны на следующей странице.

Термин	Английское название	Объяснение на русском
DIMM	Dual In-line Memory Module	Полноразмерный модуль памяти с независимыми контактами на двух сторонах платы.
UDIMM	Unbuffered Dual In-line Memory Module	Обычный небуферизованный настольный модуль; команды поступают к DRAM без регистрового буфера.
SO-DIMM	Small Outline DIMM	Компактный модуль памяти для ноутбуков и малых систем; стандартный DDR5 SO-DIMM имеет 262 контакта.
RDIMM	Registered DIMM	Модуль с регистровым буфером команд, адресов и тактового сигнала; применяется на совместимых серверных платформах.
CUDIMM	Clocked Unbuffered Dual In-line Memory Module	UDIMM с отдельным драйвером CKD, восстанавливающим тактовый сигнал.
CKD	Clock Driver	Микросхема CUDIMM, принимающая и заново формирующая CK; не обучает линии DQ/DQS.
RCD	Registering Clock Driver	Регистровый буфер RDIMM между контроллером и DRAM для команд, адресов и CK; не является микросхемой DRAM.
PMIC	Power Management Integrated Circuit	Контроллер на модуле, формирующий VDD, VDDQ и VPP. Диапазон напряжений и управление зависят от модели и конфигурации.
SPD	Serial Presence Detect	Набор данных модуля: организация, JEDEC-профили, XMP и служебная информация.
SPD Hub	Serial Presence Detect Hub	Микросхема DDR5, объединяющая доступ к SPD, PMIC и температурному датчику.
EEPROM	Electrically Erasable Programmable Read-Only Memory	Перезаписываемая энергонезависимая память, в которой хранится SPD.
XMP	Extreme Memory Profile	Расширенный профиль Intel с частотой, таймингами и напряжениями выше базового JEDEC.
EXPO	Extended Profiles for Overclocking	Профиль разгона памяти AMD для совместимой платформы. Поддержка профиля и работа конкретного комплекта зависят от CPU, платы и BIOS.
PCB	Printed Circuit Board	Печатная плата модуля либо материнской платы; ее разводка влияет на сигнал.
IC	Integrated Circuit	Интегральная схема. В описании модуля часто означает готовую микросхему; сам термин не задаёт число кристаллов в корпусе.
Chip	Chip / Microchip	Разговорное обозначение кристалла или готовой микросхемы DRAM. При подсчёте нужно уточнять: корпуса или кристаллы.
Package	IC Package	Конструкция вокруг кристалла: подложка, защитная заливка и внешние контакты. При подсчёте корпусов считаются отдельные компоненты.
Substrate	Package Substrate	Маленькая плата внутри корпуса: несёт кристалл и соединяет его с внешними контактами. Отличается от PCB модуля.
FBGA	Fine-Pitch Ball Grid Array	Корпус с массивом шариковых контактов малого шага снизу; обозначение корпуса не задаёт число кристаллов или рангов.
Die	Semiconductor Die	Кусочек кремния, на котором изготовлена схема DRAM: ячейки памяти и управляющие цепи.
Density	DRAM Die Density	Ёмкость одного кристалла в Гбит; от неё зависят многие нормативы регенерации.
SDP / DDP	Single-Die Package / Dual-Die Package	Один / два кристалла в одном корпусе. Число кристаллов само по себе не задаёт число рангов; важны организация и выбор кристаллов.
MMR	Hynix MMR (Device Designation)	Обозначение Hynix из примера RAMGuide: два кристалла MFR (ревизия DRAM) по 4 Гбит в корпусе DDP. Это не отдельный тип ранга.
Low-loss	Low-Loss PCB Material	Материал печатной платы с малыми потерями сигнала. Это свойство материала, а не гарантия частоты памяти.
Back-drilling	Back Drilling	Удаление неиспользуемой части металлизации переходного отверстия для уменьшения отражений сигнала.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: JEDEC DDR5; AMD EXPO; документация производителей модулей; главы 02, 14.

12 12.2 МОДУЛЬ, ОРГАНИЗАЦИЯ И ТОПОЛОГИЯ

Конструкция корпуса, ранговость и стороны PCB описывают разные свойства. Далее - ширина DRAM, каналы и разводка слотов.

Термин	Английское название	Объяснение на русском
RDL	Redistribution Layer	Слой переразводки контактных площадок кристалла. В рассмотренных DRAM-корпусах перенос к краям облегчает проволочные соединения.
Monolithic DDR5	Monolithic DDR5 SDRAM	DDR5 с одним кристаллом DRAM в корпусе, без 3DS-стека. Это свойство микросхемы, не число микросхем или рангов DIMM.
3DS / TSV	3D-Stacked DRAM / Through-Silicon Via	3DS — стек кристаллов DRAM с вертикальными соединениями TSV через кремний. Не приравнивать любой DDP-корпус к 3DS.
SS / DS	Single-Sided / Double-Sided	Корпуса DRAM распаяны на одной либо обеих сторонах PCB. Число сторон не определяет ранговость.
Rank	Memory Rank	Группа DRAM, совместно выбираемая Chip Select; в DDR5 выбор выполняется по субканалам. Ранг не задаёт сторону PCB.
1R / 2R; R0 / R1	Single / Dual Rank; Rank 0 / Rank 1	Один или два ранга на модуле. R0 и R1 - номера рангов; у 1R есть R0, у 2R - R0 и R1.
x4 / x8 / x16	DRAM Device Data Width	Ширина данных DRAM: 4, 8 или 16 бит; сама по себе не определяет число корпусов и рангов.
1Rx4 / 1Rx8 / 2Rx8	Rank Count and Device Width	Запись числа рангов и ширины DRAM: например, 1Rx4 - один ранг на устройствах x4.
Matched Kit	Factory-Matched Memory Kit	Комплект, проверенный производителем именно в заявленном составе.
Speed Bin	Speed Grade / Component Binning	Класс режима и результат отбора IC; режим XMP не равен предельному потенциалу.
Non-binary DDR5	Non-Binary-Density DDR5	DDR5 с плотностью кристалла, не равной степени двойки; например, 24 Гбит с типичными модулями 24 и 48 ГБ.
Channel	Memory Channel	Независимый логический канал между IMC и памятью.
Subchannel	Independent Memory Subchannel	Один из двух независимых путей DDR5 DIMM: 32 бита данных либо 40 бит с системным ECC. Это не два CPU-канала.
DPC / 1DPC / 2DPC	DIMMs Per Channel / One or Two DIMMs Per Channel	Количество фактически установленных модулей на канал; ключевой показатель текущей электрической нагрузки.
SPC / 1SPC / 2SPC	Slots Per Channel / One or Two Slots Per Channel	Количество физически разведенных слотов на канал; это свойство платы, а не текущей установки DIMM.
true-1DPC	Community/Vendor Shorthand for True One-Slot-Per-Channel Topology	Распространенное, но терминологически неточное имя 1SPC-платы; в руководстве для разводки используется SPC.
2-DIMM / 4-DIMM	Two / Four DIMM Slots	Число слотов платы; 2-DIMM модели обычно оптимизированы для разгона памяти.
Point-to-point	Point-to-point Memory Topology	Соединение контроллера с единственным разъёмом DIMM на канал. Такая разводка на уровне слотов соответствует 1SPC.
Daisy Chain	Daisy-Chain Memory Topology	Последовательная разводка слотов канала, обычно предпочтительная при одном DIMM на канал.
T-topology	T-Topology Memory Routing	Разветвленная разводка с близкими длинами до двух слотов, ориентированная на 2SPC.
Gear	Memory Controller Gear Ratio	Отношение частоты MC к физическому такту DRAM: Gear 2 = 1:2; Gear 4 = 1:4. Gear 2 обычно используется с DDR5 Raptor Lake.
OEM / reference	Original Equipment Manufacturer / Reference Module	В каталоге — настольные модули и референсные позиции; это категория поставки, а не тип IC, ранг или признак ECC.
P/N / SKU	Part Number / Stock Keeping Unit	P/N — артикул производителя; SKU — код товарной позиции. Для комплекта важен полный код с суффиксом: он отличает ёмкость, профиль и исполнение.
BOM	Bill of Materials	Состав компонентов изделия. Производитель может менять его между партиями при сохранении товарного SKU.
DRAM revision	DRAM Die Revision	Ревизия кристалла, не PCB или скоростной класс. S32M означает Samsung DDR5, 32 Гбит, M-die.
Native JEDEC	Native JEDEC Speed Grade	Штатный скоростной класс без XMP/EXPO. Bin компонента сам по себе не доказывает профиль SPD и заявленный режим готового модуля.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Micron: Monolithic RDIMM; Invensas: 3D Packaging; главы 02, 14.

12 12.3 КОМАНДЫ, ШИНЫ И СИГНАЛЬНЫЕ ПУТИ

Команды DDR5 работают с банками, строками и столбцами. Сокращения шин показывают, по какому физическому пути передается команда, адрес или полезная нагрузка.

Термин	Английское название	Объяснение на русском
Bank	Memory Bank	Независимый массив строк и столбцов внутри DRAM.
Bank Group	Bank Group	Группа банков; переходы внутри одной и между разными группами имеют разные тайминги.
Row	Memory Row	Строка ячеек, открываемая командой ACT в буфере строки.
Column	Memory Column	Часть открытой строки, к которой обращаются команды чтения или записи.
ACT	Activate	Открывает выбранную строку банка перед доступом к данным.
PRE	Precharge	Закрывает открытую строку и подготавливает банк к следующей активации.
PREab	Precharge All Banks	Закрывает открытые строки во всех банках выбранного ранга.
PREpb / PREsb	Precharge Per Bank / Same Bank	PREpb закрывает выбранный банк; PREsb — банк с одинаковым номером во всех группах банков выбранного логического ранга.
RD	Read Command	Команда чтения данных из открытой строки.
WR	Write Command	Команда записи данных в открытую строку.
CAS	Column Address Strobe	Историческое имя столбцовой фазы; входит в названия CL и CAS-to-CAS таймингов.
RAS	Row Address Strobe	Историческое имя строковой фазы; используется в названиях ACT/PRE таймингов.
DQ	Data Input/Output	Двунаправленные линии полезных данных между IMC и DRAM.
DQS	Data Strobe	Строб данных, по которому приемник захватывает биты DQ.
CA	Command and Address	Шина команд и адресов от контроллера к модулю.
CK	Clock	Основной дифференциальный тактовый сигнал памяти.
CS / CS0 / CS1	Chip Select / Chip Select 0 / 1	Выбор ранга: CS0 соответствует R0, CS1 - R1. В DDR5 сигналы выбора независимы для каждого субканала.
CKE	Clock Enable (Legacy/Controller Term)	Историческое имя и термин контроллера; отдельного вывода CKE у DDR5 нет.
CMD / CTL	Command / Control	Обобщенные обозначения командных и управляющих сигналов.
MR / MRW / MRR	Mode Register / Mode Register Write / Read	Регистр режима DRAM и команды его записи/чтения. Через MR задают режимы и читают предусмотренные устройством сведения; это не SPD.
WCK	Write Clock	Отдельный быстрый такт данных LPDDR5; его не следует смешивать с CK настольной DDR5.
BL16	Burst Length 16	Пакет из 16 передач данных; базовая длина пакета для DDR5.
BC8	Burst Chop 8	Сокращенная передача половины BL16 для поддерживаемого сценария.
Bus	Electrical Bus	Совокупность линий общего назначения: данные, адреса, команды или такт.
Turnaround	Bus Turnaround	Разворот направления или смена адресата шины, требующая защитного интервала.
RMW	Read-Modify-Write	Чтение блока, изменение его части и последующая обратная запись.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix DDR5 32Gb Rev.1.2: команды PRE/MR; Intel; главы 02-03.

12 12.4 ПЕРВИЧНЫЕ, ВТОРИЧНЫЕ И ТРЕТИЧНЫЕ ТАЙМИНГИ

Буква t означает time (время). Основные поля таймингов BIOS обычно заданы в тактах CK; служебные поля могут иметь другие единицы. Одинаковое число CK на разных MT/s соответствует разному времени в наносекундах.

Термин	Английское название	Объяснение на русском
Timing	Memory Timing	Временной параметр памяти: задержка, длительность или интервал между событиями.
tCK	Clock Period	Длительность одного физического такта: tCK, нс = 2000 / MT/s.
tCL	CAS Latency	Задержка от команды READ до появления первых данных.
tRCDRD	Row-to-Column Delay for Read	Интервал от ACT до последующей команды READ.
tRCDWR	Row-to-Column Delay for Write	Интервал от ACT до последующей команды WRITE.
tRP	Row Precharge Time	Время закрытия строки перед открытием другой строки этого банка.
tRAS	Row Active Time	Минимальное время, в течение которого строка остается открытой.
tRC	Row Cycle Time	Здесь tRC = tRAS + tRP — расчёт. Фактический ACT→ACT того же банка может быть длиннее из-за последнего READ/WRITE. См. 3.3.
CR / 1N / 2N	Command Rate / One-N / Two-N	Темп выдачи команд: каждый либо каждый второй такт.
tCWL	CAS Write Latency	Задержка от WRITE до начала передачи данных.
tWR	Write Recovery Time	Минимальный интервал от конца пакета данных записи до PRE того же банка.
tRTP	Read-to-Precharge Time	Минимальный интервал от команды READ до PRE того же банка.
tRRD_S / L	Row-to-Row Delay Short / Long	Интервал между ACT: S - разные группы банков, L - одна группа банков.
tFAW	Four Activate Window	Минимальный интервал между первой и пятой ACT одного ранга; отсчёт повторяется для каждой новой ACT.
tCCD_S / L	CAS-to-CAS Delay Short / Long	Интервал между столбцовыми командами: S - разные группы банков, L - одна группа.
tCCD_L_WR	Long CAS-to-CAS Write Delay	Интервал WR → WR в одной группе банков; второй WRITE требует чтения-изменения-записи.
tCCD_L_WR2	Long CAS-to-CAS Write Delay 2	Сокращённый WR → WR в одной группе банков; второй WRITE не требует чтения-изменения-записи.
tWTR_S / L	Write-to-Read Delay Short / Long	Интервал от конца пакета данных записи до READ: S - другая группа банков, L - та же.
tRDRD	Read-to-Read Delay	Семейство третичных переходов между двумя чтениями.
tWRWR	Write-to-Write Delay	Семейство третичных переходов между двумя записями.
tRDWR	Read-to-Write Delay	Разворот шины от чтения к записи.
tWRRD	Write-to-Read Delay	Разворот шины от записи к чтению.
S / L	Short / Long	Короткий / длинный вариант временного интервала. Точный смысл зависит от семейства тайминга; это не обозначение длины дорожки.
sg / dg	Same Group / Different Group	Та же либо другая группа банков.
dr / dd	Different Rank / Different DIMM	Другой ранг либо другой модуль.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Документация JEDEC DDR5, Intel и производителей DRAM; главы 01-10, 14.

12 12.5 REFRESH И СЛУЖЕБНЫЕ ИНТЕРВАЛЫ

Refresh (регенерация) восстанавливает заряд ячеек. При росте tREFI и снижении tRFC служебных пауз меньше, но выше зависимость от температуры и способности конкретных IC удерживать данные.

Термин	Английское название	Объяснение на русском
Refresh	DRAM Refresh	Периодическое восстановление заряда в ячейках памяти.
Retention	Data Retention	Способность ячейки удерживать данные между операциями регенерации.
REFab	All-Bank Refresh	Обновление всех банков выбранного ранга.
REFsb	Same-Bank Refresh	Обновление одноимённого банка во всех группах банков.
PBR	Per-Bank Refresh	Общее имя частичной регенерации. В BIOS Intel Per Bank может соответствовать REFsb; это не обязательно обновление одного банка.
FGR	Fine Granularity Refresh	Более частая регенерация с укороченным циклом обслуживания.
tREFI	Refresh Interval Time	Средний интервал между регенерациями; рост снижает накладные расходы и запас по температуре.
tRFC	Refresh Cycle Time	Обозначение фактической длительности цикла регенерации BIOS/MRC; переводится в нс на текущей скорости.
tRFC1 / tRFC2	Refresh Cycle Time 1 / 2	Нормативы обычного REFab и REFab в режиме 2x FGR. Это разные режимы стандарта, не два обязательных поля BIOS.
tRFCsb / tRFCpb	Same-Bank / Per-Bank Refresh Cycle Time	Названия отдельного пути регенерации зависят от платформы. Настраивается после tRFC.
tREFIx9	9 x tREFI Time	Предел регенерации одного ранга, в 1024 DCLK. Расчёт 8 x tREFI / 1024 может выйти за диапазон. Итог зависит от контроллера/MRC; оставляем Auto.
Power Down	DRAM Power-Down State	Энергосберегающее состояние памяти при простое.
Self Refresh	Self-Refresh Mode	Режим самостоятельной регенерации DRAM.
tCKE	Clock-Enable Timing	Служебный интервал входа в Power Down и выхода из него.
tXP	Exit Power-Down Time	Задержка выхода из Power Down до следующей команды.
tXS	Exit Self-Refresh Time	Задержка выхода из Self Refresh.
tXS_DLL / tDLLK	Exit Self-Refresh DLL / DLL Locking Time	После Self Refresh команды, которым нужна DLL, ждут её готовности: tXS_DLL = tDLLK. Это отдельное условие от tXS.
tRDPDEN	Read-to-Power-Down Entry Delay	Интервал от READ до входа в Power Down.
tWRPDEN	Write-to-Power-Down Entry Delay	Интервал от WRITE до входа в Power Down.
tMRD / tMOD	Mode-Register Delay / Update Delay	Интервалы между служебными командами и применением регистра режима.
tMRR	Mode Register Read Command Period	Минимальный период между командами чтения регистра режима MRR. Не путать временной параметр tMRR с самой командой MRR.
ZQ Calibration	Impedance Calibration against ZQ	Калибровка выходных сопротивлений DRAM относительно эталона ZQ.
tZQCSPeriod	ZQ Calibration Short Period	Период выполнения короткой ZQ-калибровки.
tZQOPER	ZQ Calibration Operation Time	Длительность полной операции ZQ-калибровки.
RFM	Refresh Management	Механизм дополнительного обновления при частых активациях; не является заменой tRFC.
tRFM	Refresh Management Cycle Time	Минимальная длительность RFM-цикла; это временной параметр, а не сам механизм RFM.
tRPab	All-Bank Precharge Time	Интервал после PREab. Область применения поля проверяют по контроллеру; не подменяют автоматически настройкой tRP.
tCA2CS	Command/Address-to-Chip-Select Delay	Служебный интервал между трактом CA и выбором CS.
Vendor fields	Controller/Vendor-Specific Timing Fields	tSR, tOSCO, tXPDLL и похожие ярлыки не расшифровываются догадками и без задачи остаются Auto.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix DDR5 32Gb Rev.1.2: Mode Register Timing, Self Refresh; Intel; глава 03.

12 12.6 НАПРЯЖЕНИЯ И ДОМЕНЫ ПИТАНИЯ

Одинаковые буквы VDDQ в разных меню не означают одну физическую линию. Название, источник измерения и платформа должны фиксироваться вместе.

Термин	Английское название	Объяснение на русском
Rail	Power Rail	Отдельная линия питания с собственной физической ролью.
DRAM VDD	DRAM Core Supply Voltage	Питание массива и внутренней периферии микросхем DRAM.
DRAM VDDQ	DRAM I/O Supply Voltage	Питание интерфейса данных со стороны модуля.
CPU VDDQ TX	CPU Transmit I/O Supply Voltage	Питание передатчика памяти внутри CPU; не равно DRAM VDDQ.
MC VDD / VDD2	Memory-Controller I/O Supply Voltage	Платформенные названия линии интерфейса IMC, а не два независимых регулятора.
SA / VCCSA	System Agent Supply Voltage	Питание системного агента Intel; не универсальная ручка частоты памяти.
VPP	DRAM Wordline Pump Supply Voltage	Питание активации строк, штатно около 1,8 В.
VDDIO	Input/Output Supply Voltage	Общее обозначение питания ввода-вывода конкретного узла.
VLDO	Low-Dropout-Regulator Output Voltage	Выход локального линейного стабилизатора, например внутри SPD Hub.
LDO	Low-Dropout Regulator	Линейный стабилизатор с малым падением напряжения.
IVR	Integrated Voltage Regulator	Встроенный регулятор напряжения процессора.
PMIC Sync All	Synchronize All PMICs	Применяет одинаковое управление к PMIC всех установленных DIMM.
Per-PMIC	Per-Power-Management-IC Control	Раздельная настройка PMIC каждого модуля.
High DRAM Voltage	Extended DRAM-Voltage Range Mode	Расширенный диапазон VDD/VDDQ; нужен совместимый PMIC. Сам по себе режим напряжение не повышает.
VOUT	Voltage Output	Выходное напряжение регулятора; в программе контроля - его телеметрическое показание.
VID	Voltage Identification	Запрошенное напряжение, которое не обязано совпадать с VOUT под нагрузкой.
SVID	Serial Voltage Identification	Цифровой интерфейс управления и телеметрии питания Intel.
LLC	Load-Line Calibration	Коррекция просадки напряжения под током; агрессивная LLC может давать выбросы.
PLL	Phase-Locked Loop	Контур синхронизации и восстановления частоты и фазы.
DLL	Delay-Locked Loop	Контур выравнивания задержек без синтеза новой частоты.
TDDB	Time-Dependent Dielectric Breakdown	Зависящий от времени пробой диэлектрика: повреждение изоляции при длительном электрическом стрессе.
ppm	Parts Per Million	Миллионная доля; 1 ppm = 1 из 1 000 000. На графике TI это расчётная доля отказов.
TCASE	DRAM Package Case Temperature	Температура корпуса DRAM в заданной точке измерения. Показание датчика SPD Hub не является прямым измерением TCASE.
VRM	Voltage Regulator Module	Система питания процессора или другого узла; её фазы и силовые сборки не определяют сами по себе разгон памяти.
PWM	Pulse-Width Modulation	Широтно-импульсная модуляция. PWM-контроллер управляет работой фаз преобразователя питания.
SPS	Smart Power Stage	Интегрированная силовая сборка с драйвером и защитой. Её номинальный ток не равен допустимому току всей платы.
PMIC5120	JEDEC PMIC5120	Класс PMIC для клиентской DDR5 по JEDEC; пример — Renesas RRG5332. Обозначение не задаёт ревизию кристалла.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Документация JEDEC DDR5, Intel и производителей DRAM; главы 01-10, 14.

12 12.7 ТЕРМИНАЦИЯ И КАЧЕСТВО СИГНАЛА

ODT, сопротивление драйвера и Vref формируют электрический диапазон приема. Их цель - не минимальное число, а чистый сигнал с запасом во всех состояниях шины.

Термин	Английское название	Объяснение на русском
ODT	On-Die Termination	Согласование линии встроенными в кристалл сопротивлениями. Включённая терминация зависит от направления передачи и состояния ранга.
RTT	Termination Resistance	Условное обозначение сопротивления ODT; не отдельная технология.
RTT_NOM	Nominal Termination Resistance	Номинальная терминация выбранного состояния DRAM.
RTT_WR	Write Termination Resistance	Терминация DRAM во время записи.
RTT_PARK	Park Termination Resistance	Терминация неактивного ранга.
RON	Driver On-Resistance	Выходное сопротивление активного передатчика.
PU / PD	Pull-Up / Pull-Down	Верхняя и нижняя части драйвера или терминации.
Vref	Reference Voltage	Опорный уровень различения логического нуля и единицы.
VrefDQ	Data Reference Voltage	Опорный уровень тракта данных DQ.
VrefCA	Command/Address Reference Voltage	Опорный уровень командно-адресного тракта CA.
VrefCS	Chip-Select Reference Voltage	Опорный уровень приёма CS; отличается от VrefCA и VrefDQ. Настраивается только при наличии соответствующего поля платформы.
Drive Strength	Transmitter Drive Strength	Сила выходного каскада; максимальное значение не обязательно оптимально.
Power Training	DDR I/O Power Training	Этап MRC, подбирающий ODT, силу драйверов и связанные буферы для снижения энергопотребления DDR I/O при сохранении рабочего запаса.
Slew Rate	Signal Slew Rate	Скорость нарастания и спада фронта сигнала.
EQ	Equalization	Компенсация частотных потерь и искажений канала.
CTLE	Continuous-Time Linear Equalizer	Линейный эквалайзер приемника.
DFE	Decision-Feedback Equalization	Коррекция искажений по ранее принятым символам.
DCC	Duty-Cycle Correction	Коррекция коэффициента заполнения CK, DQS, DQ и других сигналов PHY.
DCA	Duty-Cycle Adjuster / Adjustment	Настройка коэффициента заполнения импульсов DRAM.
PVT	Process, Voltage, Temperature	Разброс техпроцесса, напряжения и температуры, учитываемый калибровками.
Eye	Signal Eye	Допустимые диапазоны времени и напряжения для корректного приема сигнала.
Margin	Signal Margin	Запас до границы ошибки; не является гарантией стабильности ОС.
Crosstalk	Signal Crosstalk	Взаимное электромагнитное влияние соседних линий.
Tap	Delay Tap	Дискретный шаг программируемой линии задержки.
Bypass	Bypass Mode	Обход узла или пути; VccDLL Bypass меняет путь питания, сохраняя работу DLL.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Документация JEDEC DDR5, Intel и производителей DRAM; главы 01-10, 14.

12 12.8 ТРЕНИРОВКА, ЗАПУСК И ВОССТАНОВЛЕНИЕ

Обучение подбирает задержки, Vref и компенсации для текущего запуска. Удачный POST может оказаться случайным, поэтому важна повторяемость холодных запусков и тёплых перезапусков.

Термин	Английское название	Объяснение на русском
Memory Training	Memory Interface Training	Подбор задержек, Vref, ODT и компенсаций интерфейса памяти.
Auto	Automatic Firmware-Controlled Value	Решение BIOS/MRC; не обязательно означает стандартное или минимальное число.
Trained Value	Value Determined by Training	Фактическое значение, найденное текущим циклом обучения.
Full Training	Full Memory Training	Полный предусмотренный BIOS/MRC цикл для текущей конфигурации; состав этапов зависит от платформы и настроек.
Full Retrain	Full Memory Retraining	Повторное полное обучение после изменения условий.
Cold Training	Training after a Cold Start	Обучение после снятия питания; не каждый холодный запуск гарантирует полный MRC.
1D / 2D	One-/Two-Dimensional Training	Поиск по одной или двум координатам настройки.
RDTC2D	Read Timing Centering 2D	Переключатель этапа тренировки в Intel FSP и соответствующих BIOS. Не числовой тайминг; точное применение зависит от прошивки.
Per-Bit	Per-Bit Training	Индивидуальная калибровка отдельных линий DQ.
MPR	Multi-Purpose Register	В DDR4 — регистр шаблонов; в DDR5 шаблоны задаются через MR.
WL	Write Leveling	Выравнивание DQS записи относительно CK.
RTL	Round-Trip Latency	Поле Intel Alder Lake / Raptor Lake: READ → первые данные в MC, по рангу, в QCLK. Масштаб утилиты и пересчёт в нс требуют проверки. См. 5.7.
RTLA / RTLB	Round-Trip Latency A / B	Обозначения сторон A/B в записи эмпирической формулы; не соответствуют автоматически всем строкам MC/C в ATC. См. 5.7.
IOL	I/O Latency	Отдельная задержка ввода-вывода в BIOS ряда DDR4-платформ. На DDR5 параметры и доступ к ним устроены иначе. См. 5.7.
RTL Init	Round Trip Latency Initial Value	Начальная установка поиска RTL при обучении; не обещание такого итогового RTL.
RTL Max	Round Trip Latency Maximum	Верхняя граница поиска RTL при обучении в BIOS ASUS; не гарантирует такой итоговый результат.
RTL Offset	Round Trip Latency Offset	Смещение RTL с отдельными знаком и величиной в ASUS BIOS; действие зависит от реализации. Не универсальное правило минус 1-2.
TAT	Turn-Around Timing	Интервалы переходов между направлениями и получателями шины.
RMT	Rank Margin Tool	Средство оценки временного и напряженческого запаса ранга.
Cold Boot	Cold Boot / Cold Start	Запуск после выключения; состояние дежурного питания следует уточнять.
AC Cold Start	Cold Start after AC-Power Removal	Запуск после полного снятия внешнего и дежурного питания.
Warm Restart	Warm Boot / Warm Restart	Перезапуск без полного снятия питания.
S5	ACPI S5 Soft-Off State	Программное выключение ОС с возможным сохранением дежурного питания.
MRC Fast Boot	Memory Reference Code Fast Boot	Сокращенный путь повторной инициализации памяти.
BIOS Fast Boot	Firmware Fast Boot	Сокращение общего POST; не равно MRC Fast Boot.
Windows Fast Startup	Operating-System Fast Startup	Гибридное выключение Windows, не холодный запуск.
No-POST	Failure to Complete POST	Система не завершила инициализацию оборудования.
Recovery	Firmware Recovery Procedure	Возврат к загружаемым параметрам после неудачного POST.
Clear CMOS	Clear CMOS Settings (CMOS: Complementary Metal-Oxide-Semiconductor)	Сброс сохраненных настроек BIOS; CMOS здесь является историческим названием.
DIMM Fit	ASUS DIMM Fit	Автопоиск параметров вокруг уже загружающейся исходной точки.
DIMM Fit Pro	ASUS DIMM Fit Pro	Расширенный ASUS-процесс подбора и проверки параметров памяти.
Training Consistency	Memory-Training Consistency	Функция повышения повторяемости обучения, а не нагрузочный тест.
Memory Preset	Firmware Memory Preset	Подготовленный производителем набор исходных настроек памяти.

РАЗБОР RTL/IOL И ПРИМЕРЫ РАСЧЁТА - РАЗДЕЛ 5.7

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Intel FSP Raptor Lake-S: RDTC2D; ASUS руководства по BIOS; глава 05.

12 12.9 ПРОФИЛИ, ОШИБКИ И СТАБИЛЬНОСТЬ

Стабильность относится к указанным условиям. POST, успешный тест производительности, снимок экрана и повседневная надёжность - разные уровни доказательства.

Термин	Английское название	Объяснение на русском
Baseline	Baseline Configuration	Зафиксированная исходная конфигурация для контролируемого сравнения.
Profile	Saved Configuration Profile	Сохраненный набор настроек и условий; сам по себе не доказывает стабильность.
Daily	Daily-Validated Profile	Повседневный профиль с подтвержденным тепловым и электрическим запасом.
Benchmark profile	Benchmark-Stable Profile	Настройки, подтверждённые лишь указанным тестом.
Screenshot profile	Screenshot-Only Profile	Профиль для снимка параметров без полной проверки.
Safe JEDEC	Safe JEDEC Baseline	Резервный штатный профиль для восстановления системы.
Validation	Configuration Validation	Проверка соответствия заданным условиям. В CPU-Z/HWBOT — также регистрация параметров или результата; сама по себе не доказывает стабильность.
Stability	Operational Stability	Отсутствие ошибок в перечисленных условиях и сценариях.
Pass	Successful Test Pass	Завершенный проход без зарегистрированных ошибок.
Fail / Error	Test Failure / Detected Error	Ошибка или сбой теста; требуется диагностика, успешный проход не засчитывается.
Coverage	Test Coverage Percentage	Внутренняя метрика программы, а не вероятность общей стабильности.
Cycle	Test Cycle	Один полный набор алгоритмов конкретного теста.
A/B Test	Controlled A/B Comparison	Сравнение двух вариантов при изменении одной переменной.
Sweet Spot	Optimal Operating Window	Лучший баланс результата, температуры, напряжения и повторяемости.
Hot Stability	Stability at Thermal Equilibrium	Устойчивость после выхода памяти и системы на тепловое плато.
Thermal Margin	Temperature Margin	Запас до температуры, при которой появляются ошибки.
Pre-OS	Pre-Operating-System Environment	Среда до загрузки Windows, например UEFI MemTest86.
ECC	Error-Correcting Code	Код обнаружения и исправления ошибок данных.
On-die ECC	On-Die Error-Correcting Code	Внутренняя коррекция ошибок в кристалле DRAM; не защищает весь путь передачи данных.
ECS	Error Check and Scrub	Проверка и исправление хранимых данных средствами on-die ECC с предусмотренными счётчиками. Их чтение требует поддержки платформы; это не системный ECC-отчёт.
Side-band ECC	Side-Band Error-Correcting Code	Системная коррекция по дополнительным битам ECC; требует совместимых CPU/IMC, платы и ECC DIMM.
Corrected ECC errors	Corrected ECC Error Events	Исправленные и зарегистрированные ошибки ECC; их рост нельзя игнорировать.
ECC injection	Error-Correcting Code Error Injection	Искусственное внесение ошибки для проверки работы механизма ECC.
WHEA	Windows Hardware Error Architecture	Подсистема Windows, регистрирующая аппаратные ошибки.
DMA	Direct Memory Access	Прямой доступ устройства к памяти без обычной обработки данных процессором.
NUMA	Non-Uniform Memory Access	Архитектура с разной стоимостью доступа к областям памяти.
CRC	Cyclic Redundancy Check	Контрольная сумма для выявления повреждения данных.
Row disturbance / Row Hammer	Row-Disturbance Bit Flips / Row Hammer	Ошибки данных в строках-жертвах из-за многократных активаций строк-агрессоров. Конкретный сценарий может затрагивать несколько строк.
PPR	Post-Package Repair	Ремонт строк: Soft PPR — временный; Hard PPR сохраняется без питания.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: SK hynix DDR5 32Gb Rev.1.2: ECS; руководства тестов; главы 07, 10.

12 12.10 ИНСТРУМЕНТЫ, НАГРУЗКИ И МЕТРИКИ

Нагрузочный тест ищет ошибки, а тест производительности измеряет результат.

Термин	Английское название	Объяснение на русском
Stress Test	Stress Test	Нагрузка для поиска ошибок, а не для рекордного результата.
Component Stress	Component-Specific Stress Test	Алгоритм, целенаправленно нагружающий CPU, IMC либо RAM.
y-cruncher	y-cruncher Component Stress Tester	Набор вычислительных нагрузок для CPU, IMC и памяти.
SVT	Small In-Cache VT3	Малая версия VT3 с рабочим набором в кэше: преимущественно проверяет CPU/кэш, без большого объёма RAM.
VT3	Vector-Scalable Transform, Version 3	Замена устаревшего VST: тяжёлая нагрузка с плавающей точкой и большим рабочим набором CPU + IMC + RAM.
FFT	Fast Fourier Transform	Быстрое преобразование Фурье; интенсивные вычисления с плавающей точкой и обращения к памяти.
NTT	Number-Theoretic Transform	Целочисленное теоретико-числовое преобразование.
AVX	Advanced Vector Extensions	Набор широких векторных инструкций процессора.
FPU	Floating-Point Unit	Вычислительный блок операций с плавающей точкой.
TM5	TestMem5	Windows-движок тестирования памяти с подключаемыми конфигурациями.
Karhu	Karhu RAM Test	Тест RAM в Windows; coverage - объём проверки.
MemTest86	PassMark MemTest86	UEFI-тест памяти до запуска операционной системы.
RAM Test Pro	PCSTONKS RAM Test Pro	Windows-утилита с настраиваемыми тестами памяти, журналом ошибок и контролем WHEA.
OCCT	Historically: OverClock Checking Tool	Набор нагрузочных тестов и тестов производительности; текущее имя продукта - OCCT.
AIDA64	AIDA64 Cache & Memory Benchmark	Измеряет чтение, запись, копирование и задержку.
MLC	Memory Latency Checker	Инструмент Intel для измерения задержки и пропускной способности.
CPU-Z	CPU-Z	Показывает CPU, плату, активные параметры памяти и SPD.
ATC	ASRock Timing Configurator	Утилита просмотра таймингов памяти и RTL; состав полей зависит от платформы и версии. См. 5.7.
HWiNFO	HWiNFO	Контроль показаний датчиков, минимумов и максимумов.
Benchmark	Performance Benchmark	Измерение производительности; не тест стабильности.
Latency	Access Latency	Время ожидания доступа или отклика, обычно в наносекундах.
Bandwidth	Memory Bandwidth	Объем данных, передаваемый за единицу времени.
Throughput	Sustained Throughput	Реальная производительность потока с учетом накладных расходов.
GB/s / ns	Gigabytes per Second / Nanoseconds	Единицы пропускной способности и задержки.
Median / P1 / P99	Median / First / Ninety-Ninth Percentile	Центральный результат и хвосты распределения; направление метрики нужно указывать.
FPS / 1% Low	Frames per Second / Slowest-One-Percent Frame Metric	Средняя частота кадров и показатель редких медленных кадров; метод расчета фиксируется.
Frametime	Frame Time / Frame Interval	Интервал между последовательными кадрами или событиями Present; точный смысл зависит от выбранной метрики.
CPU-/GPU-limit	CPU-/GPU-Limited Workload	Ограничение процессором или видеокартой, меняющее видимость эффекта RAM.
Throttling	Thermal/Power Throttling	Автоматическое снижение частоты из-за температуры, тока или лимита мощности.
Gbit / GB	Gigabit / Gigabyte	Битовая плотность кристалла и байтовая ёмкость модуля — разные величины; 8 бит = 1 байт. Не путать Gbit с GB и двоичными GiB.

ИЗУЧЕННАЯ ДОКУМЕНТАЦИЯ: Документация JEDEC DDR5, Intel и производителей DRAM; главы 01-10, 14.

12 12.11 ПРОДВИНУТАЯ НАСТРОЙКА TRAINING ALGORITHMS

Термины, используемые в продвинутом разборе обучения памяти.

Термин	Английское название	Объяснение на русском
RxVref	Receiver Reference Voltage	Порог распознавания данных на стороне приёмника CPU при чтении. Настраивается отдельно от DRAM VrefDQ, используемого при записи.
DQS gating	DQS Receive Gating	Управление окном приёма строба DQS: приёмник открывается к ожидаемому началу передачи данных при чтении.
Deskew	Timing Deskew	Компенсация различий задержки между линиями сигнала. При per-bit deskew время отдельных битов DQ подстраивается раздельно.
FIFO	First In, First Out	Буфер, из которого данные выходят в порядке поступления. Задержки приёмного FIFO участвуют в согласовании возврата данных в контроллер.
PI	Phase Interpolator	Фазовый интерполятор формирует нужное положение фронта между доступными фазами тактового сигнала.
LVR	Linear Voltage Regulator	Линейный регулятор напряжения. В разобранной архитектуре Intel такие регуляторы питают внутренние узлы PHY памяти.
LFSR	Linear Feedback Shift Register	Регистр сдвига с линейной обратной связью. Создаёт псевдослучайные битовые последовательности, используемые в шаблонах обучения.
Swizzle	DQ/DQS Swizzle	Соответствие логических линий DQ/DQS физической разводке с учётом допустимых перестановок линий.
Address aliasing	Address Aliasing	Разные логические адреса указывают на один участок физической памяти. Такое возможно при неверно описанной организации DRAM.
BDAT	BIOS Data ACPI Table	Таблица ACPI для передачи диагностических данных, включая результаты RMT. Её формирование включается отдельно и не гарантирует видимого отчёта в BIOS.

13 ИСПОЛЬЗУЕМАЯ ДОКУМЕНТАЦИЯ

Перечень первичных и технических материалов, использованных для проверки терминов, ограничений платформы, методики настройки и тестирования. Уровень доказательности зависит от оснований тезиса, а не площадки.

СТАНДАРТЫ JEDEC

- JEDEC JESD79-5D: DDR5 SDRAM, редакция 1.41, ноябрь 2025.
- JEDEC JESD400-5D.01: содержимое SPD DDR5, январь 2026.

INTEL: ПРОЦЕССОРЫ И КОНТРОЛЛЕР ПАМЯТИ

- Intel Core 12-го поколения: техописание, том 1, документ 655258, редакция 011, май 2025.
- Intel Core 13/14-го поколения и Core Series 1/2: техописание, том 1, 743844, ред. 015, май 2025. Разделы: интерфейс памяти, контроллер, организация, частота, точки SAGV и Power Training (обучение энергопотребления DDR). Intel Core 14-го поколения для настольных ПК: краткое описание продукта.
- Intel Core 13-го поколения: техописание, том 2, документ 743846; регистры TC_* контроллера памяти.
- Intel Core Ultra 200S/200S Plus/200HX/200HX Plus: техописание, том 1, документ 832586, редакция 007, март 2026.
- Intel Core Ultra 200S/200HX: регистры CFG & MEM, документ 835538, версия 001, январь 2025.
- Intel: документация XMP 3.0 и 200S Boost; таблицы поддержки Intel ARK.
- Intel: внешний интерфейс DDR5, материалы MRC/FSP и рекомендации по установке LGA1700/LGA1851.

- Intel Core 13: техописание, том 2, SC_ROUNDTRIP_LATENCY (13.07.2023).
- Intel Core 13: техописание, том 2, MC_BIOS_REQ (13.07.2023).
- Intel. RaptorLakeS FSP: FspmUpd.h (доступ 05.09.2026).

AMD: КОНТРОЛЛЕРЫ ПАМЯТИ

- AMD. контроллер памяти DDR5/LPDDR5/5X, PG456: DQS Gate (07.08.2026).
- AMD. контроллер памяти DDR5/LPDDR5/5X, PG456: Mode Register Settings (07.08.2026).
- AMD. Versal Soft DDR4 Memory IP, PG353: DQS Gate (v1.0, доступ 05.09.2026).

МАТЕРИНСКИЕ ПЛАТЫ И BIOS

- ASUS ROG Z790: BIOS E21287, 1-е издание, ноябрь 2022; Maximus Z790 Apex Encore: руководство E22481, октябрь 2023; примечания BIOS 2202.
- ASUS ROG Z890: BIOS E25061; Maximus Z890 Apex: характеристики, QVL, примечания BIOS; документация DIMM Fit/Pro, Flex, Memory Gear и XMP.
- MSI Intel 600/700/800: руководства по BIOS; MEG Z790 GODLIKE MAX: характеристики и QVL.
- ASRock Timing Configurator 4.1.7; ответы ASRock № 505.
- Gigabyte Z690/Z790/Z890 и Tachyon: руководства, характеристики, QVL и примечания BIOS; EVGA Z690/Z790: руководства плат.

МАТЕРИНСКИЕ ПЛАТЫ И BIOS (ПРОДОЛЖЕНИЕ)

- ASUS ROG Z790: руководство по BIOS E21287, с. 28-33 (11.2022).
- ASUS ROG Z790: руководство по BIOS E22758, с. 31, 33 (10.2023).
- ASUS ROG Z890: руководство по BIOS T25061, с. 28-36 (02.2025).
- ASUS ROG STRIX Z390-F GAMING: руководство по BIOS E14966, с. 26-27 (11.2018).
- ASUS ROG Maximus Z790 Apex Encore: руководство пользователя E22481, с. 1-2 (10.2023).
- ASRock Intel Z790: настройка ПО/BIOS, версия 1.0, с. 42-43 (09.2022).
- MSI Intel 700: BIOS, Lucky Mode, с. 46 (доступ 05.09.2026).

- EVGA Z790 DARK K|NGP|N: руководство, 121-RL-E799-KR, версия 2 (авторское право: 2022).
- GIGABYTE. Z790 AORUS TACHYON: XTREME MEMORY (доступ 06.09.2026).
- MSI MEG Z690 UNIFY-X: техническое описание, раздел о разгоне DDR5 (13.02.2023).
- ASRock B650E PG Riptide WiFi: QVL памяти; DS для Samsung M323R4GA3BB0-CQKOL и SK hynix HMCG88AGBUA081N. Доступ 06.09.2026.
- MSI S1102-01 (MS-S336 Air): список AVL компонентов; Samsung M323R4GA3BB0-CQKOL, 32 ГБ DDR5-4800, 2Rx8.

DRAM И СЛУЖЕБНЫЕ МИКРОСХЕМЫ

- Micron: обзор новых возможностей DDR5 и клиентских модулей; техописания микросхем 16 Гбит и модулей.
- Micron DDR5 SDRAM Core: техописание, ред. E (11.2024); команды, точки отсчёта таймингов и CWL.
- SK hynix DDR5: документация микросхем 16/24 Гбит и модулей; материалы о M-die 24 Гбит и маркировках.
- SK hynix DDR5 SDRAM 32Gb M-die, ред. 1.2 (07.2025): скоростные классы и пределы tFAW.
- Samsung DDR5 x8/x16: техописания и таблицы таймингов; сравнение с DDR4 8-Gbit B-die.
- Renesas SPD5108/SPD5118: техописание R10DS0299EU0111, ред. 1.11; RG5C172 CKD: R10DO0011EU0100, ред. 1.00; документация P8911 PMIC.
- Kingston: обзор DDR5, ответы о нетипичных ёмкостях и сведения о маркировках; G.SKILL, Corsair, TEAMGROUP: характеристики продукции.
- Micron DDR5 DRAM: сравнение возможностей DDR4/DDR5 (доступ 05.09.2026).
- Kingston KSM48R40BS4TMI-32MDI: 32 ГБ DDR5-4800 1Rx4 ECC RDIMM. Техописание 4811278A, ред. A, 2024, с. 1-2.
- Kingston KVR56U46BD8-32: DDR5-5600 32 ГБ 2Rx8, 16 FBGA; схема сторон. Техописание VALUERAM1675A, с. 1-2.

13 ИСПОЛЬЗУЕМАЯ ДОКУМЕНТАЦИЯ

DRAM И СЛУЖЕБНЫЕ МИКРОСХЕМЫ (ПРОДОЛЖЕНИЕ)

Kingston KVR56U46BD8-64: DDR5-5600 64 ГБ 2Rx8, DRAM 32 Гбит. Техописание VALUERAM1740A, ред. A, с. 1-2.

Kingston. Introduction of 32 Гбит DRAM: конфигурации non-ECC UDIMM/CUDIMM/SODIMM/CSODIMM. Доступ 06.09.2026.

Micron MTC16C2085S1UC: дополнение о DDR5 UDIMM 32 ГБ, DRAM 16 Гбит, ревизия A. Ред. F, 10/2021, с. 1-2; копия техописания на Octopart.

Netlist: краткое описание модулей DDR5, семейство SK hynix HMCG88AGBUA, 32 ГБ 2Rx8, 16 SDP, с. 2.

Innodisk M5UZ-BGM2KC0Q-D DDR5 UDIMM: лист характеристик, ред. 1.0, 10/2023; 16 IC, 2 ранга, 2 стороны, с. 2. Копия у ROSCH.

Kingston KVR56S46BD8-32: DDR5-5600 32 ГБ 2Rx8 SO-DIMM, 16 FBGA; схема сторон. Техописание VALUERAM1687A, с. 1-2.

Intel. Explaining Common Chip Terms: IC, die, package (09.03.2026).

SIMMTECH. BOC: подложки корпусов DRAM DDR4/DDR5 (доступ 06.09.2026).

Micron. LPCAMM2: No compromise for next-gen laptops. DDR5 DDP (доступ 06.09.2026).

V. Solberg, W. Zohni. Near Term Solutions for 3D Packaging of High Performance DRAM. Invensas, с. 2.

ТЕСТИРОВАНИЕ СТАБИЛЬНОСТИ

y-cruncher 0.8.7.9547b: документация Component Stress Tester (компонентного нагрузочного теста).

Karhu RAM Test 1.1.0.0: документация, README и рекомендации разработчика.

CoolCmd TestMem5 0.13.1: документация; конфигурации сообщества Serj, LMHz, anta777 и 1usmus.

PassMark MemTest86 11.7 Build 1000: документация.

PCSTONKS RAM Test Pro 1.5.0: руководство, выпуск.

Документация OCCT 17.1.8 и HCI Design MemTest 7.

ТЕСТЫ И КОНТРОЛЬ ПОКАЗАТЕЛЕЙ

AIDA64 Extreme 8.35.8400: руководства по тестам.

CPUID CPU-Z 3.01 и CPU-Z Validator V3: документация.

HWiNFO 8.54: документация; Martin Malik: телеметрия PMIC DDR5 и конфликты опроса (2022-2026).

Intel Memory Latency Checker 3.13, Intel PresentMon, CapFrameX: документация.

7-Zip 26.04, Cinebench 2026.1.3 и правила тестов производительности HWBOT.

ТЕСТЫ И КОНТРОЛЬ ПОКАЗАТЕЛЕЙ (ПРОДОЛЖЕНИЕ)

ASUS MemTweakIt: руководства и обсуждение совместимой сборки сообщества.

ЦЕЛОСТНОСТЬ ДАННЫХ И ЭКСПЛУАТАЦИЯ

Microsoft: документация Windows Hardware Error Architecture (WHEA).

Microsoft: документация резервного копирования, восстановления Windows и BitLocker.

CISA: варианты резервного копирования.

Noctua: установка Intel LGA и документация прижимных рамок.

Tom Bonifield / Texas Instruments. Enabling high voltage signal isolation quality and reliability, SSZY028 (03.2017), рис. 5. Высоковольтная изоляция; численные значения не относятся к DDR5.

МАТЕРИАЛЫ СООБЩЕСТВА И ОРИГИНАЛЬНЫЕ ИЗМЕРЕНИЯ

Xaver Amberger / Igor'sLAB. One Motherboard, Two Faces: ASUS ROG Maximus Z690 Apex (31.03.2022).

PhoenixMDA. G.Skills neuer Ultra Low Latency 2x24 ГБ DDR5-6000CL26 im Test (30.05.2025). Сравнение обдува и водоблока на AM5.

ASUS ROG Forum и Hardwareluxx: обсуждения разгона Intel DDR5.

UNIKO's Hardware: тестирование DIMM Fit Pro на ROG Maximus Z890 Apex, июнь 2026.

ASUS ROG: поддержка, медленный запуск Z790; Silent_Scone (03.11.2023).

Overclockers.ru / anta777. DDR5 на Intel: формула RTL, сообщение anta777 (19.02.2024).

Overclockers.ru. DDR5 на Intel: цитирование формулы и разногласия о результатах (27.02.2023).

ASUS ROG / Silent_Scone. Z790 APEX - The 8GHz goal and beyond (21.06.2023).

ASUS ROG: проблемы обучения Z790 Apex Encore DDR5 48 ГБ, ответы Silent_Scone (19.02.2024).

Overclockers.ru / little fish. DDR5 на Intel: сообщение о ручном снижении RTL на EVGA DARK и MSI-I (01.02.2024).

HWBOT / asdkj1740, sergmann, passionne56. Gigabyte Z690 Tachyon: ручной ввод RTL и обучение, с. 23 (22.02 и 28-30.03.2023).

RAMGuide. Advanced PCB DDR4: Physical and logical ranks. Пример ранних Corsair 8 ГБ на Hynix MMR; точный SKU не указан.

13.1 TRAINING ALGORITHMS: ИСТОЧНИКИ К ГЛАВЕ 06

Источники к главе 06: меню ASUS, интерфейс Intel FSP и документация по обучению интерфейса памяти.

ASUS ROG Z790 Series BIOS Manual — E21287
Названия и доступные варианты алгоритмов Z790; ранняя редакция.

ASUS ROG Z790 Series (Intel® 14th) BIOS Manual — E22758
Названия алгоритмов Z790, включая Periodic DCC.

ASUS ROG Z890 Series BIOS Manual — E25061
Названия алгоритмов Z890 и отличия меню от Z790.

Intel FSP — RaptorLakeS / FspmUpd.h
Поля интерфейса обучения и диагностики Raptor Lake-S.

Intel FSP — ArrowLakeS IoT / FspmUpd.h
Поля интерфейса Arrow Lake-S; не полная реализация BIOS ASUS.

Intel MRC — MrcCrosser.c (Tiger Lake)
Исторический исходный код: ODT, драйверы, эквализация и компенсации.

Intel MRC — MrcReadReceiveEnable.c (Ice Lake)
Исторический исходный код Receive Enable, RTL и приёмного FIFO.

Intel MRC — MrcMemoryScrub.c (Tiger Lake)
Проверка геометрии SPD и ограничения исторического Alias Test.

SK hynix 16Gb DDR5 SDRAM
Шаблоны DDR5, Vref, ODT, DFE/DCA и ремонт PPR.

8.4GTS LPDDR5x and 6.4GTS DDR5 Combo PHY — EPEPS 2025
Аннотация авторов Intel: PI и линейные регуляторы LVR в PHY Meteor Lake/Arrow Lake.

РЕДАКЦИИ И ДАТА ДОСТУПА

Номера редакций и исторические даты сохранены. Текущие загрузки и ссылки сверены 15.10.2026.
Загрузки AIDA64 обновлены до 8.40.5000; результаты главы 8 относятся к указанной там версии 8.35.

14 КАТАЛОГ КОМПЛЕКТОВ И МОДУЛЕЙ DDR5

ОТКРЫТЬ И СКАЧАТЬ КАТАЛОГ — RU (PDF)

Отдельный PDF на pakt.cc

Чтобы сохранить файл, откройте ссылку и нажмите кнопку скачивания в просмотрщике PDF.

Полный каталог комплектов и настольных модулей DDR5 доступен отдельным документом по ссылке выше. В этой главе оставлена одна страница доступа к каталогу.

ЧТО СОДЕРЖИТ КАТАЛОГ

- Заводские комплекты памяти DDR5.
- Настольные UDIMM/CUDIMM для производителей оборудования (OEM) и эталонные модули.
- Классификацию ревизий, примечания и ссылки на источники.

КАТАЛОГ ОБНОВЛЯЕТСЯ ОТДЕЛЬНО

Список моделей и артикулов может расширяться без увеличения объёма практического руководства. Таблицы и сведения о комплектах следует смотреть в отдельном PDF.

